

TUGAS AKHIR

PERANCANGAN DAN PEMBUATAN SISTEM REMINDER BERBASIS MIKROKONTROLLER AT89S51



Disusun Oleh :

Nama : Deny Novianto

Nim : 03.52.015

**KONSENTRASI TEKNIK ENERGI LISTRIK DIII
JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
SEPTEMBER 2007**

SELEKSI KOTA
MATERI LAMBAT KEMAH KEMAH
KEMAH KEMAH KEMAH KEMAH
KEMAH KEMAH KEMAH KEMAH
KEMAH KEMAH KEMAH KEMAH

WAK : 00:00:00
WAK : 00:00:00
WAK : 00:00:00

KEMAH KEMAH KEMAH KEMAH KEMAH KEMAH
KEMAH KEMAH KEMAH KEMAH KEMAH KEMAH

INOVASI KEMAH

LEMBAR PERSETUJUAN

PERANCANGAN DAN PEMBUATAN SISTEM REMINDER BERBASIS MIKROKONTROLLER AT89S51

TUGAS AKHIR

Diajukan sebagai salah satu syarat untuk memperoleh gelar Diploma Tiga (III)
Pada Jurusan Elektro Studi Energi Listrik

Disusun Oleh :

NAMA : DENY NOVIANTO

NIM : 03. 52. 015



**Mengetahui,
Ketua Jurusan Elektro DIII**

A handwritten signature in black ink.

(Ir. Choirul Saleh, MT)
NIP.Y 1018800190

**Menyetujui,
Dosen Pembimbing**

A handwritten signature in black ink.

(Ir. F. Yudi Limpraptono, MT)
NIP.Y. 1039500274

**KONSENTRASI TEKNIK ENERGI LISTRIK
JURUSAN TEKNIK ELEKTRO D-III
FALKUTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
SEPTEMBER 2007**

KATA PENGANTAR

Puji syukur kami panjatkan kehadiran Tuhan YME dimana atas berkat dan rahmat - Nya yang selalu dilimpahkan kepada kita, sehingga kita dapat menyusun dan menyelesaikan laporan Tugas Akhir ini tepat pada waktunya. Tugas Akhir ini adalah sebagai salah satu syarat akademik untuk menyelesaikan studi di Fakultas Teknik Industri Jurusan Energi Listrik DIII ITN Malang.

Kami menyadari bahwa terselesainya Laporan Tugas Akhir ini tidak lepas dari dukungan berbagai pihak yang membantu terselesainya Laporan ini dalam kesempatan ini penulis ingin menyampaikan ucapan terima kasih kepada :

1. Bpk.Prof, DR, Abraham Lomi, MSEE selaku Rektor ITN Malang.
2. Bpk.Ir.Mochtar Ansori, MSME selaku Dekan FTI.
3. Bpk.Ir.Choirul Saleh, MT selaku Kepala.Jurusan Elektro DIII.
4. Bpk.Bambang Prio Hartono, ST, MT selaku Wakajur Elektro DIII.
5. Bpk.Ir.M.Abdul Hamid, MT selaku dosen wali Energi Listrik DIII.
6. Bpk.Ir.F.Yudi Limpraptomo, MT selaku dosen pembimbing.
7. Kedua Orang tua dan saudara yang telah memberika banyak dukungan untuk menyelesaikan studi ini.
8. Teman – teman yang telah banyak membantu baik secara moril maupun materi.

Dengan terselesainya laporan ini besar harapan penulis agar apa yang tertulis dalam laporan inibisa memberika sumbangan dan menjadi bahan masukan serta memberikan manfaat bagi semua pihak.

Malang, September 2007

Penulis

ABSTRAK

“Perencanaan dan Pembuatan Sistem Reminder Berbasis Mikrokontroller AT89S51”.

Deny Novianto, 03.52.015,

Tugas Akhir, Teknik Energi Listrik DIII, Institut Teknologi Nasional Malang,

Dosen Pembimbing : Ir. F. Yudi Limpraptono, MT.

Sudah menjadi sifat kita sebagai manusia yang sering pelupa sehingga berangkat dari permasalahan tersebut penulis mengambil judul untuk Tugas akhir yaitu Perancangan dan Pembuatan Sistem Reminder Berbasis Mikrokontroller AT89S51. Alat ini dibuat dengan memanfaatkan RTC DS1307 sebagai pewaktu yang dikontrol oleh Mikrokontroler AT89S51 dan dilengkapi dengan LCD M1632 sebagai display dan menggunakan ISD 1420 untuk menghasilkan *feedback* suara.

Untuk menghasilkan output suara yang nantinya akan dijadikan sebagai output sistem reminder maka penulis menggunakan IC perekam/pemutar suara ISD 1420. Rangkaian antarmuka ISD1420 dengan mikrokontroler AT89S51. Dalam system yang kita rancang ini RTC DS1307 difungsikan sebagai pewaktu, yaitu peripheral yang menyediakan data detik, menit, jam, hari, tanggal, bulan dan tahun.

Data waktu ini nantinya akan diolah oleh mikrokontroller dan ditampilkan pada LCD. Dikarenakan Sistem Reminder yang telah dibuat dilengkapi dengan output suara menggunakan IC perekam suara ISD 1420, sehingga batas durasi maksimum outputan suara yang dapat direkam pada sistem ini adalah 20 detik.

Kata Kunci : RTC DS1307, ISD 1420, MK AT89S51, LCD M1632

DAFTAR ISI

HALAMAN JUDUL	i
LEMBAR PERSETUJUAN	ii
LEMBAR PENGESAHAN.....	iii
KATA PENGANTAR.....	iv
ABSTRAK.....	vi
DAFTAR ISI.....	vii
DAFTAR GAMBAR.....	xi
DAFTAR TABEL	xiii

BAB I PENDAHULUAN

1.1. Latar Belakang	1
1.2. Rumusan Masalah.....	2
1.3. Tujuan	2
1.4. Batasan Masalah	2
1.5. Methodology Penulisan.....	3
1.6. Systematic Penulisan.....	3

BAB II TEORI DASAR

2.1. Microcontroller AT89C51	4
2.1.1 Teori Umum.....	4
2.1.2 Architecture AT89C51	6
2.1.3 Configures Pin pada Microcontroller AT89C51	7

2.1.4 Characteristic Oscillator Inverting	10
2.1.5. Organizes Memory	11
2.1.5.1 Program Memory Internal	11
2.1.5.2 Data Memory (RAM) Internal	11
2.1.5.3 SFR (Special Function Register)	13
2.2. RTC DS1307	14
2.3. Speak Call ISD 1420 (IC Data Perekam Suara)	20
2.3.1 Gambaran umum ISD 1420	20
2.4. Tombol Akses (<i>Push-button</i>)	25
2.5. Diode	26
2.5.1 Diode Penyearah	26
2.6. Capacitor	27
2.6.1 Cara Kerja Capacitor	29
2.7. Resistor	30
2.8 LCD (<i>Liquid Crystal Display</i>) M1632	33
2.8.1 Sinyal interface M1632	34
2.8.2 Interface Ke MCS-51	35
2.8.3 Mengatur tampilan M1632	39

BAB III PERENCANAAN DAN PEMBUATAN ALAT

3.1. Diagram Blok	45
3.2. Prinsip Kerja Alat	46
3.3. Mikrokontroler AT89S51	46
3.3.1. Pemetaan <i>Memory</i>	47

3.3.2. Rangkaian <i>Clock</i>	48
3.3.3. Rangkaian <i>Reset</i>	48
3.3.4. Hubungan <i>Pin</i> Pada AT89S51	49
3.4. Rangkaian RTC DS1307.....	50
3.5. Rangkaian Pemutar Suara ISD1420.....	52
3.6. Perancangan Rangkaian LCD	53
3.7. Perangkat Lunak (<i>software</i>)	57

BAB IV PENGUJIAN ALAT

4.1. Pengujian Microcontroller AT89S51.....	59
4.2. Pengujian Rangkaian Pemutar/Perekam Suara ISD1420	59
4.2.1 Tujuan.....	61
4.2.2 Peralatan Yang Digunakan	61
4.2.3 Prosedur Pengujian	62
4.2.4 Hasil Pengujian.....	63
4.2.4 Analisis hasil pengujian.....	64
4.3. Pengujian Rangkaian Tampilan LCD	65
4.4. Pengujian Terhadap Rangkaian RTC DS1307.....	66
4.5. Pengujian Terhadap Rangkaian <i>Push-button</i>	68

BAB V PENUTUP

5.1 Kesimpulan 69

5.2 Saran 70

DAFTAR PUSTAKA..... 71

LAMPIRAN

DAFTAR GAMBAR

Gambar 2.1.	Diagram Blok AT89C51	5
Gambar 2.2.	Konfigurasi Pin-Pin AT89S51	7
Gambar 2.3.	Characteristic Oscillator	10
Gambar 2.4.	Organisasi RAM Internal	12
Gambar 2.5.	Proses Transfer Data pada I2C	18
Gambar 2.6.	Format Data	18
Gambar 2.7.	Format Data	18
Gambar 2.8.	RTC DS1307	19
Gambar 2.9.	ISD 1420	21
Gambar 2.10.	Peraga Tombol / saklar	25
Gambar 2.11.	Simbol Dioda	26
Gambar 2.12.	Simbol Kapasitor	27
Gambar 2.13.	Rangkaian Pengisian Kapasitor	29
Gambar 2.14.	Grafik Tegangan dan Arus Pengisian Kapasitor.....	30
Gambar 2.15.	Mengirim/Mengambil Data Ke/Dari M163	35
Gambar 2.16.	Hubungan M1632 ke MCS'51.....	36
Gambar 2.17.	Rangkaian LCD M1632.....	41
Gambar 3.1.	Blok Diagram.....	45
Gambar 3.2.	Rangkaian <i>Clock</i> AT89S51	48
Gambar 3.3.	Rangkaian <i>Reset</i>	49
Gambar 3.4.	Hubungan <i>Pin</i> Pada AT89S51.....	52

Gambar 3.5. Rangkaian Serial RTC DS1307	51
Gambar 3.6. Rangkaian Pemutar Suara ISD1420	52
Gambar 3.7. Rangkaian LCD Pada Mikrokontroler.....	55
Gambar 3.8. Flowchart Keseluruhan Alat.....	57
Gambar 4.1. Rangkaian Pengujian Mikrokontroler dan Sistem Minimum.....	59
Gambar 4.2. Modul Pengujian IC ISD1420	62
Gambar 4.3. Foto Tampilan LCD Hasil Percobaan.....	65
Gambar 4.4. Rangkaian Pengujian RTC DS1307	66
Gambar 4.5. Foto Hasil Pengujian Rangkaian RTC DS1307.....	67
Gambar 4.6. Cara Pengukuran Tegangan Pada Pengujian Rangkaian <i>Push-Button</i>	68

DAFTAR TABEL

Tabel 2-1. Pengaturan RS0-RS1 Untuk Select Register Bank	12
Tabel 2-2. 128 Byte Special Function Register.....	13
Tabel 2-3. Setting DS1307	19
Tabel 2-4. Tabel Gelang Warna Resistor	31
Tabel 2-5. Fungsi Pin – Pin LCD	42
Tabel 4-1. Tabel Hasil Pengujian Mikrokontroler.....	61
Tabel 4-2. Pemilihan Alamat untuk Merekam Suara.....	63
Tabel 4-3. Hasil Pengukuran Pada Rangkaian <i>Push-Button</i>	68

BAB I

PENDAHULUAN

1.1. Latar Belakang

Mikrokontroler sebagai suatu terobosan teknologi mikropesesor dan mikrokomputer hadir memenuhi kebutuhan pasar (*market need*) dan teknologi baru. Sebagai teknologi baru, yaitu teknologi semikonduktor dengan kandungan transistor yang lebih banyak namun hanya membutuhkan ruang yang kecil serta dapat digunakan sebagai pengendali utama dalam berbagai aplikasi-aplikasi pengontrolan, sistem kendali, otomatisasi, dan lain sebagainya

Tingginya aktivitas dalam memenuhi kebutuhan ekonomi seringkali membuat kita lupa pada kegiatan yang telah lama kita rencanakan jauh-jauh hari sebelumnya sehingga membuat kita rugi atau terkadang dapat membuat orang lain sakit hati karena janji kita yang tidak terpenuhi dikarenakan kita terlupa. Sudah menjadi sifat kita sebagai manusia yang sering pelupa sehingga berangkat dari permasalahan tersebut penulis mengambil judul untuk Tugas akhir yaitu Perancangan dan Pembuatan Sistem Reminder Berbasis Mikrokontroler AT89S51.

Alat ini dibuat dengan memanfaatkan RTC DS1307 sebagai pewaktu yang dikontrol oleh Mikrokontroler AT89S51 dan dilengkapi dengan LCD M1632 sebagai display dan menggunakan ISD 1420 (*Information Storage Device*) untuk menghasilkan *feedback* suara. Diharapkan alat ini dapat digunakan sebagai *System Reminder* berdasarkan input seting User berdasarkan tahun, tanggal, jam, menit dan detik yang diinginkan dengan output suara.

1.2. Rumusan Masalah

Dari uraian tersebut diatas maka timbul beberapa permasalahan diantaranya adalah:

1. Bagaimana merancang rangkaian mikrokontroler AT89S51?
2. Bagaimana merancang rangkaian RTC DS1307?
3. Bagaimana merancang rangkaian ISD 1420?
4. Bagaimana menampilkan kerja alat pada LCD?
5. Bagaimana merancang rangkaian Power Supply?

1.3. TUJUAN

Perancangan dan Pembuatan Sistem Reminder Berbasis Mikrokontroler AT89S51 untuk membantu kita dalam mengingat kegiatan yang telah kita rencanakan jauh-jauh hari sebelumnya dengan output suara.

1.4. BATASAN MASALAH

Agar permasalahan tidak meluas maka penulis membatasi permasalahan sebagai berikut:

1. Menggunakan Mikrokontroler AT89S51 sebagai pengendali utama..
2. Menggunakan RTC DS1307 sebagai pewaktu.
3. Menggunakan LCD sebagai display kerja alat.
4. Menggunakan buzzer sebagai alarm
5. Menggunakan output suara..

1.5. Metodologi Penulisan

Metodologi yang dilakukan dalam penulisan tugas akhir Perancangan dan Pembuatan Sistem Reminder Berbasis Mikrokontroler AT89S51 adalah sebagai berikut:

1. Kajian pustaka, meliputi konsep dasar dan teori yang digunakan
2. Perancangan dan pembuatan aplikasi meliputi perancangan model, proses pembuatan disertai diagram alirnya
3. Pengujian tentang aplikasi yang sedang dibuat
4. Membuat kesimpulan serta saran dari hasil pengujian aplikasi

1.6. SISTEMATIKA PENULISAN

Untuk mempermudah dan memperjelas pembahasan dari laporan tugas akhir ini penulis menerapkan system penulisan seperti dibawah ini :

BAB I : PENDAHULUAN

Berisi latar belakang permasalahan, rumusan masalah, tujuan pembahasan, batasan masalah, metodologi penulisan dan sistematika penulisan.

BAB II : DASAR TEORI

Membahas tentang teori dasar rangkaian yang digunakan, mikrokontroler, hardware dan teori dasar alat-alat pendukung lainnya.

BAB III : PERENCANAAN DAN PEMBUATAN ALAT

Perancangan dan Pembuatan Sistem Reminder Berbasis Mikrokontroler AT89S51.

BAB IV : PENGUJIAN ALAT

Berisi tentang uji coba alat yang telah dibuat, pengoperasian dan spesifikasi alat.

BAB V : PENUTUP

Merupakan kesimpulan dari pembahasan pada bab–bab sebelumnya dan kemungkinan pengembangan alat.

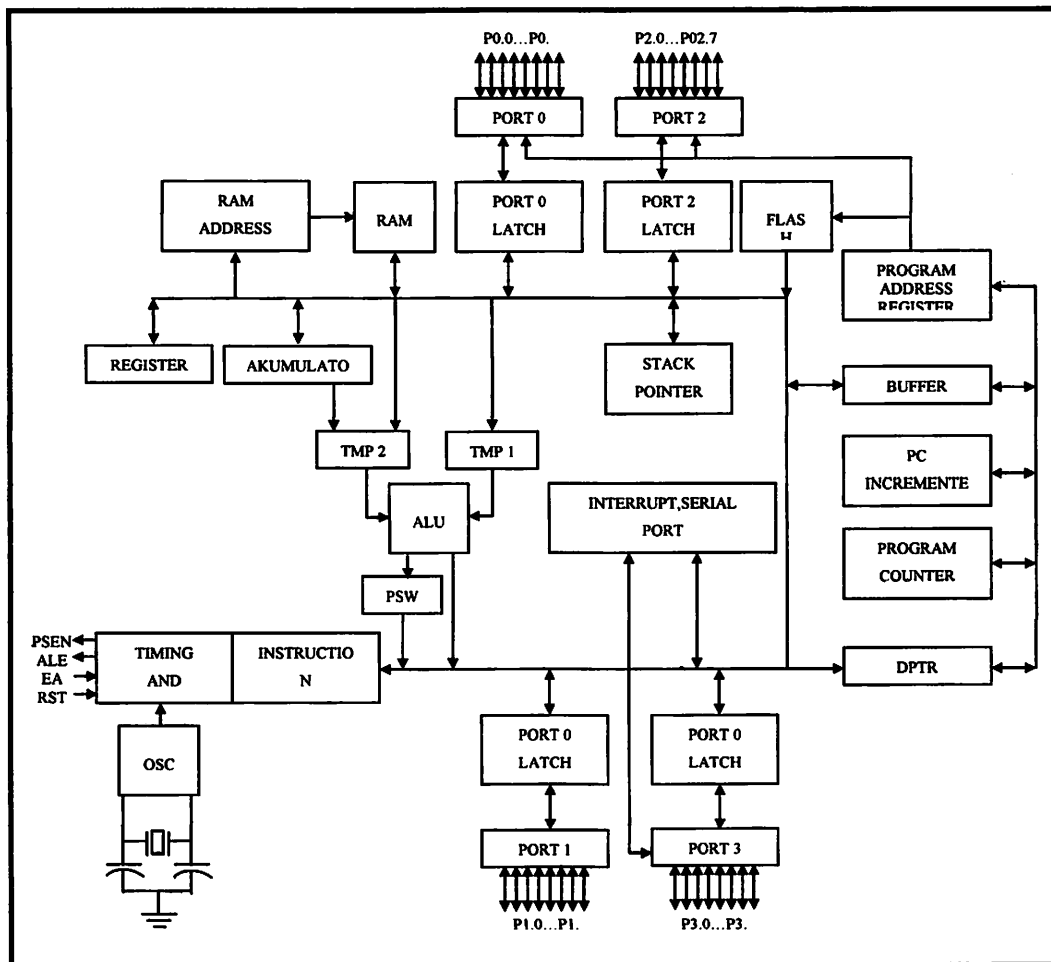


TEORI DASAR

Bab ini akan menguraikan tentang dasar-dasar teori dasar yang menunjang dalam perancangan dan pembuatan alat. Uraian teori dalam bab ini meliputi teori IC AT89S51, ISD 1420, LCD M1632 dan perangkat-perangkat pendukung lainnya.

2.1. Mikrokontroller AT89S51

2.1.1. Teori umum.



Gambar 2.1. Diagram Blok AT89S51 ^[4]

AT89S51 merupakan sebuah mikrokontroler 8-bit CMOS, Low Power dengan 4Kb flash Programmable and Erasable Read Only Memory (PEROM). IC ini dibuat sesuai dengan standart industri konfigurasi pin dan intruction set dari MCS-51.

- 4Kb Flash Memory.
- 128 Byte Internal RAM.
- 32 I/O Lines.
- 2 Timer/Counter 16-Level.
- 1 Serial Port Full Duplex.
- On Chip Osilator.

AT89S51 mempunyai dua buah Power-Saving mode yang dapat diatur melalui software, yaitu: IDE Mode yang akan menghentikan CPU sebagai RAM, Timer/Counter, Serial Port dan Interrupsi system tetap berfungsi. Power Down Mode yang akan menyimpan ini di RAM, tetapi menahan Oscilator untuk tidak mengaktifkan chip yang lain sampai terjadi reset secara hardware.

2.1.2. Arsitektur AT89S51

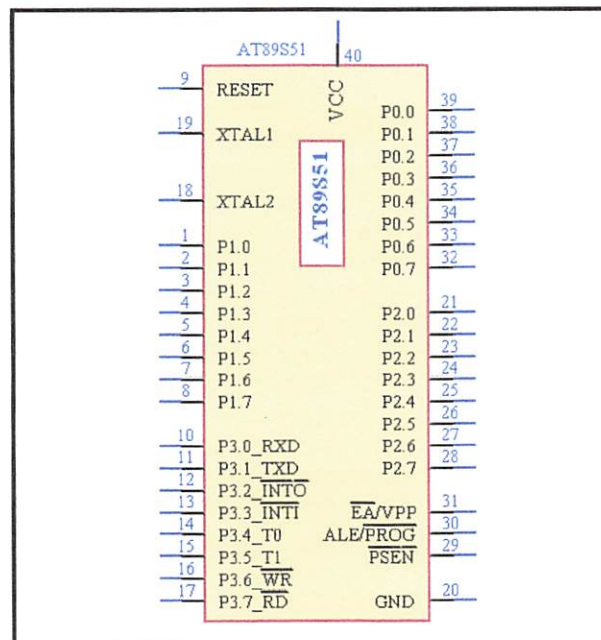
Arsitektur Mikrokontroler AT89S51 adalah sebagai berikut:

- CPU (Central Processing Unit) 8-bit dengan register A (Accumulator) dan B.
- 16-Bit Program Counter (PC) dan data pointer (DPTR).
- 8-Bit Program status word (PSW).
- 4-Bit Stack pointer (SP).
- 4 Kbyte internal EPROM
- 128 byte internal RAM.

- 4 bank register, masing-masing berisi 8 register.
- 16 Byte yang dapat dialamati pada bit level.
- 80 Byte general purpose memory data.
- 32 pin input-output tersusun atas P0-P3 masing-masing 8-bit.
- 2 Buah 16-bit timer counter.
- Receiver Register, yaitu : TCON, TMOP, SCON, IP, dan IE.
- 5 Buah sumber interrupt (2 buah sumber interrupt eksternal dan 3 buah sumber interrupt internal).
- Oscilator dan Clock internal.

2.1.3. Konfigurasi Pin pada Mikrokontroler AT89S51

Konfigurasi kaki-kaki mikrokontroler AT89S51 terdiri dari 40 pin, seperti terlihat pada gambar 2.2 sebagai berikut.



Gambar 2.2. Konfigurasi Pin-Pin AT89S51 [4]

Fungsi dari tiap-tiap pin adalah sebagai berikut:

1. VCC (Supply tegangan).
2. GND (Ground).
3. Port 0

Merupakan port input-output dua arah dan dikonfigurasi sebagai multiplex dua bus alamat rendah (A0 – A7) dan data selama pengaksesan program memory dan data memory internal.

4. Port 1

Merupakan port input-output dua arah dengan internal pull-up.

5. Port 2

Merupakan port input-output dua arah dengan internal pull-up. Mengeluarkan address tinggi selama pengambilan (fetch) program memory internal dan selama pengaksesan ke data memory port 2 mengeluarkan isi P2SFR (Special Function Register) menerima address tinggi dan beberapa sinyal kontrol selama pemrograman dan verifikasi.

6. Port 3.

Merupakan port input-output dua arah dengan internal pull-up. Port 3 juga memiliki fungsi khusus, yaitu:

- RXD (P3.0) : Port input serial.
- TXD (P3.1) : Port out-put serial.
- INTO (P3.2) : Interrup 0 external.
- INTI (P3.3) : Internal 1 external.
- TO (P3.4) : Input external timer 0.
- TXD (P3.1) : Port out-put serial.

- INTO (P3.2) : Interrupt 0 external.
- INTI (P3.3) : Interrupt 1 external.
- TO (P3.4) : Input external timer 0.
- T1 (P3.5) : Input external timer 1.
- WR (P3.6) : Strobe tulis data memory external.
- RD (P3.7) : Strobe baca data memory external.

7. RST

Input reset.

8. ALE\PROG

Pulsa output ALE digunakan untuk proses “latching” byte address rendah (A0 - A7) selama pengaksesan ke external memory. Pin ini juga untuk memasukkan pulsa program selama pemrograman.

Pada operasi normal ALE mengeluarkan rate konstant yaitu 16 frekuensi osilasi dan boleh digunakan untuk timing external.

9. PSEN

Merupakan strobe baca ke program memory external.

10. EA\VPP

External address enable EA digroundkan jika mengakses memory external.

Untuk mengakses memory internal maka dihubungkan ke VCC.

11. XTAL 1 dan XTAL 2.

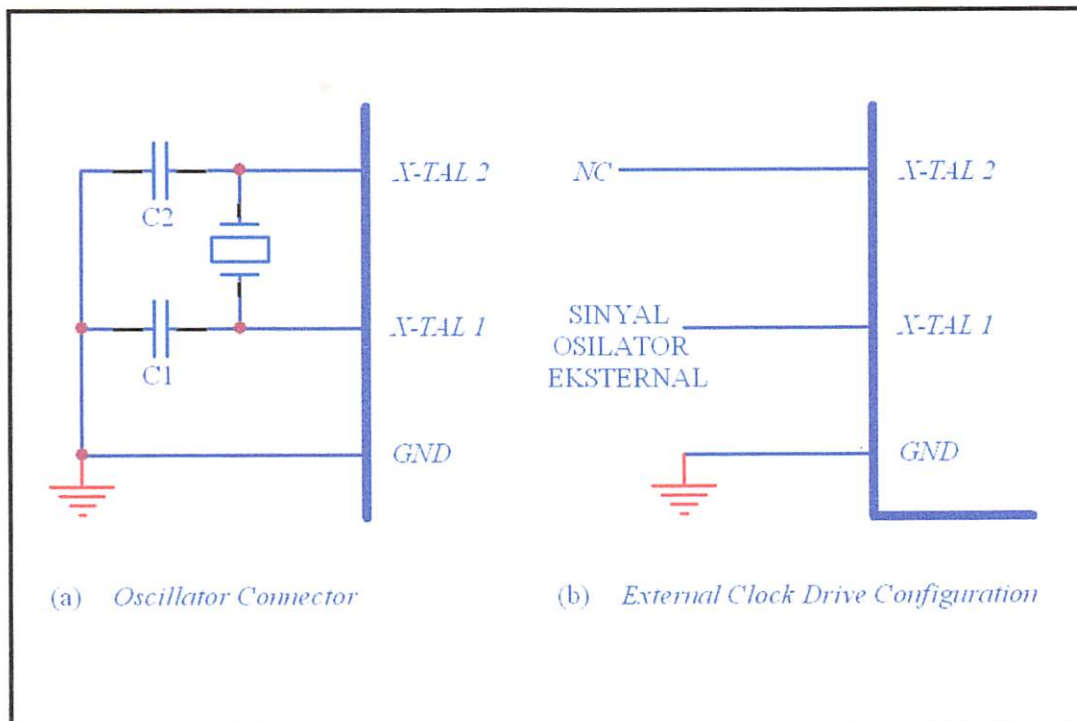
Kaki ini dihubungkan dengan kristal bila menggunakan osilator internal.

XTAL 1 merupakan input inverting osilator amplifier sedangkan XTAL 2 merupakan out-put inverting osilator amplifier.

2.1.4. Karakteristik Oscillator Inverting

X-TAL 1 dan X-TAL 2 secara berurutan merupakan input dan output dari sebuah inverting amplifier yang dapat dikonfigurasi penggunaannya sebagai on chip oscillator seperti yang ditunjukkan pada gambar 2-3a. X-TAL 1 dan X-TAL 2 ini dapat menggunakan sebuah kristal quartz maupun resonator keramik.

Untuk memberikan AT89S51 dari sumber clock external. Maka pin X-TAL 2 dibiarkan tidak berhubungan dan X-TAL 1 dihubungkan dengan sumber clock external seperti pada gambar 2-3b. Rangkaian ini tidak melakukan duty cycle dari setiap sinyal clock internal, karena input bagi masukan rangkaian clock internal dihubungkan ke flip-flop pembagi dua, tetapi spesifikasi nilai tegangan pada saat tinggi dan rendah, maksimum dan minimumnya harus diberikan.



Gambar 2.3. Karakteristik Oscilator^[4]

2.1.5. Organisasi Memory

Didalam AT89S51 memiliki ruangan alamat telah dibedakan untuk program memory dan data memory. Pemisahan memori program dan data tersebut membolehkan memori data diakses dengan alamat 8-bit, sehingga dapat dengan cepat dan mudah disimpan dan dimanipulasi oleh CPU 8-bit. Namun demikian, alamat memori data 16-bit bisa juga dihasilkan melalui register DPTR.

2.1.5.1. Program Memory Internal

AT89S51 memiliki program memory internal sebesar 4Kbyte dengan ruang alamat 0000H-0FFFH. Jika alamat-alamat program lebih tinggi daripada 0FFFH, yang melebihi kapasitas ROM/Fash memory internal menyebabkan AT89S51 secara otomatis mengambil Code Byte dari program memory external. Code Byte juga dapat diambil hanya dari external memory dengan alamat 0000H-FFFFH dengan cara menghubungkan Pin EA ke Ground.

2.1.5.2. Data Memory (RAM) Internal

Ruang alamat bawah memory data (RAM) internal dengan kapasitas 128 byte yaitu 00H-7FH yang terbagi atas 3 daerah, yaitu :

- **4 Bank Register**

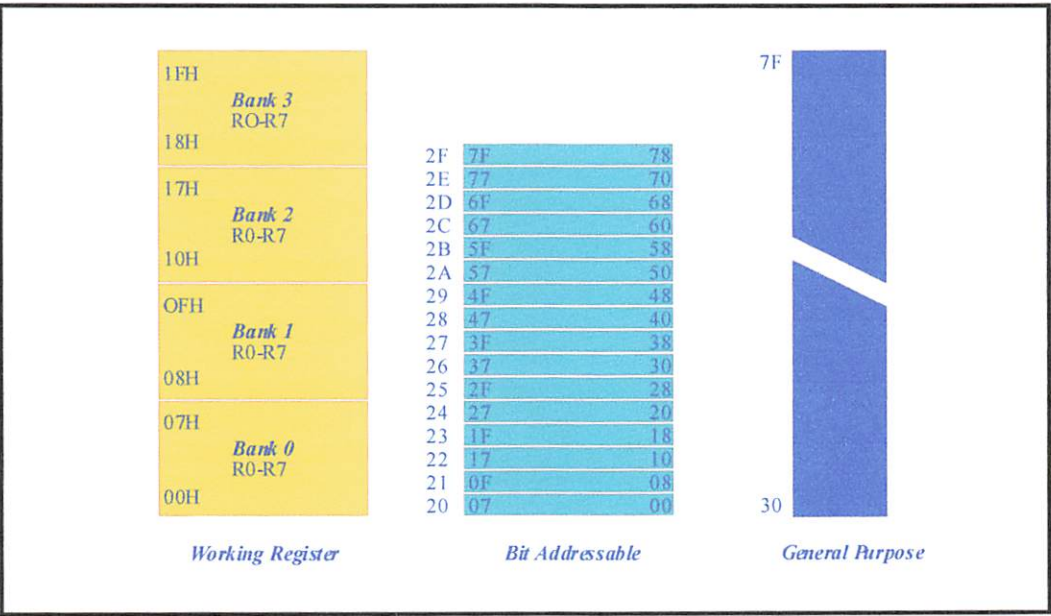
Setiap bank terdiri dari 8 register (R0-R7). Sehingga jumlah register untuk keempat bank register (bank 0 - bank 3) menjadi 32 buah register yang menempati ruang alamat 00H-1FH. Mengaktifkan salah satu bank register dapat dilakukan dengan mengatur RSO-RSI pada PSW (Program Status Word).

- Bit Addressable.

Terdiri dari 16 byte yang berada pada alamat 20H-2FH. Masing-masing 128 bit lokasi ini dapat di alamatkan secara langsung.

- General Purpose.

Terdiri dari 80 byte yang menempati alamat 30H-7FH. yang dapat dialamati secara langsung dan dapat digunakan untuk keperluan umum (General Purpose RAM). Misalkan digunakan untuk lokasi stack.



Gambar 2.4. Organisasi RAM Internal ^[4]

Tabel 2-1. Pengaturan RS0-RS1 Untuk Select Register Bank ^[5]

RS1	RS0	Select Register Bank
0	0	Bank 0
0	1	Bank 1
1	0	Bank 2
1	1	Bank 3

2.1.5.3. SFR (Special Function Register).

Untuk mengoperasikan AT89S51 yang tidak menggunakan alamat internal RAM (00-7FH) dilakukan oleh SFR yang beraddress 80H-FFH, tetapi tidak semua address tersebut digunakan sebagai SFR. Fungsi-fungsi SFR dijelaskan oleh tabel 2 - 2 sebagai berikut.

Tabel 2-2. 128 Byte Special Function Register ^[4]

SYMBOL	NAME	ADDRESS
ACC	ACCUMULATOR	0E0H
B	B REGISTER	0F0H
PSW	PROGRAM STATUS WORD	0D0H
SP	STACK POINTER	81H
DPTR	DATA POINTER 2 BYTE	
DPL	LOW BYTE	82H
DPH	HIGH BYTE	83H
P0	PORT 0	80H
P1	PORT 1	90H
P2	PORT 2	0A0H
P3	PORT 3	080H
IP	INTERUPT PERIORITY CONTROL	088H
IE	INTERUPT ENABLE CONTROL	0ABH
TMOD	TIMER / COUNTER MODE CONTROL	89H
TCON	TIMER/COUNTER CONTROL	88H
TH0	TIMER/COUNTER 0 HIGH CONTROL	8CH
TL0	TIMER/COUNTER 0 LOW CONTROL	8DH
TH1	TIMER/COUNTER 1 HIGH CONTROL	8DH
TL1	TIMER/COUNTER 1 LOW CONTROL	8CH
SCON	SERIAL CONTROL	98H
SBUF	SERIAL DATA BUFFER	99H
PCON	POWER CONTROL	87H

2.2. RTC DS1307

DS1307 adalah IC serial *Real Time Clock* (RTC) dimana alamat dan data ditransmisikan secara serial melalui sebuah jalur data dua arah I2C. Karena menggunakan jalur data I2C maka hanya memerlukan dua buah pin saja untuk komunikasi. Yaitu pin untuk data dan pin untuk sinyal clock. Sistem jalur data I2C adalah suatu standar protokol sistem komunikasi data serial yang dikembangkan oleh Philips dan cukup populer dikarenakan penggunaannya cukup mudah.

Pada dasarnya, pada sistem I2C terbagi atas dua bagian, yaitu suatu *device* yang bertindak sebagai pengontrol atau Master dan suatu *device* yang dikontrol atau *Slave*. Master dan *Slave* saling berkomunikasi melalui jalur data bus I2C. Alat yang mengendalikan komunikasi data disebut Master dan alat yang dikendalikan oleh Master dikenal sebagai *Slave*. Dimana pada perancangan ini, penulis menggunakan mikrokontroler AT89S51 sebagai Master.

Pada satu jalur data I2C yang sama dapat terdapat *slave* lebih dari satu oleh karena itu I2C Bus harus dikendalikan oleh sebuah Master yang dapat membangkitkan serial clock (SCL), mengontrol sistem komunikasi data (SDA), dan juga dapat menghasilkan kondisi-kondisi “START” dan “STOP”. Pada hal ini DS1307 beroperasi sebagai *slave* pada I2C bus. Contoh bagaimana data ditransfer pada jalur data I2C adalah seperti pada gambar 2.5. Pada jalur data bus I2C hanya terdapat 2 buah jalur yang digunakan yaitu Clock (SCL) dan Data (SDA). Terdapat beberapa macam jenis kondisi pada jalur data I2C, jenis kondisi tersebut adalah:

1. ***Bus not busy***: Jalur data (SDA) dan clock (SCL) berlogika high
2. ***Start data transfer***: Suatu perubahan kondisi pada jalur data, dari logika *high* ke logika *low*, ketika jalur data sedang berlogika *high*, menandakan kondisi START.
3. ***Stop data transfer***: Suatu perubahan kondisi pada jalur data, dari logika *low* ke logika *high*, ketika jalur data sedang berlogika *high*, menandakan kondisi STOP
4. ***Data valid***: Suatu kondisi ketika jalur data menandakan data valid, yaitu ketika setelah kondisi START, jalur data tetap stabil selama periode *high* sinyal clock. Data pada jalur data harus berubah selama periode *low* dari sinyal clock. Terdapat satu pulsa clock untuk setiap bit data. Setiap proses pengiriman data dimulai dengan kondisi START dan diakhiri dengan kondisi STOP. Banyaknya jumlah *byte* data yang ditransfer diantara kondisi START dan STOP tersebut tidak terbatas, dan diatur oleh Master.
5. ***Acknowledge***: Setiap *device* yang dituju telah menerima data dengan benar akan membangkitkan kondisi *Acknowledge* setiap menerima *byte* data. *Device* yang membangkitkan *Acknowledge* harus membangkitkan logika *low* pada jalur SDA selama sebuah pulsa clock. Untuk mengakhiri suatu proses pengiriman data Master harus memberikan suatu tanda dengan tidak memberikan tanda *acknowledge* melainkan memberikan tanda STOP pada *slave*.

Pada sistem jalur data I2C, terdapat dua tipe arah proses pengiriman data yaitu:

1. **Data transfer dari master menuju *slave***. *Byte* pertama yang dikirimkan oleh master menuju *slave* adalah alamat *slave*. Lalu selanjutnya adalah *byte-byte*

data. *Slave* membalas dengan bit *acknowledge* setiap berhasil menerima 1 *byte* data.

2. **Data transfer dari *slave* menuju master.** *Byte* pertama (alamat *slave*) dikirimkan oleh master. Kemudian *slave* yang mempunyai alamat yang dituju oleh master membalas dengan bit *acknowledge*. Lalu diikuti dengan proses pengiriman *byte-byte* data dari *slave* menuju master. Master membalas dengan mengirimkan bit *acknowledge* setiap berhasil menerima 1 *Byte*. Untuk mengakhiri proses pengiriman data master membalas dengan mengirimkan bit “*not acknowledge*” kepada *slave*.

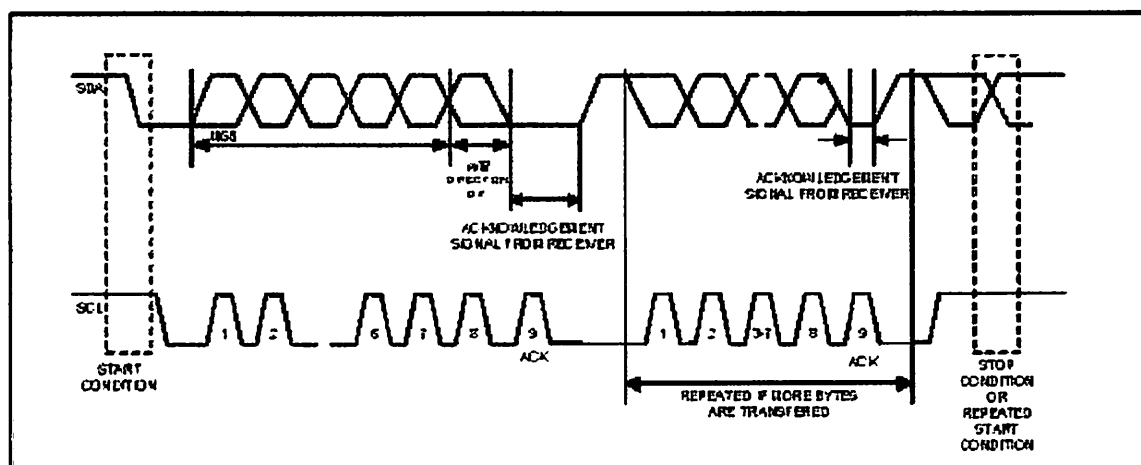
Pada aplikasi ini DS1307 bekerja dengan dua mode, yaitu:

1. **Mode *Slave* Penerima (Master Menulis Pada *Slave*):** Data serial dan clock diterima melalui SDA dan SCL. Setiap menerima *byte* data DS1307 akan merespon dengan membangkitkan bit *acknowledge*. Untuk mengawali proses pengiriman data dari master menuju *slave* diawali dengan kondisi START dan diakhiri dengan kondisi STOP. Setiap *slave* akan membaca alamat yang dituju oleh master dan memeriksa apakah alamat tersebut sama dengan alamat *Slave* tersebut. *Byte* alamat *slave* adalah *Byte* pertama yang diterima *slave* setelah master membangkitkan kondisi START. *Byte* alamat terdiri dari 7 bit data, untuk DS1307 *Byte* alamat tersebut adalah 1101000b, dan diikuti oleh bit arah (R/W), yang mana untuk penulisan data ke *slave* adalah 0. Setelah menerima dan menganalisa *Byte* alamat, DS1307 membangkitkan tanda *acknowledge* pada jalur SDA. Kemudian master akan mengirimkan sebuah data word alamat pada DS1307 untuk mengeset register pointer pada DS1307. Setelah itu Master dapat mengakhiri proses pengiriman data ataupun

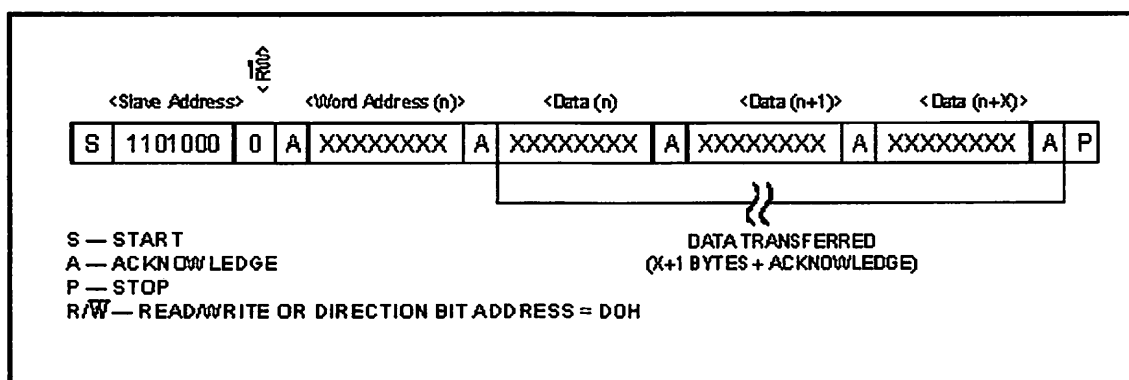
melanjutkannya dengan mengirimkan *Byte* data pada DS1307. Register pointer akan bertambah nilainya secara otomatis setiap terjadi proses penulisan data. Untuk mengakhiri proses pengiriman data master membangkitkan kondisi STOP.

2. **Mode Slave Pengirim (Master Membaca Dari Slave):** *Byte* pertama diterima dan diolah oleh *slave* seperti pada mode penerima, tetapi bit arah bernilai 1. DS1307 mengirimkan data serial pada SDA ketika menerima sinyal clock pada SCL. Untuk memulai proses pengiriman data diawali dengan kondisi START dan diakhiri dengan kondisi STOP. *Byte* yang berisi data alamat diterima setelah master membangkitkan kondisi START. *Byte* alamat DS1307 terdiri dari 7-bit alamat dan 1 bit arah. 7-bit alamat tersebut adalah 1101000 dan bit arah tersebut (R/W) adalah 0 untuk *read*. Setelah menerima dan mengolah data alamat, DS1307 akan membalas dengan membangkitkan bit *acknowledge* pada pin SDA. Kemudian DS1307 mulai mengirimkan data dimulai dari data yang terdapat pada alamat yang ditunjuk oleh register pointer. Nilai register pointer secara otomatis akan bertambah setiap terjadi proses pembacaan 1 *Byte* data. Untuk mengakhiri proses pengiriman data maka master harus mengirimkan tanda “not *acknowledge*” kepada *slave*.

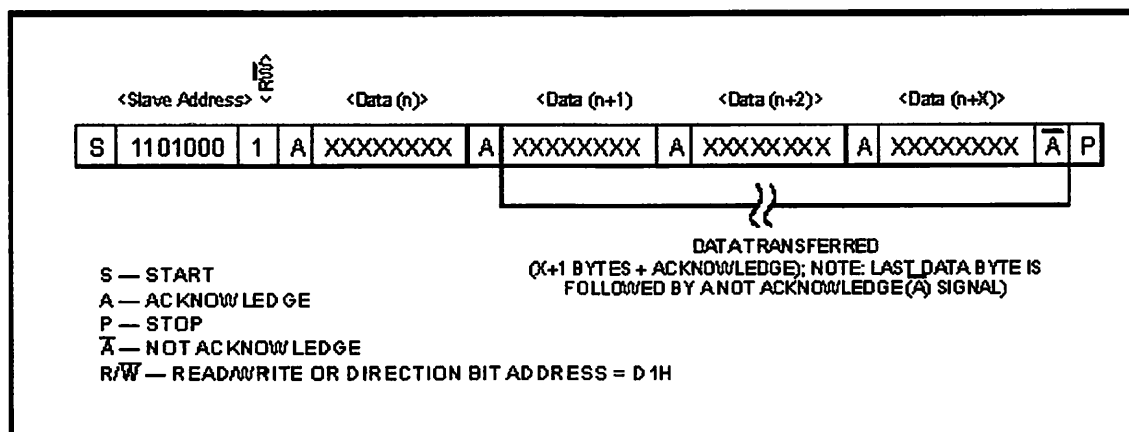
Untuk dapat mengambil nilai waktu dan tanggal maka master harus melakukan proses pembacaan data (*Read*) pada *slave* (DS1307), dengan alamat register sesuai dengan tabel 2-2. Setiap nilai-nilai waktu atau tanggal disimpan pada register yang mempunyai alamat yang berbeda-beda, misalnya untuk register detik yang menyimpan nilai detik, menempati alamat register 00h.



Gambar 2.5. Proses Transfer Data pada I2C [12]



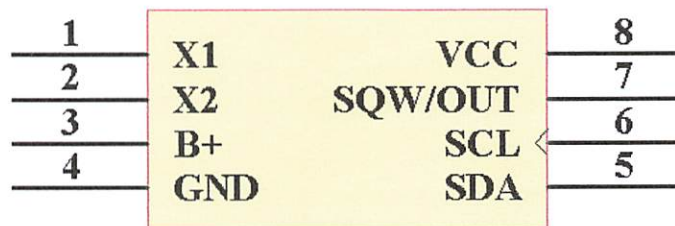
Gambar 2.6. Format Data [12]



Gambar 2.7. Format Data [12]

Tabel 2-2. Setting DS1307 ^[12]

ADDRESS	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	FUNCTION	RANGE
00H	CH	10 Seconds			Seconds				Seconds	00-59
01H	0	10 Minutes			Minutes				Minutes	00-59
02H	0	12	10 Hour	10 Hour	Hours				Hours	1-12 +AM/PM 00-23
		24	PM/AM							
03H	0	0	0	0	0	DAY			Day	01-07
04H	0	0	10 Date		Date				Date	01-31
05H	0	0	0	10 Month	Month				Month	01-12
06H	10 Year			Year					Year	00-99
07H	OUT	0	0	SGW/E	0	0	RS1	RS0	Control	—
08H-3FH									RAM 56 x 8	00H-FFH



Gambar 2.8. RTC DS1307 ^[12]

Konfigurasi Pin DS1307:

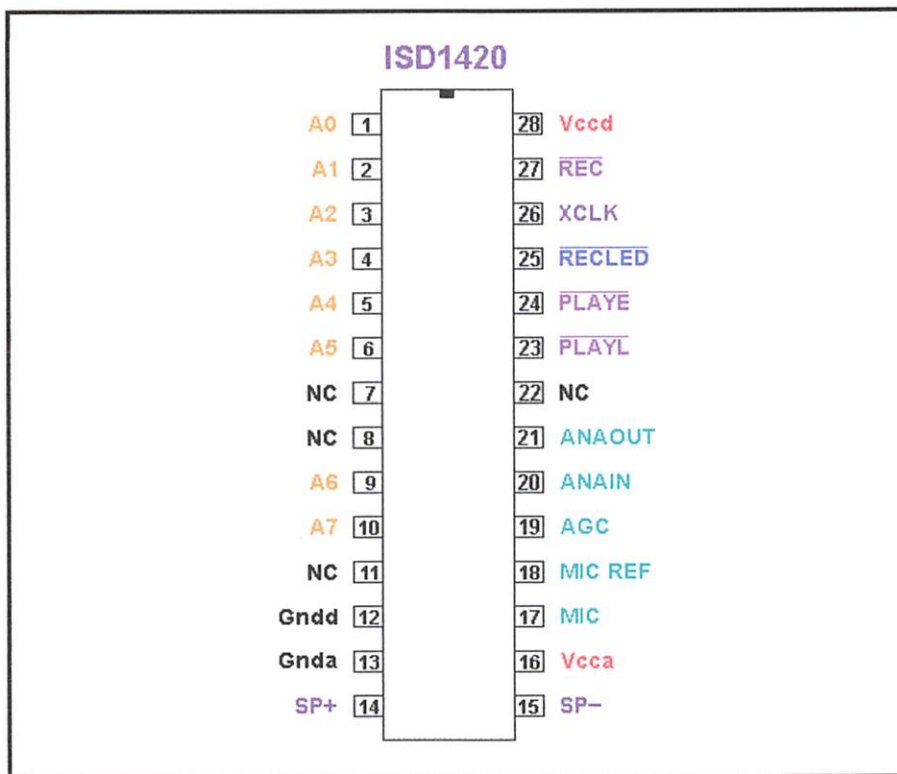
- **Vcc**, + 5 Volt
- **X1 dan X2**, merupakan jalur untuk koneksi ke kristal 32,768 kHz.
- **B+(V_{BAT})**, Input untuk baterai *back-up* tegangan sebesar 3Volt.
- **SQW/OUT**, *Square Wave/Output Driver*
- **SCL**, *Serial Clock*
- **SDA**, *Serial Data*
- **GND**, *Ground*

2.3. Speak Call ISD 1420 (IC Data Perekam Suara)

Pada perancangan alat ini selain menggunakan tampilan LCD kita juga menggunakan tampilan berupa suara yang telah kita rekam sebagai output sistem reminder. IC perekam suara yang kita gunakan adalah tipe ISD1420 (Information Storage Device) komponen rekaman/putar ulang suara berdurasi 20 detik dalam chip tunggal.

2.3.1 Gambaran umum ISD 1420

Komponen untuk menyimpan informasi ISD 1420, memberikan solusi rekaman atau putar ulang dalam chip tunggal untuk durasi penyimpanan 20 detik. Di dalam komponen CMOS-nya dilengkapi dengan chip osilator, pre-amplifier, microphone, kontrol gain otomatis, filter penghalus, dan amplifier speaker. Pada IC ini kompatibel penuh dengan mikrokontroler sehingga pesan-pesan alamatnya yang kompleks bisa dicapai. Perekaman disimpan dalam sel memori non-volatif sehingga menghasilkan penyimpanan pesan tanpa daya (Zero Power). Sinyal suara dan audio disimpan secara langsung dalam bentuk analog seperti aslinya di dalam memori. Komponen ini juga mempunyai penyetabil suhu sendiri dengan menggunakan osilator basis waktu. Komponen IC ISD 1420 beroperasi pada catu daya bila konsumsi daya minimum setelah mencapai tahap kritis. Komponen ini juga dapat dihubungkan dengan rangkaian antar muka dengan pengalamatan pesan pada alamat A0-A7 dan kontrol pesan untuk mode pengalamatan data rekam dan putar ulang..



Gambar 2.9. ISD 1420 ^[9]

Gambaran mengenai fungsi masing-masing pin pada IC ISD 1420 sebagai berikut :

- **Record (REC)**

Input REC mempunyai signal rekaman aktif rendah (LOW). Pin ini akan merekam pada saat REC aktif LOW selama durasi perekaman REC. harus didahulukan dari pada sinyal playback (baik PLAYE dan PLAYL). Jika REC ditarik LOW selama putaran palyback (tidak LOW), play back segera berhenti dan perekaman mulai. Putaran rekaman selesai daat REC ditarik HIGH. Penanda berakhirnya pesan direkam di dalam, memungkinkan putaran playback berikutnya untuk mengakhiri dengan tepat. Secara otomatis power down menjadi mode standby.

- **Playback Edge Activated ($\overline{\text{PLAYE}}$)**

Ketika transmisi ke LOW terdeteksi pada signal ini, mulailah putaran playback. Playback berlangsung secara terus menerus sampai penunda akhir pesan bertemu atau jarak akhir memori dicapai. Saat selesainya putaran playback, secara otomatis power down menjadi mode standby. Pengambilan PLAYE yang HIGH selama putaran playback tidak akan menghentikan putaran arus.

- **Playback Level Activated ($\overline{\text{PLAYL}}$)**

Pada saat sinyal input bertransisi dari HIGH ke LOW inilah putaran playback berawal. Playback berlangsung terus sampai PLAYL ditarik HIGH, terdeteksinya penanda berakhirnya pesan atau jarak atau ruang dicapai secara otomatis power down menjadi mode standby tanda terselesainya putaran playback.

✓ Catatan : dalam playback, baik PLAYL atau PLAYE jika dipertahankan LOW selama EOM atau OVERFLOW. Alat akan tetap dalam keadaan stadby dan oscilator internal dan penghasil waktu akan berhenti. Bagaimanapun naiknya PLAYL dan PLAYE secara perlahan tidak lagi didebounce dan secara perlahan lahan yang ada pada pin input akan mengawali playback lainnya.

- **Record LED Output (RECLED)**

Keluaran RECLED LOW selama putaran rekaman, bisa digunakan untuk membuat LED menghasilkan saklar arus bolak-balik, selama putaran rekaman dalam proses. Untuk catatan, RECLED kemudian berubah LOW saat penanda akhir pesan bertemu dalam putaran playback.

- **Microphone inpeet (MIC)**

Microphone eksternal dikopling AC ke pin ini menggunakan kapasitor seri .
harga input kapasitor seri dapat dipilih bersama dengan tahanan dalam sebesar
10 K ohm, menentukan besar frekuensi cut-off rendah untuk band frekuensi
input IC ISD 1420.

- **Microphone Referensi Input (MICREF)**

Dengan menggunakan pin ini ke V_{SSA} (ground analog) lewat sebuah kapasitor
seri noise dapat dicegah pada pre-amplifier. Harga kapasitor sama dengan
kapasitor kopling yang digunakan pendekatan ini akan mengurangi noise
sebesar 10dB.

- **Output Analog (ANA OUT)**

Pin ini menyediakan output pre-amplifier. Gain pre-amplifier ini ditentukan
oleh tingkat tegangan pada pin AGC. ANA OUT inin memiliki gain
maksimum sekitar 24 dB untuk tingkat sinyal yang kecil.

- **Input Analag (ANA IN)**

Pin input analog memindahkan sinyalnya ke chip untuk direkam. Untuk inpiut
microphone, pin ANA OUT dihubungkan lewat kapasitor eksternal pada pin
ANA IN. Harga kapsitor ini bersama-sama dengan impedansi input 3 KOhm
dan ANA IN, dapat dipilih untuk memberikan cut off tambahan pada frekuensi
rendah dari band frekuensi suara.

- **Automatic Gain Control (AGC)**

AGC secara dinamis mengatur gain pre-amplifier untuk meghasilkan
jangkauan yang lebar pada tingkat michrophone. AGC dapat merubah suara
yang lemah menjadi lebih kuat untuk dapat direkam untuk distorsi minimal.

Waktu pengaktifan ditentukan oleh konstanta waktu tahanan dalam sebesar 5 KOhm dan kapasitor luar (C2) yang dihubungkan dari pin AGC ke ground analog V_{SSA} . Harga nominal 470 KOhm dan 4,7 μF untuk memberikan hasil yang ideal. Untuk tegangan AGC 15 V dan dibawahnya. Pre-Amplifier akan berkurang apabila tegangannya sekitar 1,8 V.

- **Output Speaker (SP+/SP-)**

Pin SP+ dan SP- memberikan saluran pergerakan langsung ke loudspeaker dengan impedansi serendah 16 ohm. Akan tetapi satu output tunggal dapat digunakan untuk memberikan peningkatan daya empat kali lipat dibandingkan dengan satu output saja. Untuk satu output saja diperlukan penghubung kapasitor kopling AC antara pin SP dan speaker. Bila hubungan kaki SP+ dan SP- digunakan kapasitor, maka kopling tidak diperlukan. Output speaker ditahan pada V_{SSA} selama perekaman dan pemadaman daya.

- **Operasional Eksternal Clock (XCLK)**

Signal ini diikat ke dasar dalam rangkaian aplikasi, jika pemilihan ketelitian waktu yang lebih besar diinginkan (jam internal memiliki kurang lebih 25% toleransi terhadap temperatur dan jaringan voltase). Jika XCLK tidak digunakan input ini harus dihubungkan ke ground.

- **Input Tegangan (V_{CCA} dan V_{CCD})**

Untuk meminimalkan noise, rangkaian analog dan digital dalam ISD 1420 menggunakan bus bus data terpisah. Bus-bus +5V dialirkan pada kaki-kaki yang terpisah dan hendaknya dibuat sedekat mungkin dengan suplainya.

- **Input-Input ground (V_{SSA} dan V_{SSD})**

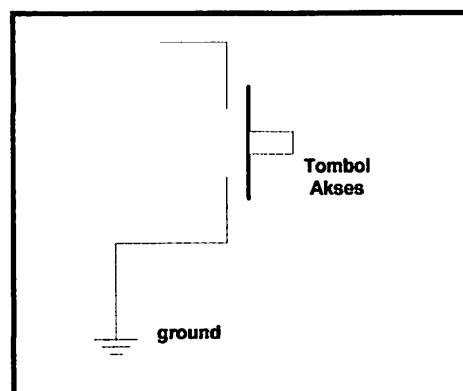
Komponen ISD 1420 ini menggunakan bus-bus ground analog dan digital yang terpisah.

- **Input-Input Alamat ($A_0 - A_7$)**

Dalam IC ISD 1420 input-input / mode memeberikan fungsi alamat pesan . untuk menentukan lokasi memeori dari IC ISD 1420 cukup dengan menambahkan dipswitch yang berisi 8 pin yang dihubungkan dengan kaki-kaki addres $A_0 - A_7$. Sehingga dengan cara seperti ini maka ada sebanyak $2^8 = 256$ alamat yang berbeda.

2.4. Tombol Akses (Push-button)

Tombol atau saklar digunakan sebagai tombol kontrol masukan untuk mikrokontroller. Tombol atau saklar berfungsi sebagai penghantar aliran arus pada suatu rangkaian. Jika kondisi saklar atau tombol terbuka (tidak ditekan), maka akan berlogika 1, sebaliknya apabila tombol ditekan maka akan berlogika 0 dikarenakan rangkaian akan terhubung dengan ground.



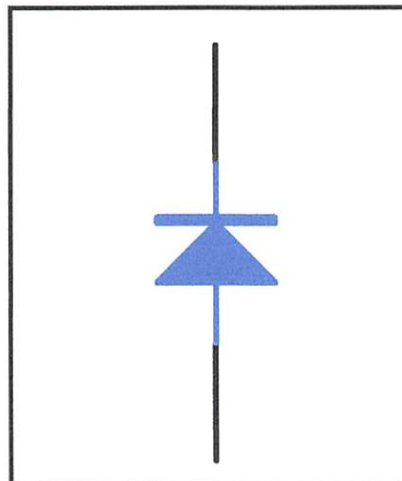
Gambar 2.10. Peraga Tombol / saklar ^[7]

2.5. Dioda

Semua dioda prinsip kerjanya adalah sebagai penyearah. Tetapi karena proses pembuatan, bahan dan penerapannya yang berbeda-beda, maka namanya pun berbeda-beda serta memiliki karakteristik yang berbeda pula. Macam-macam dioda antara lain: Dioda Penyearah, Dioda Zener, Dioda Tunnel, Dioda Varaktor dan Dioda Photo.

2.4.1. Dioda Penyearah

Kebanyakan dioda penyearah dibuat dari bahan silicon, mengingat kemampuan dan keandalannya yang tinggi. Mampu dilewati arus yang besar dan dapat bekerja pada suhu yang tinggi. Keuntungan ini dimungkinkan karena elektron tersebut baru bias terlepas dari intinya oleh kekuatan atau energi yang sangat besar. Penyearah disini berarti merubah arus bolak-balik (AC) menjadi arus searah (DC) yang berfrekuensi rendah. Gambar simbol dioda seperti dibawah ini:



Gambar 2.11. Simbol Dioda ^[7]

2.5. Kapasitor

Kapasitor adalah komponen elektronika yang terdiri dari plat konduktor yang satu disekat terhadap yang lainnya dengan isolator (dielektrik) dan berfungsi sebagai pelawan untuk arus bolak-balik, filter, tuning, kopel antar rangkaian, pembangkit gelombang sinus dan konduktor khusus. Untuk menentukan banyaknya muatan listrik yang dapat disimpan oleh kapasitor, dapat dirumuskan sebagai berikut:

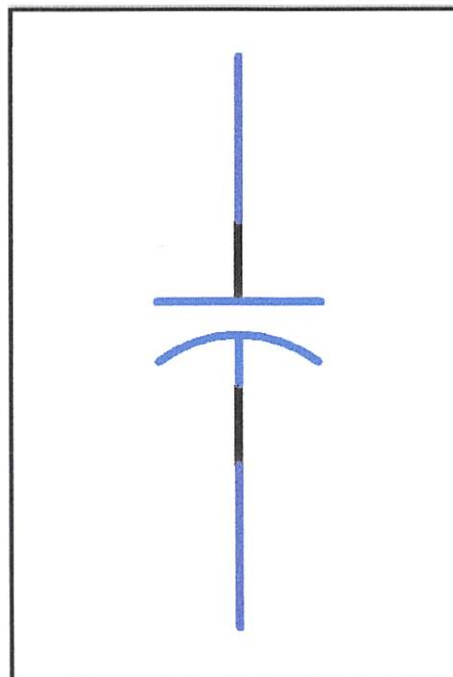
$$Q = C \times V \dots\dots\dots(2-1)$$

Dimana :

Q = Banyaknya muatan dalam Coulomb

C = Kapasitor dalam farad

V = Tegangan yang ada diantara keping keping dalam Volt



Gambar 2.12. Simbol Kapasitor ^[7]

Sebuah kapasitor dikatakan mempunyai kapasitas satu farad apabila muatan sebesar satu coulomb membuat tegangan naik sebesar satu volt, apabila farad ternyata terlampau besar sehingga digunakan mikrofard dan satuan lainnya yaitu nano farad dan pikofard. Kapasitor yang berfungsi sebagai penyimpan tenaga listrik dalam praktek dapat digunakan untuk pewaktu, untuk pewaktu kapasitor dengan resistor yang disebut sebagai rangkaian sebagai rangkaian RC.

Rumus pada rangkaian RC sebagai berikut:

$$RC = R \times C \dots\dots\dots(2-2)$$

Dimana:

R = Tahanan dalam kapasitor

C = Kapasitor dalam farad

RC = Konstanta waktu dalam detik

Dalam kapasitor terdapat reaktansi kapasitor, jika kapasitor tersebut diterapkan pada arus bolak balik sinus, tegangan akan tertinggal sejauh 90°.

Untuk menentukan besarnya nilai reaktansi adalah:

$$X_c = \frac{1}{3,14.FC} \dots\dots\dots(2-3)$$

Dimana:

Xc = Reaktansi kapasitor

F = Frekuensi dalam ohm

C = kapasitas dalam farad

Untuk mencari kapasitansi dari kapasitor dalam rangkaian dapat dicari dengan rumus:

$$F = \frac{1}{2T1} = \frac{1}{1,4.C.R} \text{ Hz} \dots\dots\dots(2-4)$$

Dimana:

F = frekuensi dengan satuan Hz

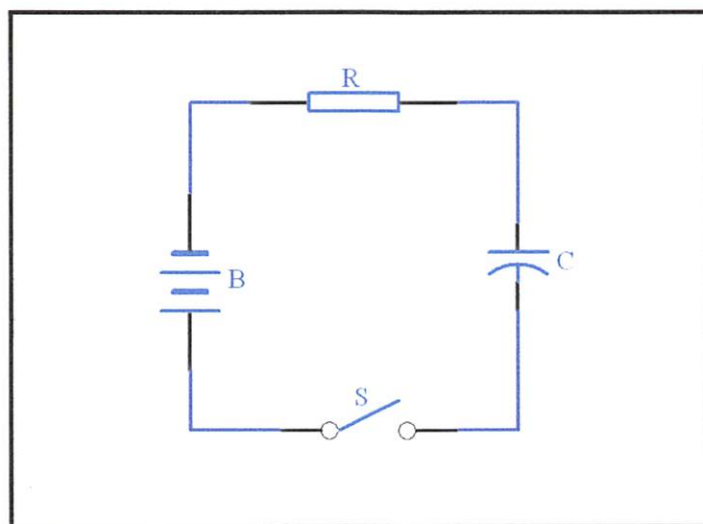
T = Amplitudo

C = besar kapasitor dengan satuan farad

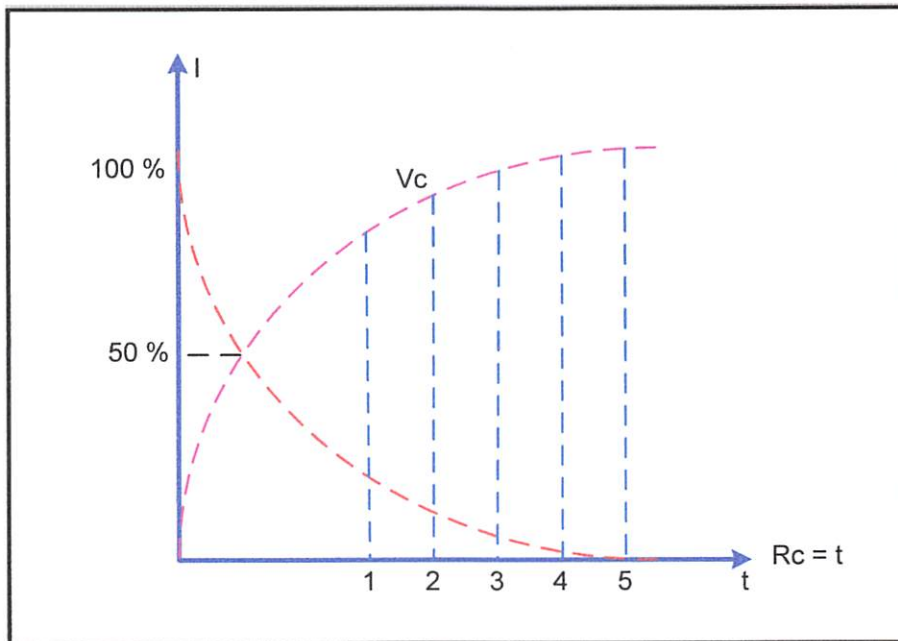
R = besar hambatan dengan satuan Ω

2.5.1. Cara Kerja Kapasitor

Terjadinya perubahan tegangan pada kapasitor menyebabkan perubahan arus listrik, sedangkan perubahan tersebut berbanding lurus dengan perubahan tegangan, energi akan timbul kembali pada saat tegangan berkurang menjadi nol. Pada saat saklar (S) posisi ON, arus dari tegangan V_2 mengalir ke dalam kapasitor dan beberapa saat kapasitor dapat terisi penuh. Dalam kondisi ini berarti $V_s = V_c$ dan $I = 0$.



Gambar 2.13. Rangkaian Pengisian Kapasitor ^[7]



Gambar 2.14. Grafik Tegangan dan Arus Pengisian Kapasitor ^[7]

Berdasarkan grafik diatas, dapat kita ketahui bahwa setelah terjadi pengisian kapasitor secara penuh dan kapasitor akan membuang melalui R, maka C tidak seketika menjadi netral dan dalam menetralkan muatan tersebut diperlukan waktu tertentu.

2.6. Resistor

Pada dasarnya semua bahan memiliki sifat resistif namun beberapa bahan seperti tembaga, perak, emas dan bahan metal umumnya memiliki resistansi yang sangat kecil. Bahan-bahan tersebut menghantar arus listrik dengan baik, sehingga dinamakan konduktor. Kebalikan dari bahan yang konduktif, bahan material seperti karet, gelas, karbon memiliki resistansi yang lebih besar menahan aliran elektron dan disebut sebagai insulator.

Tabel 2-3. Tabel Gelang Warna Resistor ^[7]

Warna	Nilai	Faktor Pengali	Toleransi
Hitam	0	1	
Coklat	1	10	1%
Merah	2	100	2%
Jingga	3	1.000	
Kuning	4	10.000	
Hijau	5	100.000	
Biru	6	10^6	
Violet	7	10^7	
Abu-abu	8	10^8	
Putih	9	10^9	
Emas	-	0.1	5%
Perak	-	0.01	10%
Tanpa warna	-	-	20%

Resistor adalah komponen dasar elektronika yang digunakan untuk membatasi jumlah arus yang mengalir dalam satu rangkaian. Sesuai dengan namanya resistor bersifat resistif dan umumnya terbuat dari bahan karbon. Dari hukum Ohm diketahui, resistansi berbanding terbalik dengan jumlah arus yang mengalir melaluinya. Satuan resistansi dari suatu resistor disebut Ohm atau dilambangkan dengan simbol Ω (Omega).

Tipe resistor yang umum adalah berbentuk tabung dengan dua kaki tembaga di kiri dan kanan. Pada badannya terdapat lingkaran membentuk gelang kode warna untuk memudahkan pemakai mengenali besar resistansi tanpa mengukur besarnya dengan Ohm meter. Kode warna tersebut adalah standar manufaktur yang dikeluarkan oleh EIA (Electronic Industries Association) seperti yang ditunjukkan pada tabel 2-3.

Resistansi dibaca dari warna gelang yang paling depan ke arah gelang toleransi berwarna coklat, merah, emas atau perak. Biasanya warna gelang toleransi ini berada pada badan resistor yang paling pojok atau juga dengan lebar yang lebih menonjol, sedangkan warna gelang yang pertama agak sedikit ke dalam. Dengan demikian pemakai sudah langsung mengetahui berapa toleransi dari resistor tersebut. Kalau kita telah bisa menentukan mana gelang yang pertama selanjutnya adalah membaca nilai resistansinya.

Jumlah gelang yang melingkar pada resistor umumnya sesuai dengan besar toleransinya. Biasanya resistor dengan toleransi 5%, 10% atau 20% memiliki 3 gelang (tidak termasuk gelang toleransi). Tetapi resistor dengan toleransi 1% atau 2% (toleransi kecil) memiliki 4 gelang (tidak termasuk gelang toleransi). Gelang pertama dan seterusnya berturut-turut menunjukkan besar nilai satuan, dan gelang terakhir adalah faktor pengalinya.

Misalnya resistor dengan gelang kuning, violet, merah dan emas. Gelang berwarna emas adalah gelang toleransi. Dengan demikian urutan warna gelang resistor ini adalah, gelang pertama berwarna kuning, gelang kedua berwarna violet dan gelang ke tiga berwarna merah. Gelang ke empat tentu saja yang berwarna emas dan ini adalah gelang toleransi. Dari tabel 2-3 diketahui jika gelang

toleransi berwarna emas, berarti resistor ini memiliki toleransi 5%. Nilai resistansinya dihitung sesuai dengan urutan warnanya. Pertama yang dilakukan adalah menentukan nilai satuan dari resistor ini. Karena resistor ini resistor 5% (yang biasanya memiliki tiga gelang selain gelang toleransi), maka nilai satuannya ditentukan oleh gelang pertama dan gelang kedua.

Masih dari tabel 2-3 diketahui gelang kuning nilainya = 4 dan gelang violet nilainya = 7. Jadi gelang pertama dan kedua atau kuning dan violet berurutan, nilai satuannya adalah 47. Gelang ketiga adalah faktor pengali, dan jika warna gelangnya merah berarti faktor pengalinya adalah 100. Sehingga dengan ini diketahui nilai resistansi resistor tersebut adalah nilai satuan x faktor pengali atau $47 \times 100 = 4.7K \text{ Ohm}$ dan toleransinya adalah 5%.

Spesifikasi lain yang perlu diperhatikan dalam memilih resistor pada suatu rancangan selain besar resistansi adalah besar watt-nya. Karena resistor bekerja dengan dialiri arus listrik, maka akan terjadi disipasi daya berupa panas sebesar $W=I^2R$ watt. Semakin besar ukuran fisik suatu resistor bisa menunjukkan semakin besar kemampuan disipasi daya resistor tersebut.

Umumnya di pasar tersedia ukuran 1/8, 1/4, 1, 2, 5, 10 dan 20 watt. Resistor yang memiliki disipasi daya 5, 10 dan 20 watt umumnya berbentuk kubik memanjang persegi empat berwarna putih, namun ada juga yang berbentuk silinder. Tetapi biasanya untuk resistor ukuran jumbo ini nilai resistansi dicetak langsung dibadannya, misalnya $100 \Omega 5W$.

2.7. LCD (Liquid Crystal Display) M1632

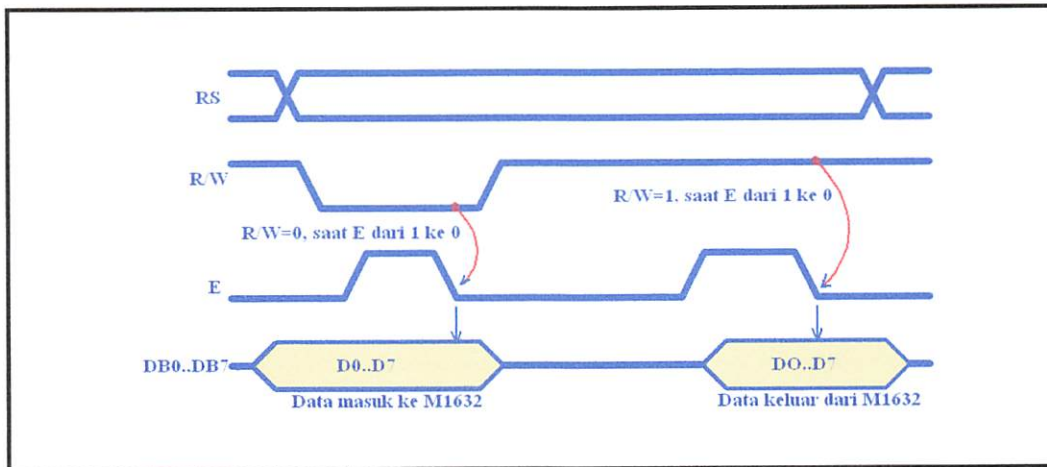
LCD Display Module M1632 buatan Seiko Instrument Inc. terdiri dari dua bagian, yang pertama merupakan panel LCD sebagai media penampil informasi dalam bentuk huruf/angka dua baris, masing-masing baris bisa menampung 16 huruf/angka. Bagian kedua merupakan sebuah sistem yang dibentuk dengan mikrokontroler yang ditempelkan dibalik pada panel LCD, berfungsi mengatur tampilan informasi serta berfungsi mengatur komunikasi M1632 dengan mikrokontroler yang memakai tampilan LCD itu. Dengan demikian pemakaian M1632 menjadi sederhana, sistem lain yang M1632 cukup mengirimkan kode-kode ASCII dari informasi yang ditampilkan seperti layaknya memakai sebuah printer.

2.7.1. Sinyal interface M1632

Untuk berhubungan dengan mikrokontroler pemakai, M1632 dilengkapi dengan 8 jalur data (**DB0..DB7**) yang dipakai untuk menyalurkan kode ASCII maupun perintah pengatur kerjanya M1632. Selain itu dilengkapi pula dengan **E**, **R/W** dan **RS** seperti layaknya komponen yang kompatibel dengan mikroprosesor. Kombinasi lainya **E** dan **R/W** merupakan sinyal standar pada komponen buatan Motorola. Sebaliknya sinyal-sinyal dari MCS51 merupakan sinyal khas Intel dengan kombinasi sinyal **WR** dan **RD**..

RS, singkatan dari Register Select, dipakai untuk membedakan jenis data yang dikirim ke M1632, kalau **RS=0** data yang dikirim adalah perintah untuk mengatur kerja M1632, sebaliknya kalau **RS=1** data yang dikirim adalah kode ASCII yang ditampilkan. Demikian pula saat pengambilan data, saat **RS=0** data yang diambil dari M1632 merupakan data status yang mewakili aktivitas M1632,

dan saat **RS=1** maka data yang diambil merupakan kode ASCII dari data yang ditampilkan. Proses mengirim/mengambil data ke/dari M1632 digambarkan dalam gambar 2.15 bisa dijabarkan sebagai berikut :

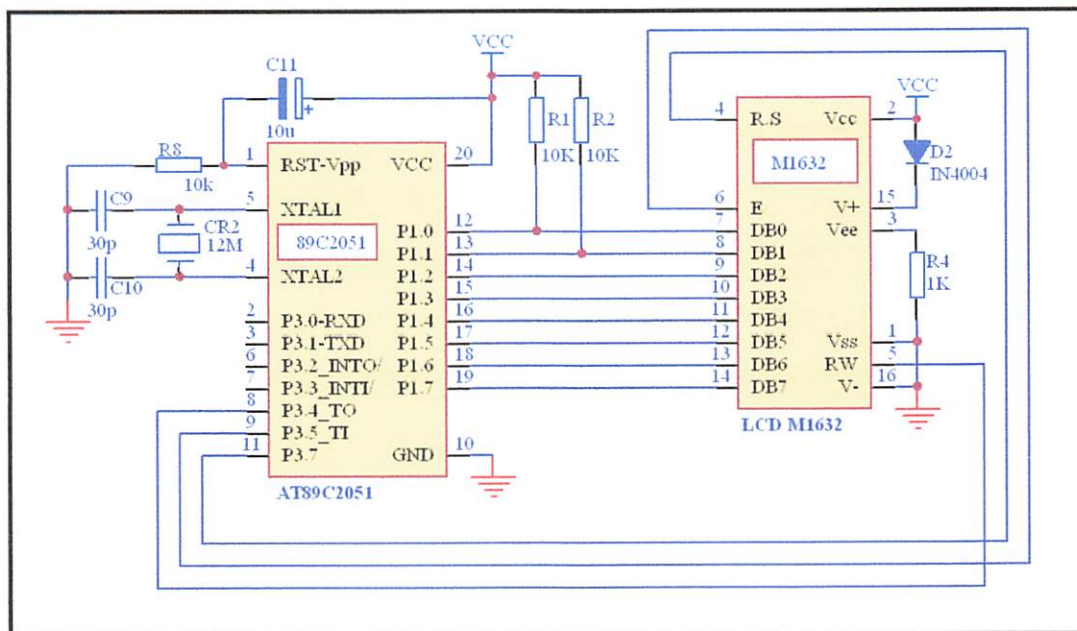


Gambar 2.15. Mengirim/Mengambil Data Ke/Dari M1632 ^[6]

1. **RS** harus dipersiapkan dulu, untuk menentukan jenis data seperti yang telah dibicarakan di atas.
2. **R/W** di-nol-kan untuk menandakan akan diadakan pengiriman data ke M1632. Data yang akan dikirim disiapkan di **DB0..DB7**, sesaat kemudian sinyal **E** di-satu-kan dan di-nol-kan kembali. Sinyal **E** merupakan sinyal sinkronisasi, saat **E** berubah dari 1 menjadi 0 data di **DB0 .. DB7** diterima oleh M1632.
3. Untuk mengambil data dari M1632 sinyal **R/W** di-satu-kan, menyusul sinyal **E** di-satu-kan. Pada saat **E** menjadi 1, M1632 akan meletakkan datanya di **DB0 .. DB7**, data ini harus diambil sebelum sinyal **E** di-nol-kan kembali.

2.7.2. Interface Ke MCS-51

Sinyal-sinyal M1632 yang mengikuti standar teknik interface Motorola, tidak sesuai dengan sinyal dari MC-S51, dengan demikian sinyal-sinyal itu disimulasikan melalui port MCS51. Sebagai contoh gambar 2.17 memperlihatkan hubungan AT89C2051 dengan M1632, dalam gambar tersebut **P3.7** dipakai untuk mensimulasikan sinyal **RS**, **P3.5** sebagai **R/W** dan **P3.4** sebagai **E**. Lewat program dibangkitkan sinyal-sinyal pada ketiga kaki Port 3 ini, sesuai dengan pesyaratan yang dikehendaki M1632.



Gambar 2.16. Hubungan M1632 ke MCS'51 ^[6]

Potongan Program 1 merupakan sub-rutin untuk mengendalikan M1632 yang dihubungkan ke AT89C2051 seperti terlihat di gambar 2.16, sebelum sub-rutin ini dipakai, tepatnya pada saat setelah reset harus dikirimkan perintah **CLR E**. Potongan program 1 terdiri dari dua bagian, yakni bagian mengirim data ke M1632 yang terdiri dari sub-rutin **Kirim Perintah** dan sub-rutin **Kirim ASCII**,

sedangkan bagian mengambil data dari M1632 terdiri dari sub-rutin **Ambil Status** dan sub-rutin **Ambil ASCII**.

Sebelum pengiriman data, Akumulator A sudah terlebih dulu diisi dengan data yang akan dikirim. Data yang dikirim dengan sub-rutin **Kirim Perintah** akan diterima M1632 sebagai perintah untuk mengatur kerja M1632, dan data yang dikirim dengan sub-rutin **Kirim ASCII** akan ditampilkan di panel LCD.

Setelah M1632 menerima data, M1632 memerlukan waktu antara 40 sampai 1640 mikro-detik untuk mengolahnya, selama waktu itu M1632 untuk sementara tidak bisa menerima data, hal ini ditandai dengan bit 7 dari Register Status = '1'.

Proses pengiriman data ke M1632 dijelaskan sebagai berikut :

1. Perbedaan sub-rutin **Kirim Perintah** dan **Kirim ASCII** terletak pada nilai **RS** pada saat sub-rutin itu bekerja. Sub-rutin **Kirim Perintah** bekerja dengan **RS='0'** (baris 6), data yang dikirim AT89C2051 diterima M1632 sebagai perintah untuk mengatur kerja M1632. Sub-rutin **Kirim ASCII** bekerja dengan **RS='1'** (baris 10), data yang dikirim AT89C2051 diterima M1632 sebagai kode ASCII yang akan ditampilkan
2. Sinyal **RW** di-nol-kan agar M1632 siap menerima data (baris 12), setelah itu data di akumulator A diletakkan di **D0..D7** (Port 1 dari AT89C2051) di baris 13, baris 14 dan 15 membangkitkan sinyal sinkronisasi **E** dengan cara membuat **P3.4** menjadi '1' dan kemudian kembali menjadi '0'. Saat sinyal **E** kembali menjadi '0' data di Port 1 akan diterima oleh M1632.
3. Selesai mengirim data, program harus menunggu sampai M1632 siap menerima data lagi. Hal ini dilakukan dengan cara mengambil Status M1632

(baris 18), dan memeriksa bit 7-nya (baris 19), selama bit 7 bernilai '1' berarti M1632 masih sibuk mengurus diri, dan program menunggu di Tunggu Dulu.

Proses pengambilan data dari M1632 dijelaskan sebagai berikut :

1. Seperti bahasan di atas, **RS** dipakai untuk memilih Register Perintah/Status, sub-rutin **Ambil Status** bekerja dengan **RS=0** dan sub-rutin **Ambil ASCII** bekerja dengan **RS='1'**.
2. Sinyal **RW** di-satu-kan agar M1632 siap memberi data (baris 29), setelah sinyal **E** menjadi '1' (baris 30) M1632 akan meletakkan data di **D0 .. D7**, setelah data ini diambil (baris 31) sinyal **E** dikembalikan menjadi '0'

Berikut adalah Potongan Program 1 AT89C2051 dengan M1632 :

```
01:      E      bit   P3.4          ; sinyal E   di P3.4
02:      RW     bit   P3.5          ; sinyal R/W di P3.5
03:      RS     bit   P3.7          ; sinyal RS   di P3.7
04:      ;Comment In Here
05:      KirimPerintah:
06:      CLR    RS                  ; RS=0 : register perintah
07:      SJMP   OutByte
08:      ;
09:      KirimASCII:
10:      SETB   RS                  ; RS=1 : Display Data RAM
11:      OutByte:
12:      CLR    RW                  ; RW = '0', kirim data
13:      MOV    P1,A                ; siapkan data di D0..D7
```

```

14:      SETB E                      ; buat pulsa positif
15:      CLR E                      ; sesaat
16:      ;
17:      TungguDulu:
18:      ACALL AmbilStatus
19:      JB  A.7,TungguDulu
20:      RET
21:      AmbilStatus:
22:      CLR RS                      ; RS=0 : register status
24:      SJMP InByte
26:      AmbilASCII:
27:      SETB RS                      ; RS=1 : Display Data RAM
28:      InByte:
29:      SETB RW                      ; RW = '1', ambil data
30:      SETB E                      ; minta data pada M1632
31:      MOV  A,P1                    ; ambil data
32:      CLR E                      ; kembalikan E ke '0'
33:      RET

```

2.7.3. Mengatur tampilan M1632

M1632 mempunyai seperangkat perintah untuk mengatur tata kerjanya, perangkat perintah tersebut meliputi perintah untuk menghapus tampilan, meletakkan kembali cursor pada baris huruf pertama baris pertama, menghidup/matikan tampilan dan lain sebagainya, semua itu dibahas secara terperinci dalam lembar data M1632.

Setelah diberi sumber daya, ada beberapa langkah persiapan yang harus dikerjakan dulu agar M1632 bisa dipakai, langkah-langkah tersebut antara lain adalah:

1. Tunggu dulu selama 15 mili-detik atau lebih.
2. Kirimkan perintah 30h, artinya transfer data antar M1632 dan mikrokontroler dilakukan dengan mode 8 bit
3. Tunggu selama 4.1 mili-detik
4. Kirimkan sekali lagi perintah 30h
5. Tunggu lagi selama 100 mikro-detik

Setelah langkah-langkah tersebut di atas M1632 barulah bisa menerima data dan menampilkannya dengan baik. Pada awalnya tampilan akan nampak kacau, dengan demikian perlu segera dikirim perintah menghapus tampilan dan lain sebagainya, sesuai dengan petunjuk yang ada di Lembar Data.

Di atas dipakai AT89C2051 sebagai contoh, meskipun demikian semua yang dibahas di atas sepenuhnya bisa dipakai pada mikrokontroler MCS 51. Dalam pemakaiannya karena berbagai macam alasan, bisa saja sinyal E; RW dan RS tidak disimulasikan di P3.4; P3.5 dan P3.7. Hal ini bisa diselesaikan dengan melakukan beberapa penyesuaian, yakni tentukan dulu perubahan rangkaian sesuai dengan keadaan yang ada, dan perubahan rangkaian itu harus di sesuaikan di baris 1 sampai 3 pada potongan program di atas.

M1632 mempunyai 8 jalur data dan memerlukan 3 jalur kontrol, dalam suatu rangkaian yang memakai banyak port dari MC-S51, bisa terjadi kekurangan port untuk menghubungkan MCS51 ke M1632. Jika sampai terjadi hal semacam ini bisa ditempuh hal hal berikut :

Setelah diberi sumber daya ada beberapa langkah persiapan yang harus dikerjakan oleh agar M1032 bisa dipakai. Langkah-langkah tersebut antara lain

adalah:

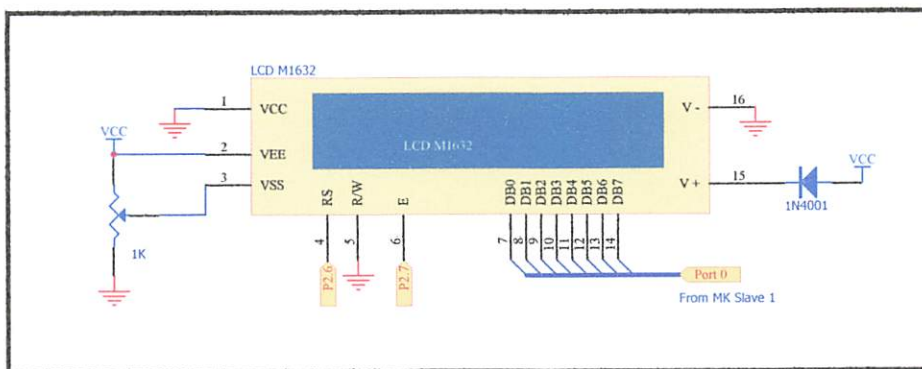
1. Tunggu dulu selama 12 mili-detik atau lebih.
2. Kirimkan perintah 300, artinya master data master M1032 dan mikrokontroler dilakukan dengan mode 8 bit
3. Tunggu selama 4.1 mili-detik
4. Kirimkan sekali lagi perintah 300
5. Tunggu lagi selama 100 mikro-detik

Setelah langkah-langkah tersebut di atas M1032 sudah bisa menerima data dan mengirimkannya dengan baik. Pada awalnya tampilan akan nampak kosong dengan demikian perlu segera diberikan perintah menghasiir tampilan dan lain sebagainya, sesuai dengan petunjuk yang ada di *Leahur Data*.

Ini akan dipakai AT89C2051 sebagai contoh, meskipun demikian semua yang dipakai di atas sebenarnya bisa dipakai pada mikrokontroler MC8 231. Dalam pemakaiannya karena berbagai alasan misal bisa saja sinyal E₁ 15V dan RS tidak didefinisikan di 13.4; 13.5 dan 13.7. 141 ini bisa didefinisikan dengan melakukan beberapa penyesuaian. Yang pertama data perubahan rangkaian sesuai dengan keadaan yang ada dan perubahan rangkaian itu harus di sesuaikan di baris 1 sampai 3 pada program program di atas.

M1032 mempunyai 8 jalur data dan memerlukan 3 jalur kontrol, dalam suatu rangkaian yang memakai banyak port dari MC 231 bisa terjadi kekurangan port untuk menghubungkan MC231 ke M1032. Jika sampai terjadi itu semestinya ini bisa diatasi hal ini dapat :

1. M1632 dipakai dalam mode data 4 bit, yakni hanya memakai jalur data **D0..D3**
2. Dengan sedikit tambahan rangkaian sinyal **WR** dan **RD** diubah menjadi sinyal **E** dan **R/W** gaya Motorola, sehingga tidak perlu menyediakan port untuk men-simulasikan sinyal-sinyal tersebut. Berikut adalah gambar rangkaian LCD dengan komponen-komponen pendukung dengan pin-pin yang akan dihubungkan pada mikrokontroler MCS 51 :



Gambar 2.17. Rangkaian LCD M1632 ^[6]

LCD M1632 mempunyai spesifikasi sebagai berikut :

1. Memiliki 16 karakter dan dua baris tampilan yang terdiri dari 5 x 7 dot matrik ditambah dengan kursor.
2. Pembangkit karakter ROM untuk 192 jenis karakter.
3. Pembangkit karakter RAM untuk 8 jenis karakter.
4. 80 x 8 display data RAM (max 80 karakter).
5. Isolator didalam modul.
6. Memerlukan catu daya ± 5 volt.
7. Otomatis reset saat catu daya dinyalakan.

1. M1033 memiliki dalam mode test & ini akan hanya memiliki jalur data

000000

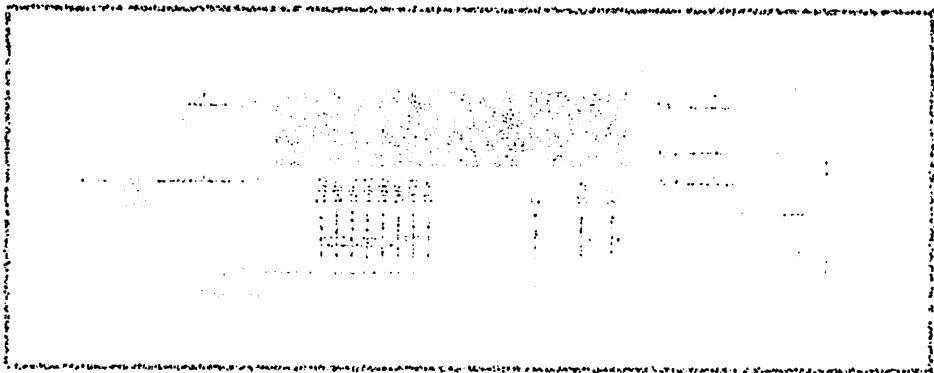
2. Dengan sedikit perubahan konfigurasi seperti RAM dan ROM akan menjadi seperti

3. dan RAM juga akan menjadi seperti ini, jadi akan menjadi port untuk

memasukkan sinyal-sinyal tersebut. Berikut adalah gambar konfigurasi

4. (1) dengan konfigurasi-konfigurasi tersebut, dengan ini kita akan akan

ditunjukkan pada mikrokontroler M1033 :



Gambar 2.1.1 Konfigurasi VLSI M1033 (a)

1. M1033 mempunyai spesifikasi sebagai berikut :

2. Memiliki 16 karakter dan dua buah tampilan yang terdiri dari 2 x 7 dot matrix

ditambah dengan sensor

3. Memiliki karakter ROM untuk 12 jenis karakter

4. Memiliki karakter RAM untuk 8 jenis karakter

5. 80 x 8 display dan RAM (max 80 karakter)

6. Tampilan dengan mode

7. Menunjukkan dua layar 2 x 7 dot

8. Memiliki reset saat daya dinyalakan

Tabel 2-4. Fungsi Pin – Pin LCD ^[6]

No. PIN	Nama PIN	Fungsi
1	Vss	Terminal Ground
2	Vcc	Tegangan Catu + 5 volt
3	Vee	Mengendalikan kecerahan LCD
4	RS	Sinyal pemilihan register 0 = Tulis 1 = Baca
5	R/W	Sinyal seleksi tulis atau baca 0 = Tulis 1 = Baca
6	E	Sinyal operasi awal yang mengaktifkan data tulis atau baca
7 - 14	DB0 – DB7	Merupakan saluran data berisi perintah data yang akan ditampilkan
15	V + BL	Back Light Supply 5 Volt (Volt)
16	V - BL	Back Ligth Supply 0 (Ground)

Pada LCD juga terdapat instruksi – instruksi sebagai berikut :

- Display clear : membersihkan tampilan yang ada pada LCD.
- Cursor home : hanya membersihkan tampilan dan kursor kembali ke semula.
- Empty mode Set : layar beraksi sebagai tampilan tulis.

S : 1/0 = menggeser layar.

1/0 : 1 = kursor bergerak ke kanan dan layar bergerak ke kiri.

Tabel 3-4. Fungsi Pin – Pin LCD 16

No	Nama Pin	Fungsi
1	V _{cc}	Terminal Ground
2	V _{ee}	Terminal Data + 5 volt
3	V _{cc}	Mengendalikan kecerahan LCD
4	RST	Reset pemrograman register 0 = Tinggi 1 = Rendah
5	R/W	Signal sebagai tulis atau baca 0 = Tulis 1 = Baca
6	E	Signal operasi awal yang mengaktifkan data tulis atau baca
7 - 14	D0 - D7	Mentransferkan saluran data berisi perintah data yang akan diproses
15	V + 5V	Back Light Supply 5 Volt (Volt)
16	V - 0V	Back Light Supply 0 (Ground)

Pada LCD juga terdapat instruksi – instruksi sebagai berikut :

- Display clear : membersihkan tampilan yang ada pada LCD.
- Cursor home : pindah menempatkan tampilan dan kursor kembali ke semula.
- Display mode set : juga bekerja sebagai tampilan tulis.

2 : 16 = mode display

1 : 0 : 1 = kursor bergerak ke kanan dan layar bergeser ke kiri.

- Display On/Off kontrol.

D : 1 = layar on

D : 0 = layar off

C : 1 = kursor on

C : 0 = kursor off

B : 1 = kursor berkedip-kedip

B : 0 = kursor tidak berkedip – kedip

- Cursor Display Shift

S/C : 1 = LCD diidentifikasi sebagai layar

S/C : 0 = LCD diidentifikasi sebagai kursor

R/L : 1 = menggeser satu spasi ke kanan

R/L : 0 = menggeser satu spasi ke kiri

- Fuction Set

DL : 1 = panjang data LCD pada 8 bit

DL : 0 = panjang data LCD pada 4 bit

Bit upper ditransfer terlebih dahulu kemudian diikuti dengan 4 bit lower.

N : 1/0 = LCD menggunakan 2 atau 1 baris karakter

P : 1/0 = LCD menggunakan 5 x 10 dot matrik

- CG RAM address set : menulis alamat RAM ke karakter
- DD RAM address set : menulis alamat RAM ke tampilan

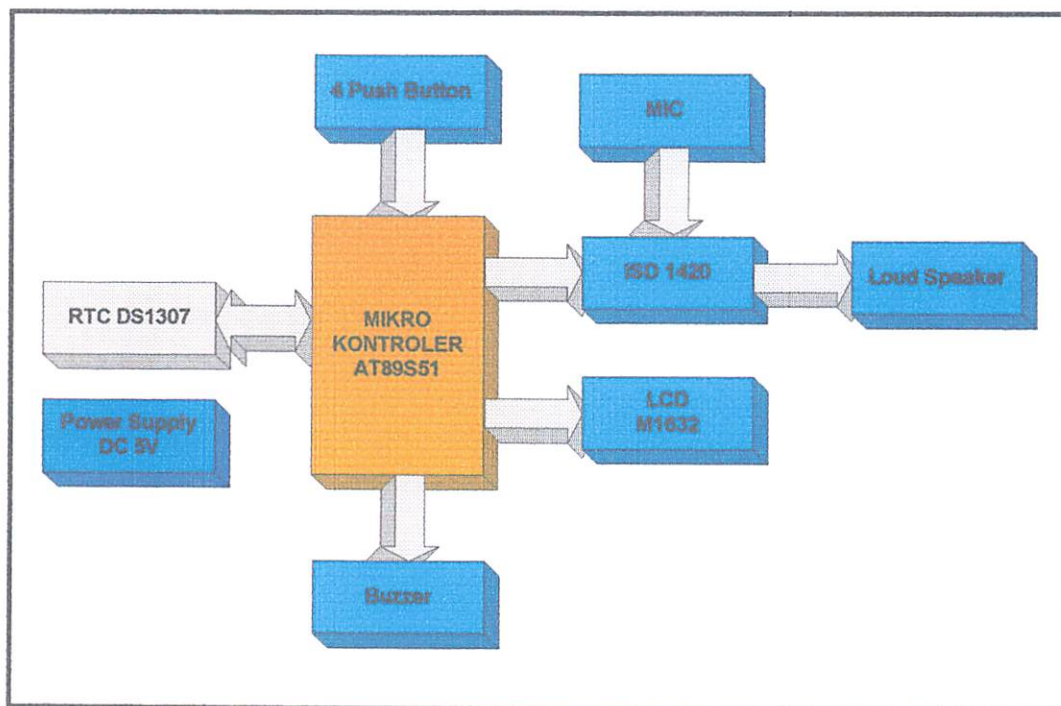
- BF/address set : BF = 1/0, LCD dalam keadaan sibuk atau tidak sibuk.
- Data write to CG RAM or DD RAM : membaca byte dari alamat terakhir RAM yang dipilih.

BAB III

PERANCANGAN DAN PEMBUATAN ALAT

3.1. Diagram Blok

Secara umum perancangan dan pembuatan Sistem Reminder Berbasis Mikrokontroler AT89S51 yang akan dibuat, digambarkan secara diagram blok sebagai berikut :



Gambar 3.1. Blok Diagram

- Mikrokontroler AT89S51 sebagai pengendali utama keseluruhan rangkaian.
- RTC DS1307 sebagai pewaktu yang menghitung berdasarkan tahun, tanggal, jam, menit dan detik.
- ISD 1420 digunakan untuk merekam suara sehingga dihasilkan output suara.
- Loud Speaker digunakan untuk mengeluarkan output suara.

- Mic digunakan untuk proses perekaman suara pada ISD.
- 4 Push-button digunakan sebagai input untuk seting sistem reminder, yaitu tombol menu, tombol up, tombol down, dan tombol reset.
- Buzzer digunakan sebagai alarm sistem reminder.
- LCD digunakan sebagai display.
- Power Supply digunakan untuk memberikan tegangan kerja yang dibutuhkan untuk keseluruhan rangkaian.

3.2. Prinsip Kerja Alat

1. User memasukkan *input* suara melalui *mic*.
2. User memasukkan seting aktif *reminder* berdasarkan tahun, tanggal, jam, menit dan detik yang diinginkan melalui *push-button menu, up* dan *down*.
3. Bila waktu sekarang telah menjadi sama dengan waktu yang diinputkan pada saat seting aktif *reminder* maka *buzzer* akan berbunyi dan LCD menampilkan ada pesan sistem reminder.
4. User menekan tombol *push-button up* untuk mematikan *buzzer* dan menampilkan pesan *output* suara melalui *loud speaker*.

3.3. Mikrokontroler AT89S51

Mikrokontroller AT89S51 dirancang untuk dapat berdiri sendiri, karena sudah terdapat *EPROM, RAM* serta *Port I/O internal*. Untuk berhubungan dengan peralatan luar *chip* dibutuhkan 3 *Bus* yaitu :

1. *Data Bus*

Yaitu jalur untuk *input - output* data yang lebarnya sesuai dengan data yang diolah oleh mikrokontroler, yaitu 8 *bit*.

2. *Address Bus*

Yaitu jalur *input - output* atau dari *memori* yang dihubungi, sehingga pada suatu saat hanya ada satu *device* yang berhubungan dengan *CPU*. Lebar *address bus* mikrokontroler AT89S51 adalah 16 *bit* (A0 - A15).

3. *Control Bus*

Berfungsi sebagai pengatur *sinkronisasi* hubungan antara *CPU* dengan *device* Luar.

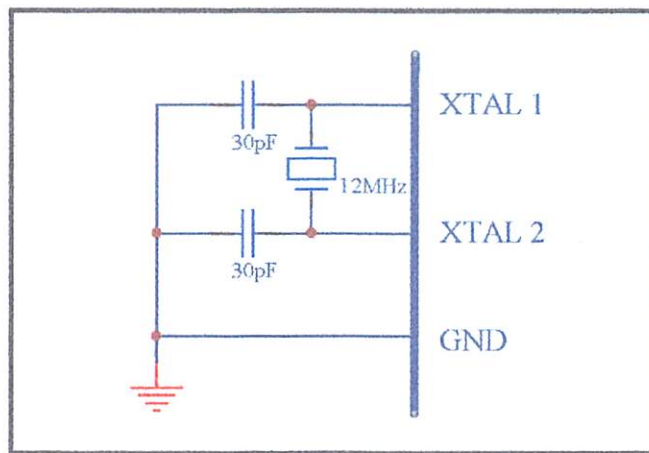
3.3.1. Pemetaan Memori

Mikrokontroller AT89S51 memiliki 16 *bit address* (A0 - A15) dengan demikian kapasitas maksimumnya adalah $2^{16} = 65536 \text{ byte} = 64 \text{ Kbyte}$ dengan alamat 0000H-FFFFH. Jika alamat-alamat program lebih tinggi dari 0FFFH, yang melebihi kapasitas *RAM internal* menyebabkan mikrokontroler secara otomatis mengambil *code byte* dari program *memori* eksternal. *Code byte* juga hanya diambil dari *memori* eksternal dengan alamat 0000H-0FFFH dengan menghubungkan *Pin* EA ke *ground*.

Dalam perancangan ini hanya menggunakan 4 *Kbyte*, karena program sudah mencukupi, sehingga *pin* EA dihubungkan ke *VCC*. Mikrokontroler AT89S51 memiliki 4 *Kbyte memori internal* yang dapat diprogram dan dihapus sesuai dengan keinginan, dan bersifat *non volatile* (tidak hilang pada saat catu daya terputus).

3.3.2. Rangkaian *Clock*

Mikrokontroler AT89S51 ini memiliki *internal clock*, yang berfungsi sebagai sumber *clock*, tapi masih diperlukan rangkaian tambahan untuk membangkitkan *clock* yang diperlukan. Rangkaian ini terdiri dari 2 buah kapasitor dan sebuah kristal dengan ketentuan seperti gambar berikut :



Gambar 3.2. Rangkaian *Clock* AT89S51

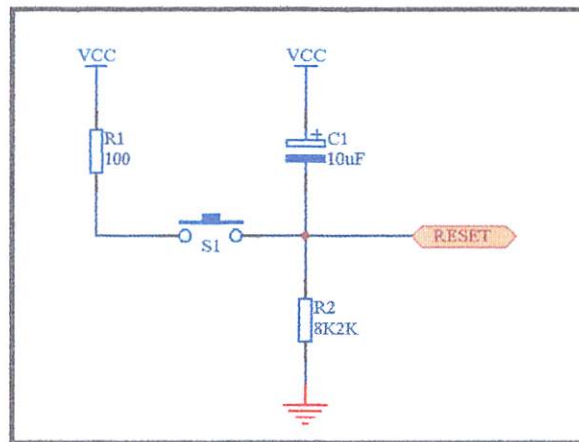
3.3.3. Rangkaian *Reset*

Rangkaian *reset* bertujuan agar mikrokontroler dapat menjalankan proses mulai dari alamat awal. Rangkaian *reset* untuk mikrokontroler dirancang agar mempunyai kemampuan *power on reset* yaitu *reset* yang terjadi pada saat sistem dinyalakan untuk pertama kalinya. *Reset* juga dapat dilakukan secara manual dengan menyediakan tombol yang berupa *switch*.

Jika saklar S1 ditekan , *reset* bekerja secara manual, aliran arus akan mengalir dari *VCC* melalui R1 menuju kaki RST. Tegangan di RST atau VR2 akan berubah menjadi :

$$\begin{aligned}
 VR2 &= \frac{R2 \times VCC}{R1 + R2} \\
 &= \frac{8200 \times 5}{100 + 8200} \\
 &= 4,94 \text{ V}
 \end{aligned}$$

Saat saklar dilepas, aliran arus dari VCC melalui $R1$ akan berhenti dan tegangan pada kaki RST akan turun menuju ke nol dan proses *reset* selesai.



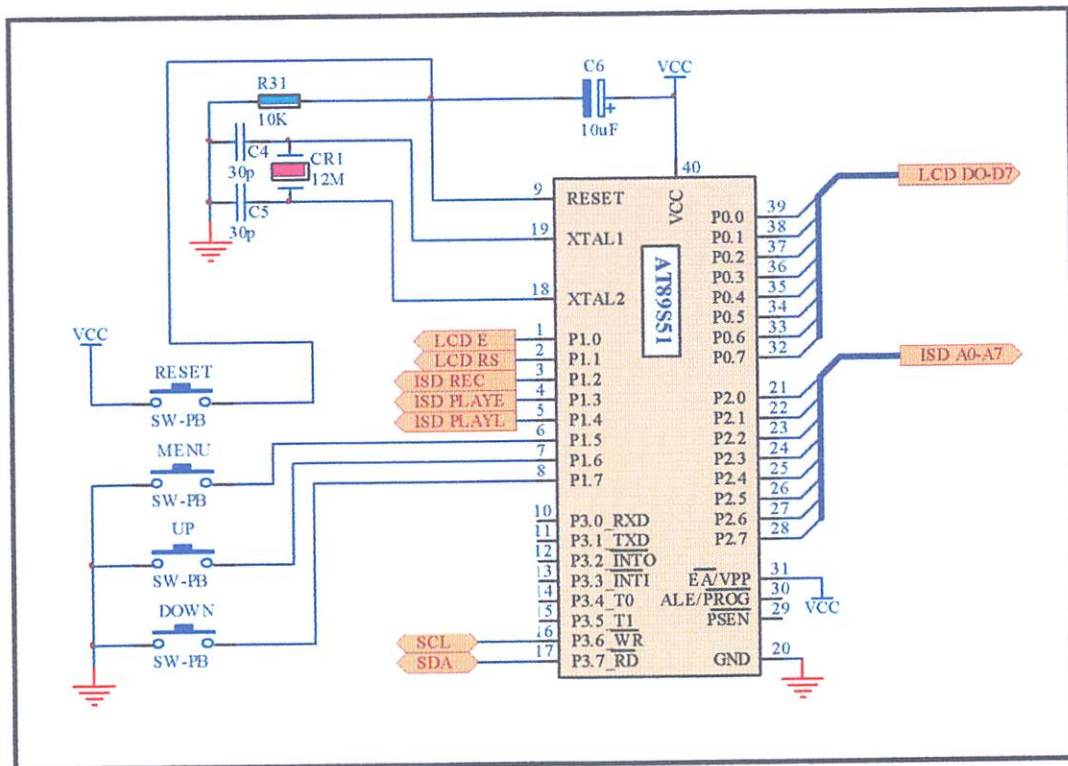
Gambar 3.3. Rangkaian *Reset*

3.3.4. Hubungan *Pin* Pada AT89S51

Diskripsi konfigurasi *Pin-Pin* AT89S51 pada rangkaian:

- *Pin* 1 dan 2 : dihubungkan ke *LCD E* dan *RS*
- *Pin* 3,4 dan 5 : dihubungkan ke rangkaian *ISD REC*, *PLAYE*, *PLAYL*
- *Pin* 6, 7 dan 8 : dihubungkan *Push-button Menu*, *Up*, dan *Down*
- *Pin* 9 : dihubungkan *Push-button reset*
- *Pin* 16 dan 17 : dihubungkan *SCL* dan *SDA DS1307*
- *Pin* 18 dan 19 : dihubungkan *X-tal 12 MHz*

- Pin 20 : dihubungkan ke GND
- Pin 32-39 : dihubungkan ke LCD D0-D7
- Pin 31 dan 40 : dihubungkan ke VCC



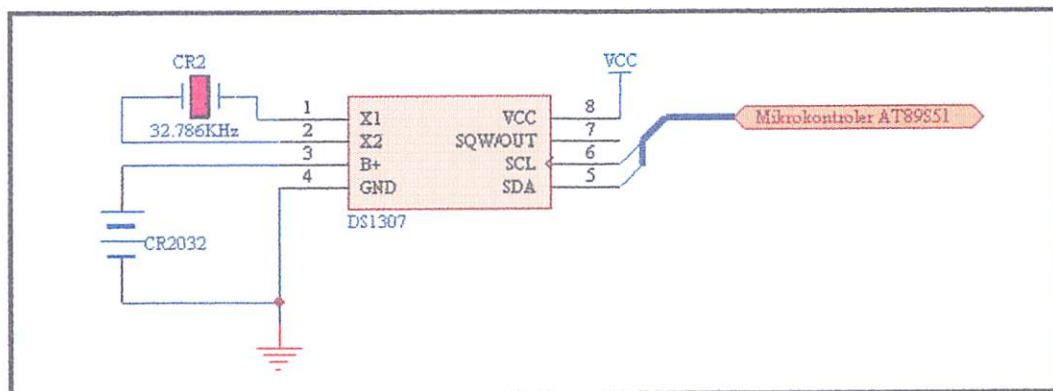
Gambar 3.4. Hubungan Pin Pada AT89S51

3.4. Rangkaian RTC DS1307

DS1307 adalah IC serial *Real Time Clock* (RTC) dimana alamat dan data ditransmisikan secara serial melalui sebuah jalur data dua arah. Karena menggunakan jalur data serial maka hanya memerlukan dua buah pin saja untuk komunikasi. Yaitu pin untuk data dan pin untuk sinyal clock. Dalam system yang kita rancang ini RTC DS1307 difungsikan sebagai pewaktu, yaitu peripheral yang menyediakan data detik, menit, jam, hari, tanggal, bulan dan tahun. Data waktu ini nantinya akan diolah oleh mikrokontroler dan ditampilkan pada LCD.

Pemilihan penggunaan serial RTC DS1307 pada perancangan ini adalah dikarenakan RTC DS1307 mempunyai beberapa kelebihan sebagai berikut::

- Harga yang relative lebih murah jika dibandingkan dengan RTC lainnya
- Karena akses data dilakukan secara serial, maka hanya butuh 2 pin saja, sehingga akan menghemat port mikrokontroler
- Tidak perlu lagi ada perbaikan penanggalan untuk penggunaan ditahun 2000 ke atas
- Sudah tersedia pin untuk baterai back-up, sehingga tidak perlu lagi dibuatkan rangkaian untuk baterai back-up, apabila kehilangan supply tegangan

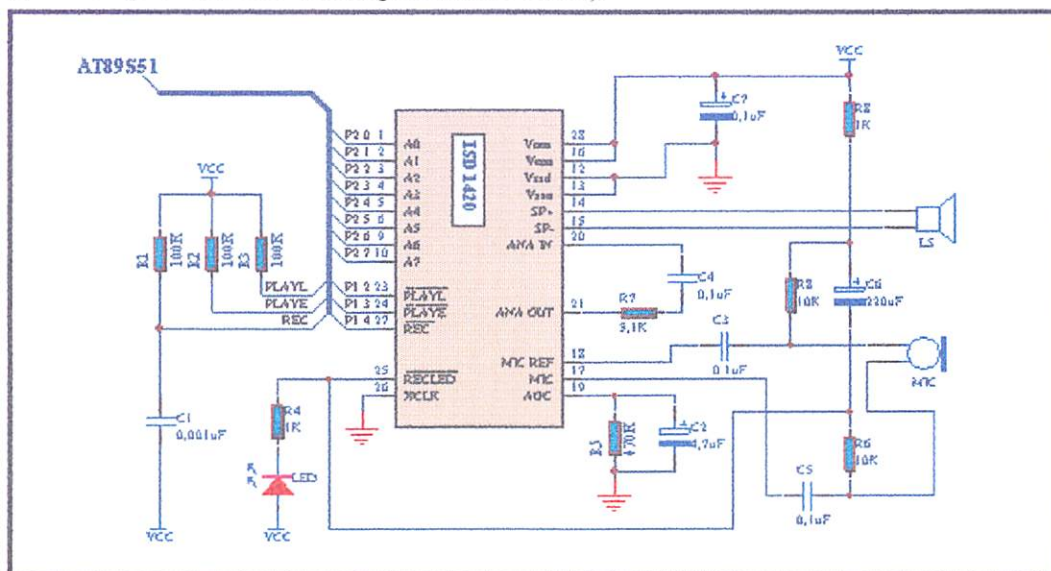


Gambar 3.5. Rangkaian Serial RTC DS1307

Baterai back-up yang digunakan adalah baterai back-up 3V CR2032, yang dapat bertahan untuk masa operasi 10 tahun, kondisi ini amat hemat biaya. Kristal yang digunakan adalah *standart quartz kristal* dengan dinilai 32,768KHz. Pin SDA dan SCL dari RTC serial DS1307 ini dihubungkan ke port mikrokontroler AT89S51 P3.6 dan P3.7.

3.5. Rangkaian Pemutar Suara ISD1420

Untuk menghasilkan output suara yang nantinya akan dijadikan sebagai output sistem reminder maka penulis menggunakan IC perekam/pemutar suara ISD 1420. Rangkaian antarmuka ISD1420 dengan mikrokontroler AT89S51 untuk memutar suara ditunjukkan dalam Gambar 3.6. Pin alamat A_0 sampai A_7 ISD1420 di hubungkan dengan port 2 mikrokontroler. Untuk memutar suara maka mikrokontroler mengirimkan data lokasi alamat tempat penyimpanan suara informasi tersebut ke ISD1420 dengan mengirimkan logika rendah pada pin $\overline{\text{PLAYE}}$ atau pin $\overline{\text{PLAYL}}$. Saat *playback cycle*, alamat input menetapkan mulainya alamat dan memutar suara secara kontinyu sampai alamat $\overline{\text{EOM}}$ (*End Of Message*) ditemukan ($\overline{\text{EOM}}$ berlogika rendah) dan ditandai dengan keluaran dari *Record Led Output* ($\overline{\text{RECLED}}$) yang akan berlogika rendah ketika operasi *playback cycle* berakhir atau adanya transisi tinggi dari $\overline{\text{PLAYL}}$ (apabila digunakan pin $\overline{\text{PLAYL}}$ untuk pemutaran suara).



Gambar 3.6 Rangkaian Pemutar Suara ISD1420

Sebagaimana diketahui durasi penyimpanan IC ini selama 20 detik, maka kata-kata yang akan disimpan tidak boleh melebihi dari durasi yang diijinkan, Tabel 3.1 memperlihatkan pemilihan alamat yang digunakan untuk merekam suara. ISD1420 memiliki 8 bit jalur alamat atau memiliki lokasi alamat sampai 256 bit. Jadi tiap detiknya membutuhkan jumlah alamat sebanyak

$$\text{Jumlah alamat perdetik} = \frac{256 \text{ bit}}{20 \text{ s}} = 12.8 \text{ bit}$$

Sehingga untuk lebih amannya dalam penyimpanan kata-kata, perdetiknya digunakan jumlah alamat yang dibutuhkan sebanyak 16 bit agar kata yang akan direkam tidak masuk ke lokasi alamat berikutnya.

3.6. Perancangan Rangkaian *LCD*

LCD Display Module M1632 buatan *Seiko Instrument Inc.* terdiri dari dua bagian, yang pertama merupakan panel *LCD* sebagai media penampil informasi dalam bentuk huruf/angka dua baris, masing-masing baris bisa menampung 16 huruf/angka. Bagian kedua merupakan sebuah sistem yang dibentuk dengan mikrokontroler yang ditempelkan dibalik pada panel *LCD*, berfungsi mengatur tampilan informasi serta berfungsi mengatur komunikasi M1632 dengan mikrokontroler yang memakai tampilan *LCD* itu..

Untuk berhubungan dengan mikrokontroler memakai, M1632 dilengkapi dengan 8 jalur data (**DB0..DB7**) yang dipakai untuk menyalurkan kode *ASCII* maupun perintah pengatur kerjanya M1632. Selain itu dilengkapi pula dengan **E**, **R/W** dan **RS** seperti layaknya komponen yang kompatibel dengan mikroprosesor. Kombinasi lainnya **E** dan **R/W** merupakan sinyal standar pada komponen buatan

Motorola. Sebaliknya sinyal-sinyal dari MCS51 merupakan sinyal khas *Intel* dengan kombinasi sinyal **WR** dan **RD**.

RS, singkatan dari *Register Select*, dipakai untuk membedakan jenis data yang dikirim ke M1632, kalau **RS=0** data yang dikirim adalah perintah untuk mengatur kerja M1632, sebaliknya kalau **RS=1** data yang dikirim adalah kode *ASCII* yang ditampilkan. Demikian pula saat pengambilan data, saat **RS=0** data yang diambil dari M1632 merupakan data status yang mewakili aktifitas M1632, dan saat **RS=1** maka data yang diambil merupakan kode *ASCII* dari data yang ditampilkan. Proses mengirim/mengambil data ke/dari M1632 bisa dijabarkan sebagai berikut:

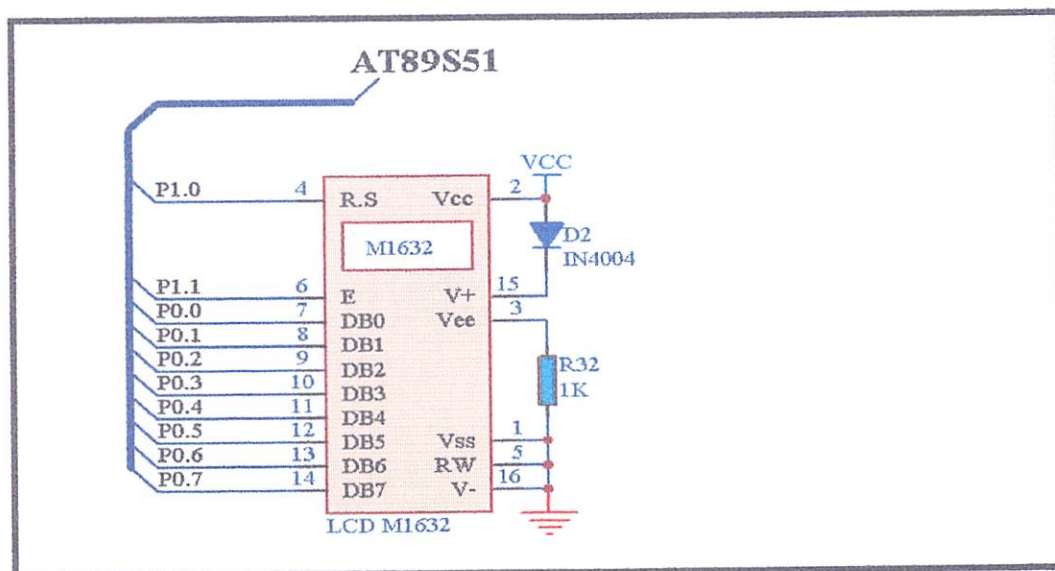
1. **RS** harus dipersiapkan dulu, untuk menentukan jenis data seperti yang telah dibicarakan di atas.
2. **R/W** di-nol-kan untuk menandakan akan diadakan pengiriman data ke M1632. Data yang akan dikirim disiapkan di **DB0..DB7**, sesaat kemudian sinyal **E** di-satu-kan dan di-nol-kan kembali. Sinyal **E** merupakan sinyal sinkronisasi, saat **E** berubah dari 1 menjadi 0 data di **DB0 .. DB7** diterima oleh M1632.
3. Untuk mengambil data dari M1632 sinyal **R/W** di-satu-kan, menyusul sinyal **E** di-satu-kan. Pada suatu **E** menjadi 1, M1632 akan meletakkan datanya di **DB0 .. DB7**, data ini harus diambil sebelum sinyal **E** di-nol-kan kembali.

M1632 mempunyai seperangkat perintah untuk mengatur tata kerjanya, perangkat perintah tersebut meliputi perintah untuk menghapus tampilan, meletakkan kembali cursor pada baris huruf pertama baris pertama,

menghidup/matikan tampilan dan lain sebagainya, semua itu dibahas secara terperinci dalam lembar data M1632. Setelah diberi sumber daya, ada beberapa langkah persiapan yang harus dikerjakan dulu agar M1632 bisa dipakai, langkah-langkah tersebut antara lain adalah :

1. Tunggu dulu selama 15 mili-detik atau lebih.
2. Kirimkan perintah 30h, artinya transfer data antar M1632 dan mikrokontroler dilakukan dengan mode 8 *bit*
3. Tunggu selama 4.1 mili-detik
4. Kirimkan sekali lagi perintah 30h
5. Tunggu lagi selama 100 mikro-detik

Setelah langkah-langkah tersebut di atas M1632 barulah bisa menerima data dan menampilkannya dengan baik. Pada awalnya tampilan akan nampak kacau, dengan demikian perlu segera dikirim perintah menghapus tampilan dan lain sebagainya, sesuai dengan petunjuk yang ada di lembar data.



Gambar 3.7. Rangkaian LCD Pada Mikrokontroler

Diskripsi konfigurasi *Pin-Pin* pada *LCD*:

- *Pin* 1,3,5 dan 16 : dihubungkan dengan *ground*
- *Pin* 2 : dihubungkan dengan *VCC*
- *Pin* 4 : dihubungkan dengan P1.0 AT89S51
- *Pin* 6 : dihubungkan dengan P1.1 AT89S51
- *Pin* 7-14 : dihubungkan dengan AT89S51 (P0.0-P0.7)

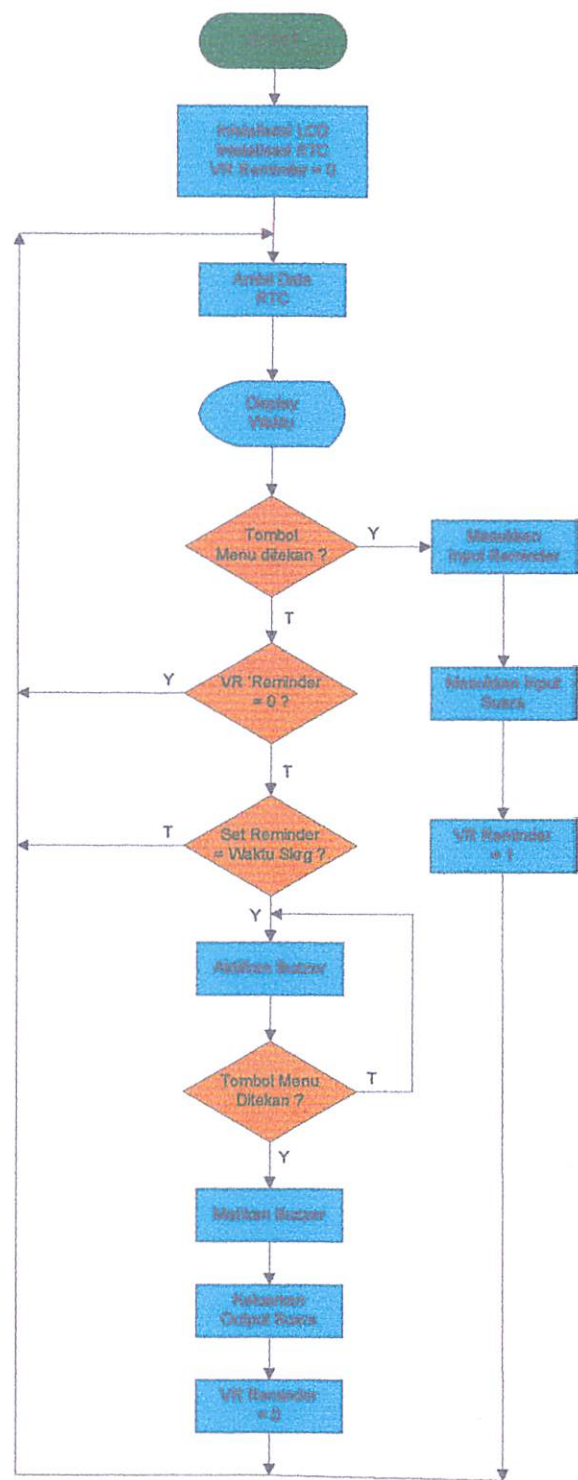
Untuk tampilan dipergunakan *LCD* Dot Matrik 2 x 16 karakter. Sinyal-sinyal yang diperlukan oleh *LCD* adalah *RS* dan *Enable*, sinyal *RS* dan *Enable* dipergunakan sebagai *input* yang outputnya dipakai untuk mengaktifkan *LCD*. *LCD* akan aktif apabila mikrokontroler memberikan instruksi tulis pada *LCD*. Saat kondisi *RS don't care* dan *Enable* 0 maka *LCD* tetap pada kondisi semula, pengiriman data ke *LCD* dilakukan saat *RS* berlogika 0 dan *enable* berlogika 1.

Instruksi dikirim pada *LCD* bila keadaan *RS* 1 dan *Enable* 1. *Pin LCD* ini untuk data terkoneksi pada *Port 0* mikrokontoler AT89S51. Kemudian untuk *RS* dihubungkan pada *Port* 1.0, tulis/baca (*Read/Write*) diberikan logika *low* karena disini *LCD* bersifat menulis data, dan yang terakhir *Enable* (E) dikendalikan dengan *Port* 1.1.

3.7. Perangkat Lunak (*software*)

Perencanaan perangkat lunak sangat diperlukan untuk menjalankan *sistem* seperti yang diinginkan. Mikrokontroler AT89S51 tidak akan bisa dijalankan tanpa adanya *software*. Didalam perencanaan perangkat lunak ini di buat perintah-perintah yang berfungsi untuk mengatur urutan dan tata kerja dari keseluruhan sistem.

Flowchart



Gambar 3.8. Flowchart Keseluruhan Alat

BAB IV

PENGUJIAN ALAT

Setelah melakukan perancangan atau pembuatan sistem kontrol ini, maka kita perlu melakukan suatu pengujian sistem. Yang mana pengujian sistem ini bertujuan antara lain :

1. Mengetahui sejauh mana Sistem Reminder Berbasis Mikrokontroler AT89S51 ini berfungsi sebagaimana yang kita harapkan.
2. Mencari dan menemukan berbagai kendala yang mungkin timbul pada saat Sistem Reminder Berbasis Mikrokontroler AT89S51 beroperasi untuk kemudian diperbaiki sampai pada tingkat kesalahan sistem yang sekecil mungkin sehingga didapatkan hasil yang sebaik-baiknya.

4.1. Pengujian Mikrokontroler AT89C51

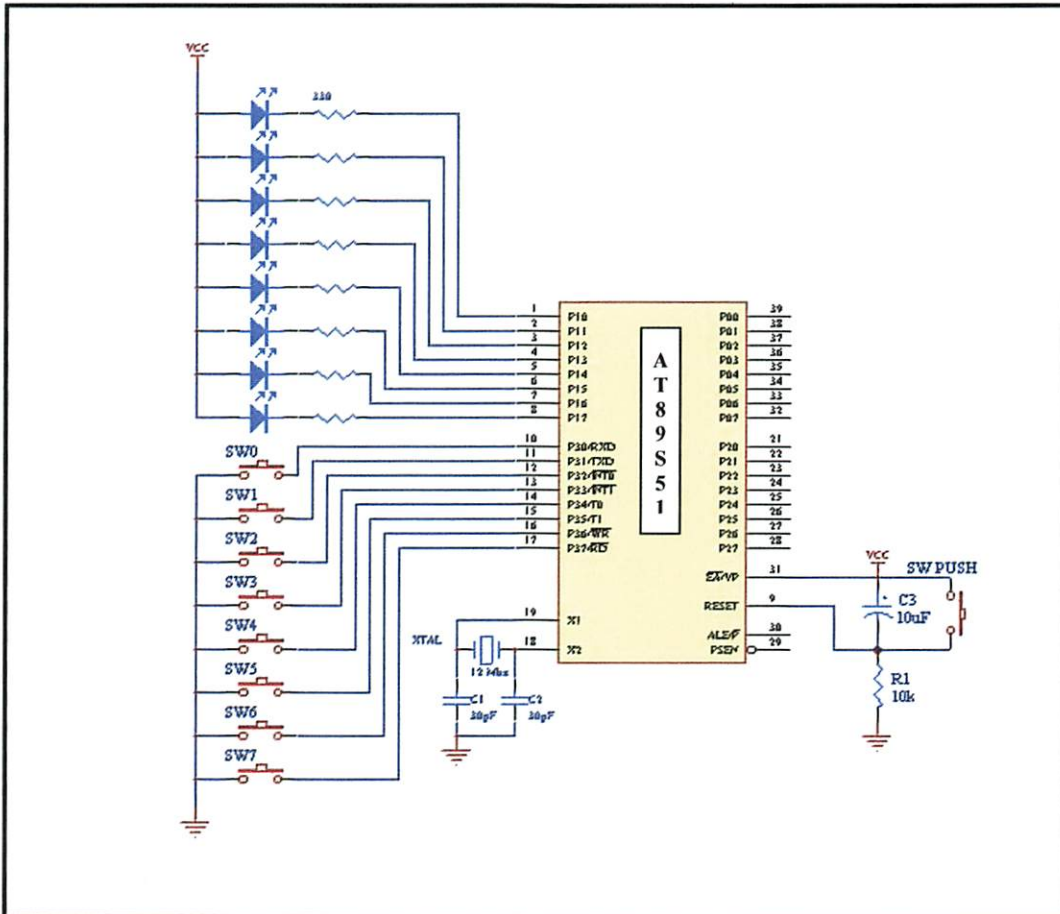
Pengujian ini bertujuan untuk mengetahui apakah minimum sistem dan port-port pada mikrokontroler yang digunakan dapat berjalan dengan baik.

❖ Peralatan yang Digunakan

1. Mikrokontroler AT89S51
2. LED
3. Mikrokontroler *writer*

❖ Prosedur Pengujian

1. Merancang rangkaian seperti dalam Gambar 4.1
2. Menguji dengan program
3. Mencatat hasil keluaran pada tabel 4.1



Gambar 4.1. Rangkaian Pengujian Mikrokontroler dan Sistem Minimum

Listing Program :

org 0h

mulai: jnb p3.0,nol

jnb p3.1,satu

jnb p3.2,dua

jnb p3.3,tiga

jnb p3.4,empat

jnb p3.5,lima

jnb p3.6,enam

jnb p3.7,tujuh

```

        jmp mulai
nol:    mov p1,#11111111b
        jmp mulai
satu:   mov p1,#11111110b
        jmp mulai
dua:    mov p1,#11111101b
        jmp mulai
tiga:   mov p1,#11111100b
        jmp mulai
empat:  mov p1,#11111011b
        jmp mulai
lima:   mov p1,#11111010b
        jmp mulai
enam:   mov p1,#11111001b
        jmp mulai
tujuh:  mov p1,#11111000b
        jmp mulai
end

```


Data Hasil Pengujian :

Tabel 4-1. Tabel Hasil Pengujian Mikrokontroler

Kondisi	Nyala LED
Tekan P3.0	1111 1111
Tekan P3.1	1111 1110
Tekan P3.2	1111 1101
Tekan P3.3	1111 1100
Tekan P3.4	1111 1011
Tekan P3.5	1111 1010
Tekan P3.6	1111 1001
Tekan P3.7	1111 1000

4.2. Pengujian Rangkaian Pemutar/Perekam Suara ISD1420

4.2.1 Tujuan

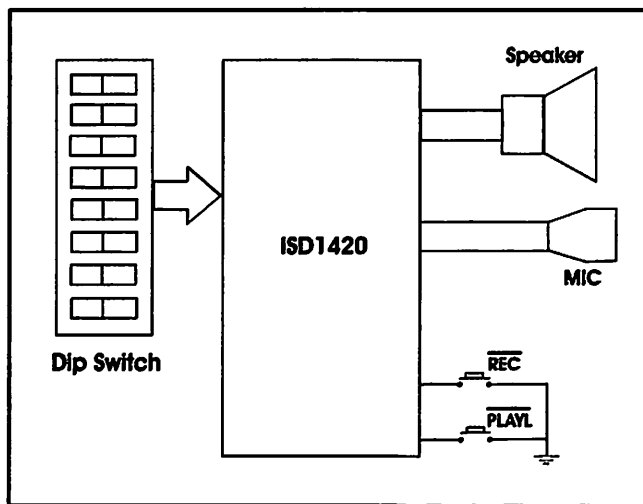
Pengujian Rangkaian Pemutar/Perekam Suara ISD1420 dilakukan untuk mengetahui apakah IC ISD1420 dapat dioperasikan untuk menyimpan suara dan memutar suara yang telah direkam.

4.2.2 Peralatan Yang Digunakan

- Modul IC ISD1420
- Mikrokontroler AT89C51
- Catu daya 5 volt

4.2.3 Prosedur Pengujian

1. Merangkai rangkaian pengujian pemutar/perekam suara ISD1420 seperti ditunjukkan dalam Gambar 4.2.
2. Alamat penyimpanan suara yang akan direkam diset terlebih dahulu.
3. Untuk merekam suara, tekan tombol \overline{REC} . Setelah selesai merekam, tombol tersebut langsung dilepaskan.
4. Untuk memutar suara, tekan tombol \overline{PLAYL} hingga akhir perekaman (ditandai dengan keluaran sinyal \overline{RECLED} yang berlogika rendah) atau tombol \overline{PLAYE} .
5. Menguji memutar suara ISD1420 dengan program.



Gambar 4.2. Modul Pengujian IC ISD1420

Listing Program

```
Playe bit P2.5  
;P0 Alamat ISD
```

```
mulai:      org 0h  
           setb p2.5  
           MOV A,#0  
sini: mov p1,A  
       mov p0,A  
       JB P3.6,$
```

```

JnB P3.6,$
clr p2.5
call delay
setb p2.5
mov r0,#10
djnz r0,loncat
jmp mulai
loncat:  add a,#10H
        jmp sini

delay:   mov    R7,#0
delay1:  mov    R5,#0h
        djnz   R5,$
        djnz   R7,delay1
        ret
end

```

4.2.4 Hasil Pengujian

Hasil pengujian Rangkaian Pemutar/Perekam Suara ISD1420 dapat dilihat pada Tabel 4-2 dibawah ini:

Tabel 4-2. Pemilihan Alamat untuk Merekam Suara

Alamat Awal	Durasi (detik)	Kata yang Direkam
0000 0000	0,85	Nol
0000 1010	0,85	Satu
0001 0100	0,85	Dua
0001 1110	0,85	Tiga
0010 1000	0,85	Empat
0011 0010	0,85	Lima
0011 1100	0,85	Enam
0100 0110	0,85	Tujuh
0101 0000	0,85	Delapan
0101 1010	0,85	Sembilan

0110 0100	0,85	Puluh
0110 1110	0,85	Belas
0111 1000	0,85	Ratus
Total durasi:	10,2	

Tabel 4-2 menunjukkan pemilihan alamat untuk merekam suara serta durasi penyimpanannya. Untuk memutar suara yang telah direkam maka tombol \overline{PLAYL} atau \overline{PLAYE} diberi logika rendah dan pada waktu suara selesai diputar maka secara otomatis sinyal \overline{RECLED} akan berlogika rendah dan ditandai menyalanya lampu LED.

4.2.5 Analisis hasil pengujian

Lamanya perekaman akan menentukan banyaknya alamat yang dipakai oleh ISD1420 semakin lama merekam maka alamat yang dipakai semakin banyak. Jika IC ISD1420 dipakai untuk merekam suara lebih dari satu maka lamanya perekaman tidak boleh melebihi atau masuk pada alamat suara berikutnya, karena suara yang telah direkam akan terdengar pada alamat suara berikutnya dan otomatis suara yang telah direkam akan terpotong.

Penggunaan program pada mikrokontroler akan memperdengarkan kembali suara yang terekam pada ISD1420 secara berurutan mulai dari alamat awal penyimpanan, dengan memberi logika 0 (rendah) pada port 3.6.

Berdasarkan hasil pengujian, rangkaian perekam/pemutar ulang suara menunjukkan bahwa rangkaian telah mampu memperdengarkan kembali suara yang telah direkam selama 10,2 detik.

4.3. Pengujian Rangkaian Tampilan LCD

- **Tujuan**

Untuk mengetahui kemampuan rangkaian tampilan yang sudah dibuat apakah dapat mendukung sistem yang direncanakan untuk memampikan data pada LCD.

- **Peralatan yang dibutuhkan**

1. Power Supply 5 Volt
2. Sistem Mikrokontroler dan LCD M1632

- **Prosedur Pengujian**

1. Menyusun rangkaian seperti dalam Gambar 4.3
2. Menjalankan program untuk menampilkan tulisan

' APLIKASI '

'SISTEM REMINDER '

3. Mengamati keluaran pada LCD

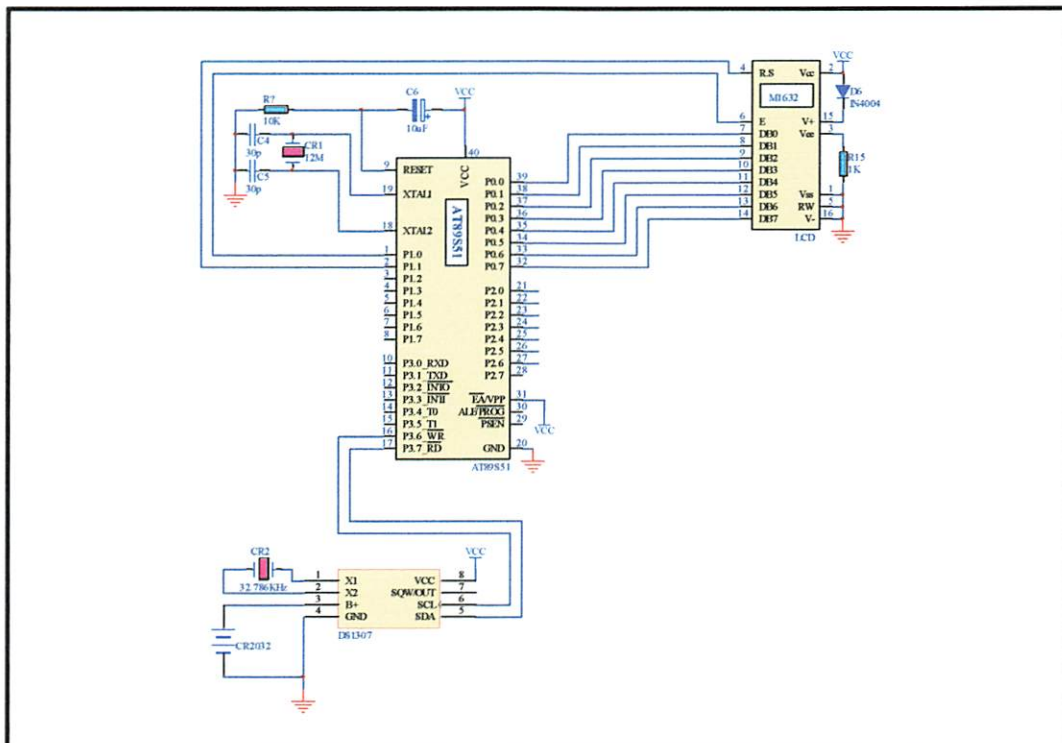


Gambar 4.3. Foto Tampilan LCD Hasil Percobaan

4.4. Pengujian Terhadap Rangkaian RTC DS1307

RTC DS1307 merupakan modul *Real Time Clock*, yaitu sebuah modul yang mempunyai sistem jam digital yang bekerja secara independent. Artinya, sistem jam digital pada modul RTC DS1307 ini bekerja mengaktifkan sistem jam digital di mana besaran jam, menit dan detik tersimpan dalam register-register tertentu dalam modul RTC DS1307. Seperti pembahasan pada bab sebelumnya bahwa RTC DS1307 berfungsi sebagai pewaktu maka pengujian dapat dilakukan dengan cara sebagai berikut:

1. Membuat rangkaian seperti gambar 4.4.
2. Memasukkan program untuk tes RTC pada mikrokontroler.
3. Menggunakan keypad untuk seting awal waktu.
4. Mengamati Waktu pada LCD.



Gambar 4.4. Rangkaian Pengujian RTC DS1307

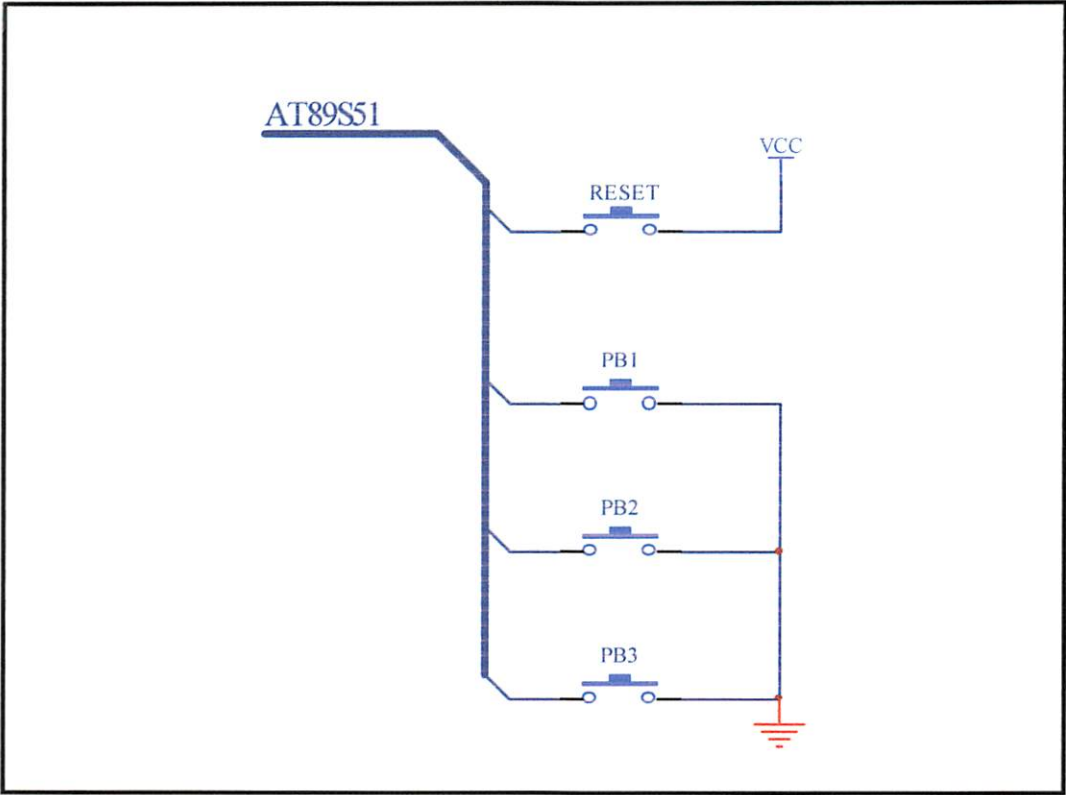


Gambar 4.5. Foto Hasil Pengujian Rangkaian RTC DS1307

4.5. Pengujian Terhadap Rangkaian *Push-button*

Rangkaian *push-button* berfungsi sebagai inputan mikrokontroler untuk seting sistem reminder. *Push-button* diberikan inputan tegangan sebesar 4,9 Volt dan dirangkai dengan menggunakan *common ground*. Sehingga apabila terjadi penekanan pada tombol *push-button*, maka akan terjadi arus hubung singkat yang menyebabkan kondisi tegangan pada pin *push-button* yang terhubung dengan mikrokontroler berubah dari kondisi “*high*” 4,9 Volt menjadi kondisi “*low*” 0 Volt.

Pengujian rangkaian *push-button* dilakukan dengan cara mengukur tegangan pada *pin* mikrokontroler yang terhubung dengan rangkaian *push-button* dengan menggunakan multimeter DC dengan batas 20V/DC. Kondisi tegangan pada pin mikrokontroler yang terhubung dengan rangkaian *push-button* sebelum adanya penekanan pada tombol *push-button* adalah 4,9V. Berikut cara pengukuran tegangan pada rangkaian *push-button*.



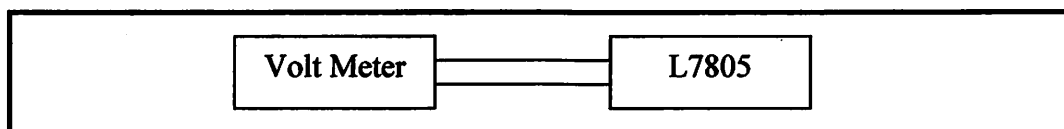
Gambar 4.6. Cara Pengukuran Tegangan Pada Pengujian Rangkaian *Push-Button*

Tabel 4-3. Hasil Pengukuran Pada Rangkaian *Push-Button*

<i>Push-Button</i> (Tertekan)	P1.5 (V)	P1.6 (V)	P1.7 (V)	RESET (V)
PB 1 (<i>Menu</i>)	0	4,9	4,9	0
PB 2 (<i>Up</i>)	4,9	0	4,9	0
PB 3 (<i>Down</i>)	4,9	4,9	0	0
RESET	4,9	4,9	4,9	4,9

4.6. Pengujian Terhadap Rangkaian *Power Supply*

Pengujian ini bertujuan untuk mengetahui tegangan yang dikeluarkan oleh rangkaian *power supply* yang telah dibuat. Dengan begitu dapat diketahui apakah terjadi kesalahan terhadap rangkaian *power supply* atau tidak. Tegangan yang dibutuhkan untuk memberikan tegangan kerja untuk rangkaian keseluruhan adalah +5V. Untuk mengukur besarnya tegangan pada rangkaian *power supply* maka pada pengujian rangkaian *power supply* ini menggunakan Multimeter Digital. Berikut cara pengukuran untuk pengambilan data besarnya tegangan pada rangkaian *power supply*.



Gambar 4.7. Diagram Blok Pengujian Tegangan *Power Supply*

Untuk mengukur besarnya tegangan keluaran rangkaian *power supply* maka tegangan masukan pada rangkaian *power supply* juga harus tersambung dengan sumber tegangannya yaitu baterai 9 Volt. Multimeter digital di-seting pada *DC Volt* dengan batas maksimal pengukuran yaitu 20 *Volt DC*. Pengukuran tegangan dilakukan pada *output* keluaran dari *regulator* tegangan LM7805. Dari hasil pengukuran pada rangkaian *power supply* diperoleh data seperti pada tabel berikut ini.

Tabel 4-4. Hasil Pengukuran Rangkaian *Power Supply*

Indek Pengujian	Out 7805 (V/DC)
1	4,9
2	5,0
2	5,0
3	4,9
4	4,9
5	4,9

Dari hasil pengukuran yang diperoleh dapat diketahui bahwa *power supply* ini dapat memberikan tegangan kerja untuk rangkaian keseluruhan sesuai dengan tegangan kerja yang dibutuhkan. Hasil tersebut, dikarenakan oleh adanya beberapa faktor yang mempengaruhi, diantaranya kualitas dari tiap-tiap komponen yang digunakan nilainya tidak murni.

BAB V

PENUTUP

5.1 Kesimpulan

Pada bab ini akan dibahas mengenai kesimpulan dari hasil Laporan Tugas Akhir ini. Kesimpulan yang dibuat tentu saja berdasarkan dari hasil perencanaan dan pembuatan alat seperti yang di bahas pada bab – ba sebelumnya. Kesimpulan yang didapat adalah sebagai berikut :

1. RTC DS1307 (*Real Time Clock*) bekerja mengaktifkan sistemjam digital dimana besaran jam, menit, dan detik tersimpan dalam register – register tertentu dalam modul RTC DS 1307.
2. Tampilan *Error* pada LCD berupa Get Error RTC Pada saat seting reminder dikarenakan pemasangan pada komponen tersebut telah goyah (tidak rapat) sehingga harus dilakukan pemeriksaan / pemasangan secara benar.
3. Dikarenakan sistem reminder yang telah dibuat dilengkapi dengan output suara menggunakan IC perekm suara ISD 1420,sehingga batas durasi maksimumoutputan suara yang dapat direkampa pada sistem ini adalah 20 detik.
4. Untuk tampilan display dipergunakan LCD Dot Matrik 2x16 karakter, ada beberapa langkah persiapan yang harus dikerjakan dulu agar M1632, bisa dipakai dan bisa menerima data dan menampilknya dengan baik.

5.2 Saran

1. Berdasarkan dari hasil perencanaan dan pembuatan alat seperti yang dibahas pada bab – bab sebelumnya, diharapkan alat ini dapat dikembangkan dengan menambahkan outputan yang lebih banyak.
2. Bahan – bahan dan komponen yang digunakan dalam perancangan dipilih setepat mungkin dengan harga yang terjangkau tapi masih memenuhi syarat – syarat yang diperlukan.
3. Dalam pengoperasian alat hendaknya diperhatikan cara pengoperasian alat yang benar karena akan memberikan hasil yang maksimal sesuai dengan yang diharapkan.

DAFTAR PUSTAKA

- [1] Andi Nalwan, Paulus. 2003. *Panduan Praktis Teknik Antarmuka dan Pemrograman Mikrokontroler 89C51*. Jakarta: PT Elex Media Komputindo.
- [2] Budiharto, Widodo. 2007. *12 Proyek Mikrokontroler untuk Pemula*. Jakarta: PT Elex Media Komputindo.
- [3] Eko Putra, Agfianto. 2004. *Belajar Mikrokontroler AT89C51/52/55 (Teori dan Aplikasi)*. Yogyakarta: Penerbit Gava Media.
- [4] www.atmel.com
- [5] www.beyondlogic.com
- [6] www.delta-electronic.com
- [7] www.electroniclab.com
- [8] www.fairchildsemi.com
- [9] www.isd.com
- [10] www.joker-robotics.com
- [11] www.laipac.com
- [12] www.maxim-ic.com
- [13] www.parallax.com
- [14] [www.seiko instruments inc.com](http://www.seiko-instruments-inc.com)

LAMPIRAN



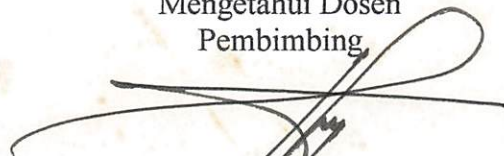
LEMBAR ASISTENSI BIMBINGAN TUGAS AKHIR

NAMA : Deny Novianto
NIM : 03.52.015
WAKTU BIMBINGAN : 11 July 2007 s/d 11 Oktober 2007
JUDUL : Perancangan dan Pembuatan Sistem Reminder
Berbasis Mikrokontroller AT89S51.

NO.	TANGGAL	MATERI	SARAN PEMBIMBING	PARAF
1.		DEMO ALAT		
2.		KONSULTASI BAB I, II		
3.		KONSULTASI BAB III		
4.		KONSULTASI BAB IV DAN V		

Malang, 2007

Mengetahui Dosen
Pembimbing,



(Ir. F. Yudi Limpraptono, MT)

NIP.1039500274



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO D-III

BERITA ACARA UJIAN TUGAS AKHIR FAKULTAS TEKNOLOGI INDUSTRI

Nama : Deny Novianto
Nim : 03.52.015
Jurusan : Teknik Elektro D-III
Program Studi : Teknik Energi Listrik
Judul Tugas Akhir : PERANCANGAN DAN PEMBUATAN SISTEM
REMINDER BERBASIS MIKROKONTROLLER
AT89S51

Dipertahankan didepan Team Penguji Tugas Akhir Jenjang Diploma (D-III)

Pada Hari : Sabtu
Tanggal : 22 September 2007
Dengan Nilai : B+



(Ir. Mochtar Asroni, MSME)
Ketua Majelis Penguji

Panitia Ujian Tugas Akhir

(Ir. H. Choirul Saleh, MT)
Sekretaris Majelis Penguji

Anggota Penguji

(Ir. Teguh Herbasuki, MT)
Penguji I

(Ir. Abdul Hamid, MT)
Penguji II



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO D-III
PROGRAM STUDI TEKNIK ENERGI LISTRIK
MALANG

LEMBAR BIMBINGAN TUGAS AKHIR FAKULTAS TEKNOLOGI INDUSTRI

Nama : Deny Novianto
Nim : 03.52.015
Jurusan : Teknik Elektro D-III
Program Studi : Teknik Energi Listrik
Judul Tugas Akhir : Perancangan dan Pembuatan Sistem
Reminder Berbasis Mikrokontroller
AT89S51.
Tanggal mengajukan Tugas Akhir : 11 July 2007
Tanggal menyelesaikan Tugas Akhir : 17 September 2007
Dosen Pembimbing : Ir. F. Yudi Limpraptomo, MT
Telah Dievaluasi Dengan Nilai : B+

Malang, 01 Oktober 2007
Mengetahui,

Ketua Jurusan Teknik Elektro D-III

(Ir. H. Choirul Saleh, MT)
NIP. Y. 1018800190

Dosen Pembimbing

(Ir. F. Yudi Limpraptomo, MT)
NIP. Y. 1039500274



PERSETUJUAN PERBAIKAN TUGAS AKHIR

Dari hasil Ujian Tugas Akhir Jenjang Program Diploma Tiga (D-III) Jurusan Teknik Elektro Program Studi T. Energi Listrik yang diselenggarakan pada :

Hari : Sabtu

Tanggal : 22 September 2007

Telah dilakukan perbaikan Tugas Akhir oleh saudara :



Nama : Deny Novianto

Nim : 03 . 52 . 015

Jurusan : Teknik Elektro

Progam Studi : Teknik Energi Listrik


Perbaikan meliputi

No.	Materi Perbaikan	Paraf
1.	Pengujian Ditambah dengan Pengujian Tegangan 5Volt	
2.	Errornya Ditulis Pada Kesimpulan	

Malang, 01 Oktober 2007



(Ir. Teguh Herbasuki, MT)
Penguji I



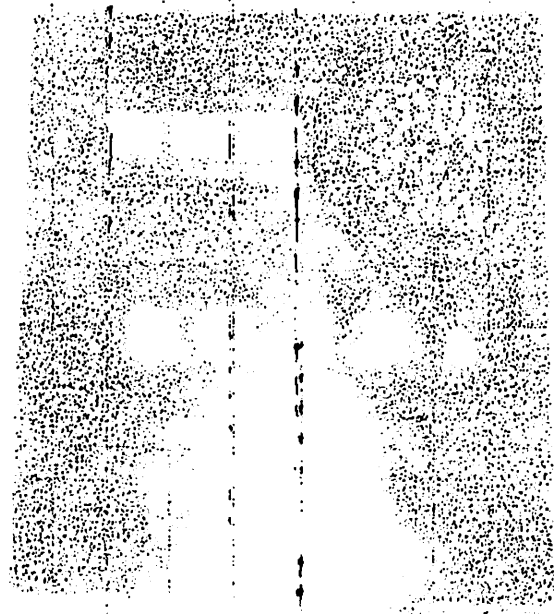
(Ir. M. Abdul Hamid, MT)
Penguji II



(Ir. Yudi F. Limpraptomo, MT)
Dosen Pembimbing



Foto keseluruhan alat Sistem Reminder Berbasis Mikrokontroler AT89S51



THE UNIVERSITY OF CHICAGO PRESS

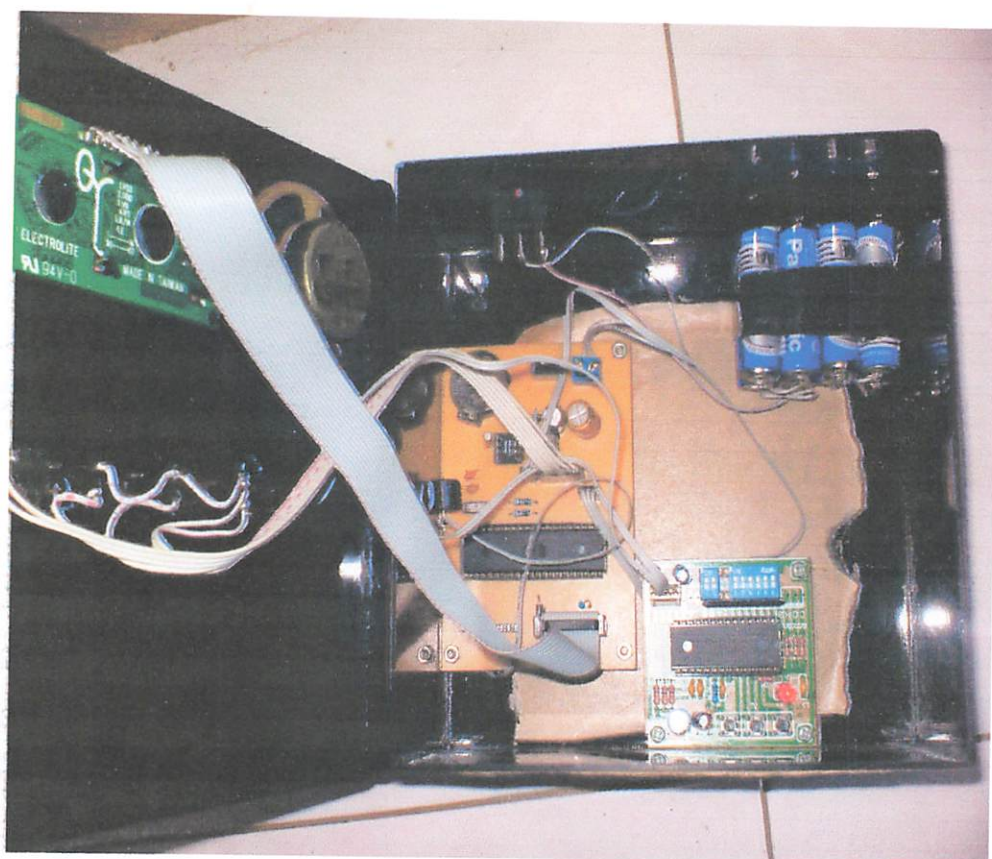
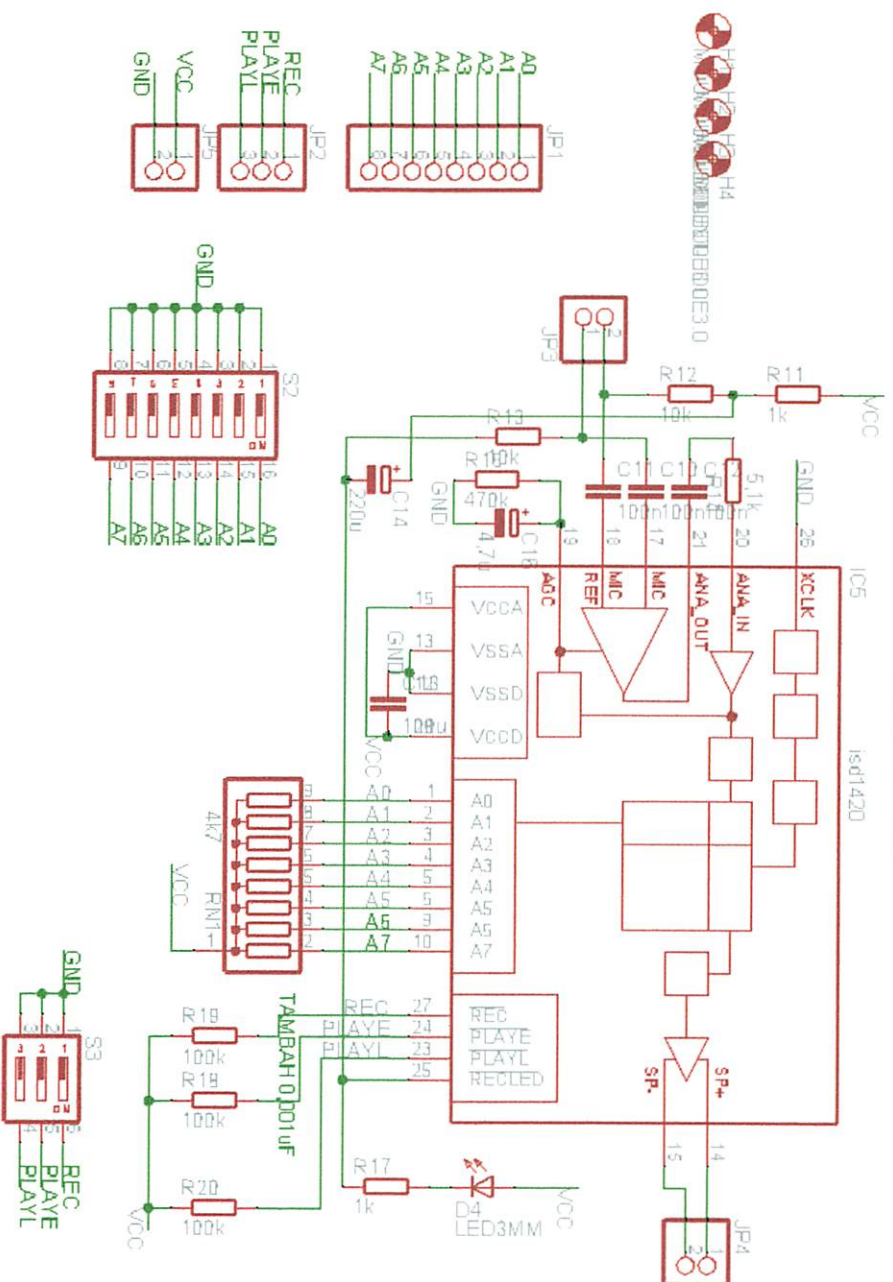
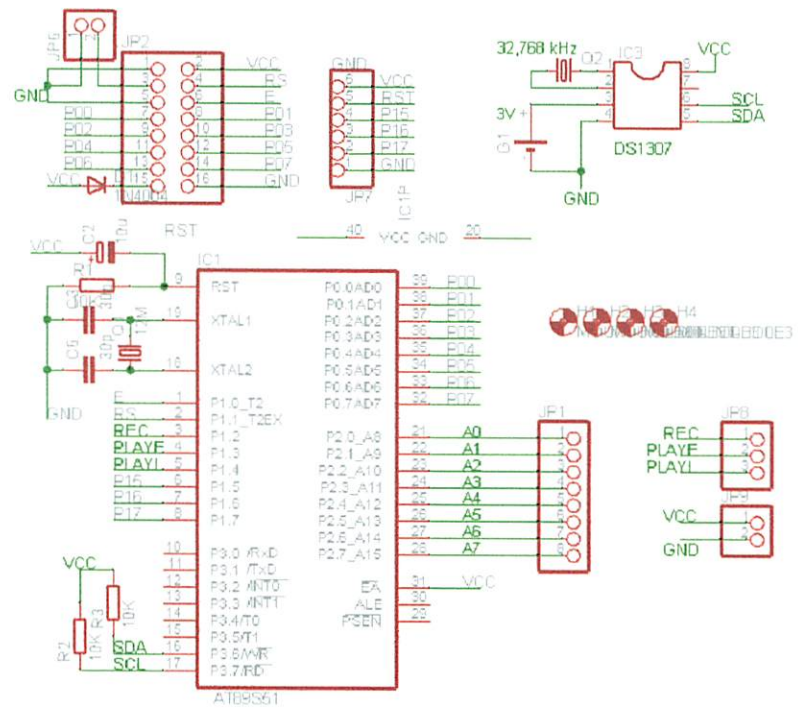
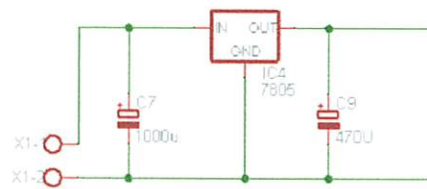


Foto Rangkaian alat Sistem Reminder berbasis Mikrokontroler AT89S51.

ISD 1420







ISD1400 Series

Single-Chip Voice Record/Playback Devices

16- and 20-Second Durations

FEATURES

- Easy-to-use single-chip voice Record/Playback solution
- High-quality, natural voice/audio reproduction
- Push-button interface
 - Playback can be edge- or level-activated
- Single-chip durations of 16 and 20 seconds
- Automatic power-down mode
 - Enters standby mode immediately following a Record or Playback cycle
 - Standby current 0.5 μ A (typical)
- Zero-power message storage
 - Eliminates battery backup circuits
- Fully addressable to handle multiple messages
- 100-year message retention (typical)
- 100,000 record cycles (typical)
- On-chip clock source
- No algorithm development required
- Single +5 volt power supply
- Available in die form, DIP, and SOIC packaging
- Industrial temperature (-40°C to +85°C) versions available

1

ISD1400 SERIES SUMMARY

Part Number	Minimum Duration (Seconds)	Input Sample Rate (KHz)	Typical Filter Pass Band (KHz)
ISD1416	16	8.0	3.3
ISD1420	20	6.4	2.6

GENERAL DESCRIPTION

Information Storage Devices' ISD1400 ChipCorder® Series provides high-quality, single-chip record/playback solutions to short-duration messaging applications. The CMOS devices include an on-chip oscillator, microphone preamplifier, automatic gain control, antialiasing filter, smoothing filter, and speaker amplifier. A minimum record/playback subsystem can be configured with a microphone, a speaker, several passives, two push-buttons, and a power source.

Recordings are stored in on-chip nonvolatile memory cells, providing zero-power message storage. This unique, single-chip solution is made possible through ISD's patented multilevel storage technology. Voice and audio signals are stored directly into memory in their natural form, providing high-quality, solid-state voice reproduction.

DETAILED DESCRIPTION

Speech/Sound Quality

The ISD1400 Series includes devices offered at 6.4 and 8.0 KHz sampling frequencies, allowing the user a choice of speech quality options. The speech samples are stored directly into on-chip nonvolatile memory without the digitization and compression associated with other solutions. Direct analog storage provides a very true, natural sounding reproduction of voice, music, tones, and sound effects not available with most solid-state digital solutions.

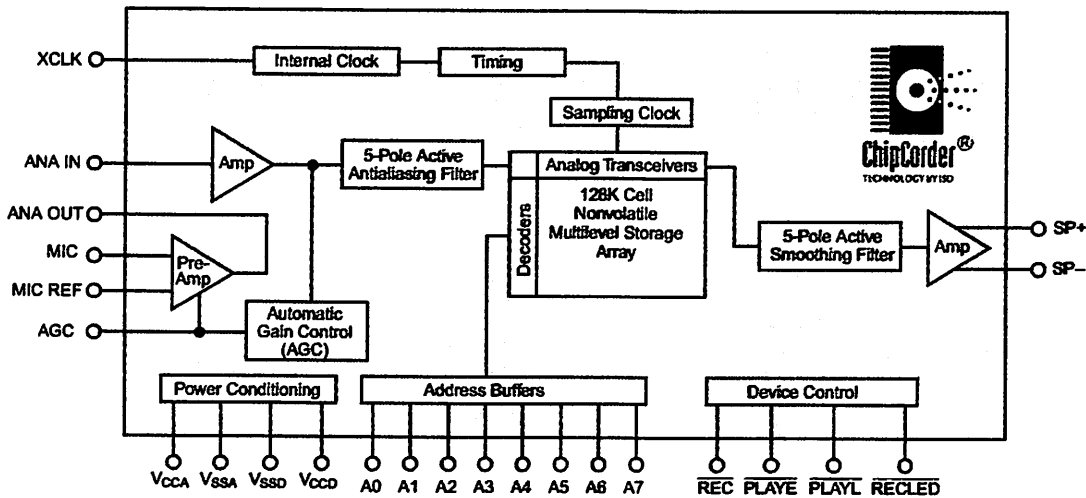
Duration

To meet end system requirements, the ISD1400 Series offers single-chip solutions at 16 and 20 seconds.

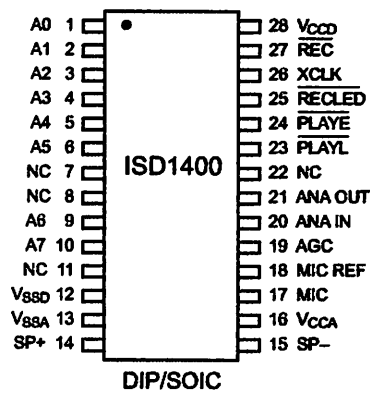
EEPROM Storage

One of the benefits of ISD's ChipCorder technology is the use of on-chip nonvolatile memory, providing zero-power message storage. The message is retained for up to 100 years typically without power. In addition, the device can be re-recorded typically over 100,000 times.

ISD1400 SERIES BLOCK DIAGRAM



ISD1400 SERIES PINOUTS



NOTE: NC means Must Not Connect.

Basic Operation

The ISD1400 ChipCorder Series devices are controlled by a single Record signal, $\overline{\text{REC}}$, and either of two push-button control playback signals, $\overline{\text{PLAYE}}$ (edge-activated playback), and $\overline{\text{PLAYL}}$ (level-activated playback). The ISD1400 parts are configured for simplicity of design in a single-message application. Using the address lines will allow multiple message applications. Device operation is explained on page 1-75.

Automatic Power-Down Mode

At the end of a Playback or Record cycle, the ISD1400 Series devices automatically return to a low-power standby mode, consuming typically 0.5 μA . During a Playback cycle, the device powers down automatically at the end of the message. During a Record cycle, the device powers down immediately after $\overline{\text{REC}}$ is released HIGH.

Addressing (optional)

In addition to providing simple message playback, the ISD1400 Series provides a full addressing capability.

The ISD1400 Series storage array has 160 distinct addressable segments, providing the following resolutions. See the *ISD Application Notes and Design Manual* in this book for ISD1400 address tables.

Part Number	Minimum Duration (Seconds)
ISD1416	100 ms
ISD1420	125 ms

PIN DESCRIPTION

NOTE The $\overline{\text{REC}}$ signal is debounced for 50 ms on the rising edge to prevent a false retriggering from a push-button switch.

1

Voltage Inputs (V_{CCA} , V_{CCD})

Analog and digital circuits internal to the ISD1400 Series use separate power buses to minimize noise on the chip. These power buses are brought out to separate pins on the package and should be tied together as close to the supply as possible. It is important that the power supply be decoupled as close as possible to the package.

Ground Inputs (V_{SSA} , V_{SSD})

Similar to V_{CCA} and V_{CCD} , the analog and digital circuits internal to the ISD1400 Series use separate ground buses to minimize noise. These pins should be tied together as close as possible to the device.

Record ($\overline{\text{REC}}$)

The $\overline{\text{REC}}$ input is an active-LOW Record signal. The device records whenever $\overline{\text{REC}}$ is LOW. This signal must remain LOW for the duration of the Recording. $\overline{\text{REC}}$ takes precedence over either Playback ($\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$) signal. If $\overline{\text{REC}}$ is pulled LOW during a Playback cycle, the Playback immediately ceases and Recording begins.

A Record cycle is completed when $\overline{\text{REC}}$ is pulled HIGH or the memory space is filled.

An end-of-message marker (EOM) is internally recorded, enabling a subsequent Playback cycle to terminate appropriately. The device automatically powers down to standby mode when $\overline{\text{REC}}$ goes HIGH.

Playback, Edge-Activated ($\overline{\text{PLAYE}}$)

When a LOW-going transition is detected on this input signal, a Playback cycle begins. Playback continues until an end-of-message (EOM) is encountered or the end of the memory space is reached. Upon completion of the Playback cycle, the device automatically powers down into standby mode. Taking $\overline{\text{PLAYE}}$ HIGH during a Playback cycle will not terminate the current cycle.

Playback, Level-Activated ($\overline{\text{PLAYL}}$)

When this input signal transitions from HIGH to LOW, a Playback cycle is initiated. Playback continues until $\overline{\text{PLAYL}}$ is pulled HIGH, an EOM marker is detected, or the end of the memory space is reached. The device automatically powers down to standby mode upon completion of the Playback cycle.

NOTE

In Playback, if either $\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ is held LOW during EOM or OVERFLOW, the device will still enter standby and the internal oscillator and timing generator will stop. However, the rising edge of $\overline{\text{PLAYE}}$ and $\overline{\text{PLAYL}}$ are not debounced and any subsequent falling edge (particularly switch bounce) present on the input pins will initiate another Playback.

Record LED Output ($\overline{\text{RECLED}}$)

The output $\overline{\text{RECLED}}$ is LOW during a Record cycle. It can be used to drive an LED to provide feedback that a Record cycle is in progress. In

addition, $\overline{\text{RECLED}}$ pulses LOW momentarily when an EOM is encountered in a Playback cycle.

Microphone Input (MIC)

The microphone input transfers its signal to the on-chip preamplifier. An on-chip Automatic Gain Control (AGC) circuit controls the gain of this preamplifier from -15 to 24 dB. An external microphone should be AC coupled to this pin via a series capacitor. The capacitor value, together with the internal 10 K Ohm resistance on this pin, determine the low-frequency cutoff for the ISD1400 Series passband. See the *ISD Application Notes and Design Manual* in this book for additional information on low-frequency cutoff calculations.

Microphone Reference (MIC REF)

The MIC REF input is the inverting input to the microphone preamplifier. This provides a noise-canceling or common-mode rejection input to the device when connected differentially to a microphone.

Automatic Gain Control (AGC)

The AGC dynamically adjusts the gain of the preamplifier to compensate for the wide range of microphone input levels. The AGC allows the full range of sound, from whispers to loud sounds, to be recorded with minimal distortion. The "attack" time is determined by the time constant of a 5 K Ω internal resistance and an external capacitor (C6 on the schematic on page 1-75) connected from the AGC pin to V_{SSA} analog ground. The "release" time is determined by the time constant of an external resistor (R5) and an external capacitor (C6) connected in parallel between the AGC Pin and V_{SSA} analog ground. Nominal values of 470 K Ω and 4.7 μF give satisfactory results in most cases.

Analog Output (ANA OUT)

This pin provides the preamplifier output to the user. The voltage gain of the preamplifier is determined by the voltage level at the AGC pin.

Analog Input (ANA IN)

The ANA IN pin transfers the input signal to the chip for recording. For microphone inputs, the ANA OUT pin should be connected via an external capacitor to the ANA IN pin. This capacitor value, together with the 3.0 KΩ input impedance of ANA IN, is selected to give additional cutoff at the low-frequency end of the voice passband. If the desired input is derived from a source other than a microphone, the signal can be fed, capacitively coupled, into the ANA IN pin directly.

External Clock Input (XCLK)

The external clock input for the ISD1400 devices has an internal pull-down device. The ISD1400 is configured at the factory with an internal sampling clock frequency that guarantees its minimum nominal record/playback time. For instance, an ISD1420 operating within specification will be observed to always have a minimum of 20 seconds of recording time. The sampling frequency is then maintained to a variation of ±2.25% over the commercial temperature and operating voltage ranges, while still maintaining the minimum specified recording duration. This will result in some devices having a few percent more than nominal recording time.

The internal clock has a ±5% tolerance over the industrial temperature and voltage range. A regulated power supply is recommended for industrial temperature parts. If greater precision is required, the device can be clocked through the XCLK pin as follows:

Part Number	Sample Rate	Required Clock
ISD1416	8.0 KHz	1024 KHz
ISD1420	6.4 KHz	819.2 KHz

These recommended clock rates should not be varied because the antialiasing and smoothing filters are fixed, and aliasing problems can occur if the sample rate differs from the one recom-

mended. The duty cycle on the input clock is not critical, as the clock is immediately divided by two internally. **IF THE XCLK IS NOT USED, THIS INPUT SHOULD BE CONNECTED TO GROUND.**

Speaker Outputs (SP+, SP-)

The SP+ and SP- pins provide direct drive for loudspeakers with impedances as low as 16 ohms. A single output may be used, but, for direct-drive loudspeakers, the two opposite-polarity outputs provide an improvement in output power of up to four times over a single-ended connection. Furthermore, when SP+ and SP- are used, a speaker-coupling capacitor is not required. A single-ended connection will require an AC-coupling capacitor between the SP pin and the speaker. The speaker outputs are in a high-impedance state during a record cycle, and held at V_{SSA} during Power Down.

Address Inputs (A0-A7)

The Address Inputs have two functions, depending upon the level of the two Most Significant Bits (MSB) of the address.

If either of the two MSBs is LOW, the inputs are **ALL** interpreted as address bits and are used as the start address for the current Record or Playback cycle. The address pins are inputs only and do not output internal address information as the operation progresses. Address inputs are latched by the falling edge of PLAY \overline{E} , PLAY \overline{L} , or REC.

OPERATIONAL MODES

The ISD1400 Series is designed with several built-in operational modes provided to allow maximum functionality with a minimum of additional components, described in detail below. The operational modes use the address pins on the ISD1400 devices, but are mapped outside the valid address range. When the two Most Significant Bits (MSBs) are HIGH (A6 and A7), the remaining address signals are interpreted as mode bits and not as address bits. Therefore, operational modes

1

and direct addressing are *not* compatible and cannot be used simultaneously.

There are two important considerations for using operational modes. First, all operations begin initially at address 0, which is the beginning of the ISD1400 address space. Later operations can begin at other address locations, depending on the operational mode(s) chosen. In addition, the address pointer is reset to 0 when the device is changed from Record to Playback but not from Playback to Record when A4 is HIGH in Operational Mode.

Second, an Operational Mode is executed when any of the control inputs, PLAYE, PLAYL, or REC, go LOW and the two MSBs are HIGH. This Operational Mode remains in effect until the next LOW-going control input signal, at which point the current address/mode levels are sampled and executed.

NOTE *The two MSBs are on pins 9 and 10 for each ISD1400 Series device.*

OPERATIONAL MODES DESCRIPTION

The Operational Modes can be used in conjunction with a microcontroller, or they can be hard-wired to provide the desired system operation.

A0 — Message Cueing

Message Cueing allows the user to skip through messages, without knowing the actual physical addresses of each message. Each control input LOW pulse causes the internal address pointer to skip to the next message. This mode should be used for Playback only, and is typically used with the A4 Operational Mode.

A1 — Delete EOM Markers

The A1 Operational Mode allows sequentially recorded messages to be combined into a single message with only one EOM marker set at the end of the final message. When this operational mode is configured, messages recorded sequentially are played back as one continuous message.

OPERATIONAL MODES TABLE

Address Ctrl. (HIGH)	Function	Typical Use	Jointly Compatible*
A0	Message cueing	Fast-forward through messages	A4
A1	Delete EOM markers	Position EOM marker at the end of the last message	A3, A4
A2	Unused		
A3	Looping	Continuous playback from Address 0	A1
A4	Consecutive addressing	Record/Play multiple consecutive messages	A0, A1
A5	Unused		

NOTE: An asterisk (*) indicates additional operational modes which can be used simultaneously with the given mode.

A2 — Unused**A3 — Message Looping**

The A3 Operational Mode allows for the automatic, continuously repeated playback of the message located at the beginning of the address space.

A message can completely fill the ISD1400 device and will loop from beginning to end. Pulsing PLAYE will start the Playback and pulsing PLAYL will end the Playback.

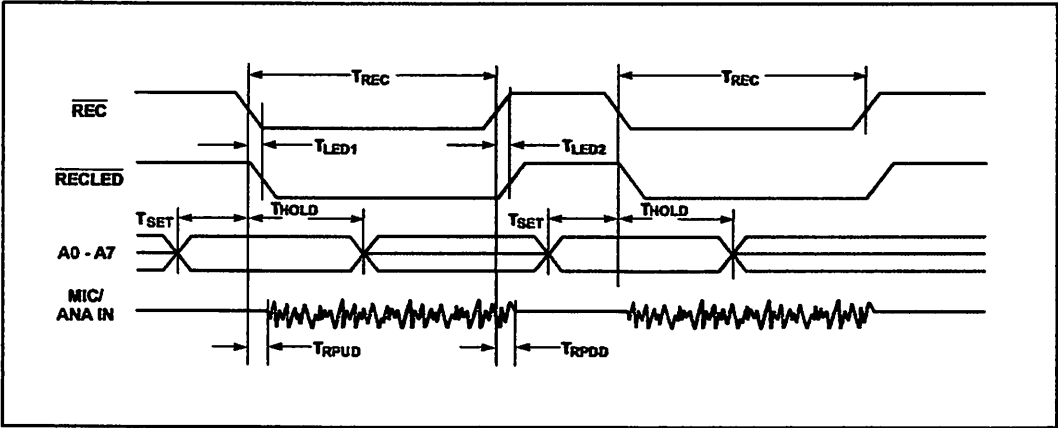
A4 — Consecutive Addressing

During normal operations, the address pointer will reset when a message is played through to an EOM marker. The A4 Operational Mode inhibits the address pointer reset, allowing messages to be recorded or played back consecutively. When the device is in a static state; i.e., not recording or playing back, momentarily taking this pin LOW will reset the address counter to zero.

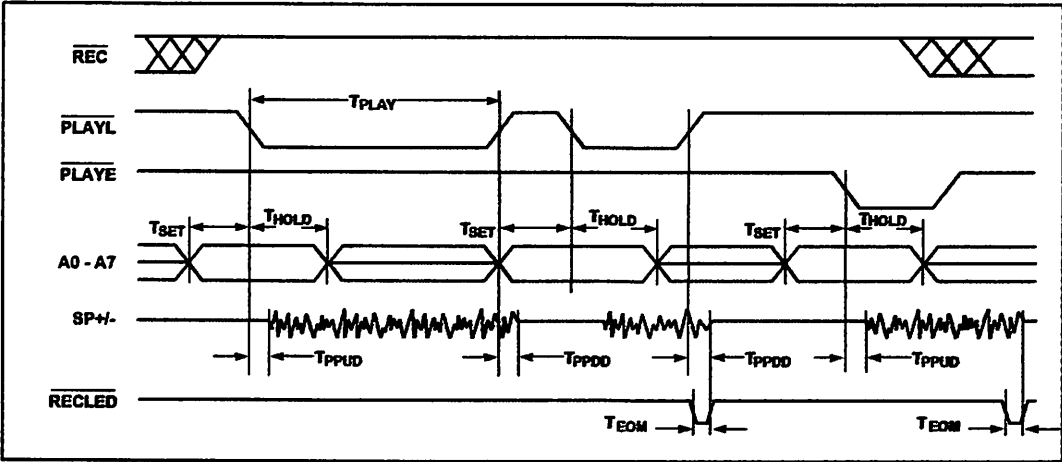
A5 — Unused

TIMING DIAGRAMS

Record



Playback



NOTES: 1. $\overline{\text{REC}}$ must be HIGH for the entire duration of a Playback cycle.
2. $\overline{\text{RECLEd}}$ functions as an EOM during Playback.

ABSOLUTE MAXIMUM RATINGS
(PACKAGED PARTS)

Condition	Value
Junction temperature	150° C
Storage temperature range	–65° C to +150° C
Voltage applied to any pin	(V _{SS} – 0.3 V) to (V _{CC} + 0.3 V)
Voltage applied to any pin (Input current limited to ±20 mA)	(V _{SS} – 1.0 V) to (V _{CC} + 1.0 V)
Lead temperature (soldering – 10 seconds)	300° C
V _{CC} – V _{SS}	– 0.3 V to + 7.0 V

NOTE: Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability. Functional operation is not implied at these conditions.

OPERATING CONDITIONS
(PACKAGED PARTS)

Condition	Value
Commercial operating temperature range ⁽¹⁾	0° C to +70° C
Industrial operating temperature ⁽¹⁾	–40° C to +85° C
Supply voltage (V _{CC}) ⁽²⁾	+4.5 V to +5.5 V
Ground voltage (V _{SS}) ⁽³⁾	0 V

- NOTES:** 1. Case temperature.
2. V_{CC} = V_{CCA} = V_{CCD}
3. V_{SS} = V_{SSA} = V_{SSD}

1

DC PARAMETERS (PACKAGED PARTS)

Symbol	Parameters	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
V _{IL}	Input Low Voltage			0.8	V	
V _{IH}	Input High Voltage	2.4			V	
V _{OL}	Output Low Voltage			0.4	V	I _{OL} = 4.0 mA
V _{OH}	Output High Voltage	2.4			V	I _{OH} = – 1.6 mA
I _{CC}	V _{CC} Current (Operating)		15	30	mA	V _{CC} = 5.5 V ⁽³⁾ , R _{EXT} = ∞
I _{SB}	V _{CC} Current (Standby)		0.5	10	μA	(3) (4)
I _{IL}	Input Leakage Current			±1	μA	
I _{ILPD}	Input Current HIGH w/Pull Down			130	μA	Force V _{CC} ⁽⁵⁾
R _{EXT}	Output Load Impedance	16			Ω	Speaker Load
R _{MIC}	Preamp In Input Resistance	4	9	17	KΩ	Pins 17, 18

DC PARAMETERS (PACKAGED PARTS) – CONTINUED

Symbol	Parameters	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
R _{ANA IN}	ANA IN Input Resistance	2.5	3	5	KΩ	
A _{PRE1}	Preamp Gain 1	20	23	26	dB	AGC = 0.0 V
A _{PRE2}	Preamp Gain 2		– 45	– 15	dB	AGC = 2.5 V
A _{ARP}	ANA IN to SP+/- Gain	20	22	25	dB	
R _{AGC}	AGC Output Resistance	2.5	5	9.5	KΩ	
I _{PREH}	Preamp Out Source		– 2		mA	@ V _{OUT} = 1.0 V
I _{PREL}	Preamp In Sink		0.5		mA	@ V _{OUT} = 2.0 V

- NOTES:** 1. Typical values @ T_A = 25° C and 5.0 V.
2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization.
Not all specifications are 100% tested.
3. V_{CCA} and V_{CCD} connected together.
4. REC, PLAYL, and PLAYE must be at V_{CCD}.
5. XCLK pin.

AC PARAMETERS (PACKAGED PARTS)

Symbol	Characteristic	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
F _S	Sampling Frequency — ISD1416 — ISD1420			8 6.4	KHz KHz	(5) (5)
F _{CF}	Filter Pass Band — ISD1416 — ISD1420		3.3 2.6		KHz KHz	3 dB Roll-Off Point (3)(6) 3 dB Roll-Off Point (3)(6)
T _{REC}	Record Duration — ISD1416 — ISD1420	16 20			sec sec	
T _{PLAY}	Playback Duration — ISD1416 — ISD1420	16 20			sec sec	(5) (5)
T _{LED1}	RECLED ON Delay		5		msec	
T _{LED2}	RECLED OFF Delay — ISD1416 — ISD1420	30 40	38.9 48.6	95 110	msec msec	
T _{SET}	Address Setup Time	300			nsec	
T _{HOLD}	Address Hold Time	0			nsec	
T _{RPUD}	Rec. Power-Up Delay — ISD1416 — ISD1420		26 32		msec msec	
T _{RPDD}	Rec. Power-Down Delay — ISD1416 — ISD1420		26 32		msec msec	

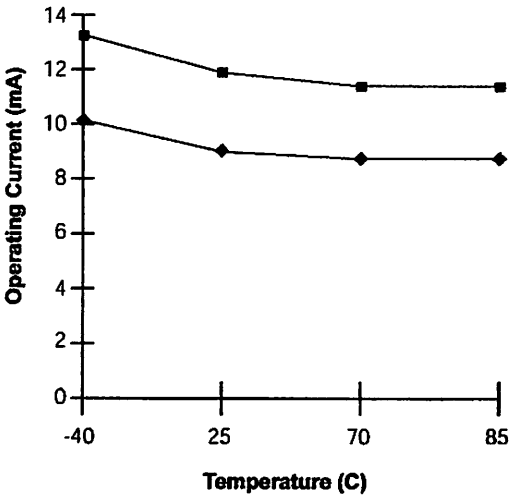
AC PARAMETERS (PACKAGED PARTS) – CONTINUED

Symbol	Characteristic	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
T _{PPUD}	Play Power-Up Delay — ISD1416 — ISD1420		26		msec	
			32		msec	
T _{PPDD}	Play Power-Down Delay — ISD1416 — ISD1420		6.5		msec	
			8.1		msec	
T _{EOM}	EOM Pulse Width — ISD1416 — ISD1420		12.5		msec	
			15.625		msec	
THD	Total Harmonic Distortion		1	3	%	@ 1 KHz
P _{OUT}	Speaker Output Power		12.2		mW	R _{EXT} = 16 Ω
V _{OUT}	Voltage Across Speaker Pins		1.25	2.5	V p-p	R _{EXT} = 600 Ω
V _{IN1}	MIC Input Voltage			20	mV	Peak-to-Peak ⁽⁴⁾
V _{IN2}	ANA IN Input Voltage			50	mV	Peak-to-Peak

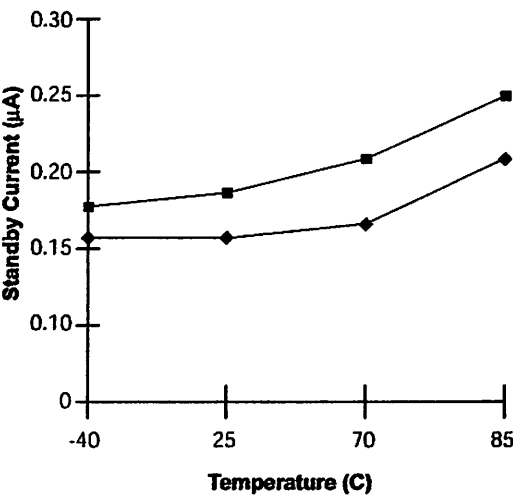
- 1
- NOTES:**
- 1. Typical values @ T_A = 25° C and 5.0 V.
 - 2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100% tested.
 - 3. Low-frequency cutoff depends upon value of external capacitors (see Pin Descriptions).
 - 4. With 5.1 KΩ series resistor at ANA IN.
 - 5. Sampling frequency and Playback duration will vary as much as ±2.25% over the commercial temperature and voltage ranges. It may vary as much as ±5% over the industrial temperature and voltage ranges. All devices will meet the maximum sampling frequency and minimum Playback duration parameters. For greater stability, an external clock can be utilized (see Pin Descriptions).
 - 6. Filter specification applies to the antialiasing filter and to the smoothing filter.

TYPICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE
(PACKAGED PARTS)

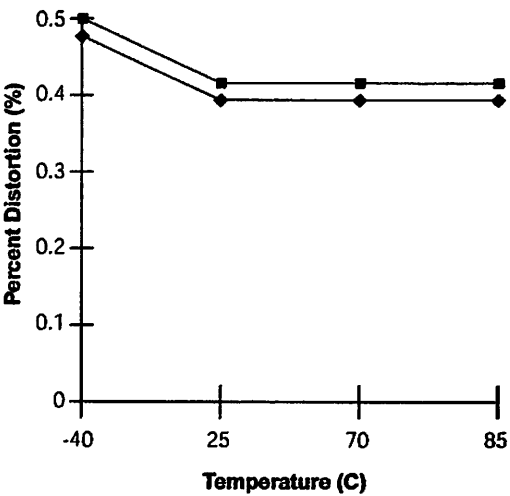
RECORD MODE OPERATING CURRENT (I_{CC})



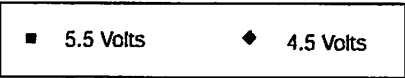
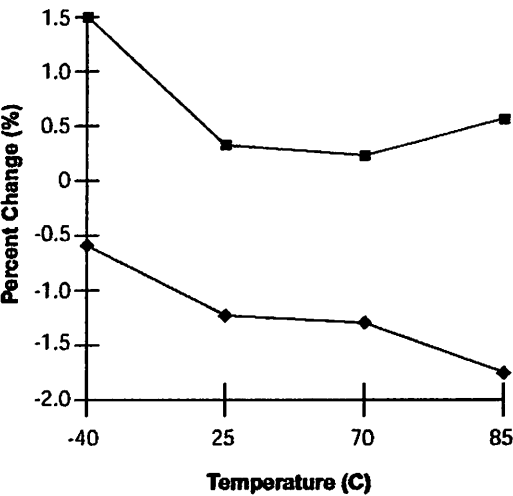
STANDBY CURRENT (I_{SB})



TOTAL HARMONIC DISTORTION



OSCILLATOR STABILITY



ABSOLUTE MAXIMUM RATINGS (DIE)

Condition	Value
Junction temperature	150° C
Storage temperature range	–65° C to +150° C
Voltage applied to any pad	(V _{SS} – 0.3 V) to (V _{CC} + 0.3 V)
Voltage applied to any pad (Input current limited to ± 20 mA)	(V _{SS} – 1.0 V) to (V _{CC} + 1.0 V)
V _{CC} - V _{SS}	– 0.3 V to + 7.0 V

NOTE: Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability. Functional operation is not implied at these conditions.

OPERATING CONDITIONS (DIE)

Condition	Value
Commercial operating temperature range	0° C to +50° C
Supply voltage (V _{CC}) ⁽¹⁾	+4.5 V to +6.5 V
Ground voltage (V _{SS}) ⁽²⁾	0 V

NOTES: 1. V_{CC} = V_{CCA} = V_{CCD}
2. V_{SS} = V_{SSA} = V_{SSD}

1

DC PARAMETERS (DIE)

Symbol	Parameters	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
V _{IL}	Input Low Voltage			0.8	V	
V _{IH}	Input High Voltage	2.4			V	
V _{OL}	Output Low Voltage			0.4	V	I _{OL} = 4.0 mA
V _{OH}	Output High Voltage	2.4			V	I _{OH} = –1.6 mA
I _{CC}	V _{CC} Current (Operating)		15	30	mA	V _{CC} = 5.5 V ⁽³⁾ , R _{EXT} = ∞
I _{SB}	V _{CC} Current (Standby)		0.5	10	μA	(3) (4)
I _{IL}	Input Leakage Current			±1	μA	
I _{ILPD}	Input Current HIGH w/Pull Down			130	μA	Force V _{CC} ⁽⁵⁾
R _{EXT}	Output Load Impedance	16			Ω	Speaker Load
R _{MIC}	Preamp In Input Resistance	4	9	17	KΩ	Pins 17, 18

DC PARAMETERS (DIE) – CONTINUED

Symbol	Parameters	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
R _{ANA IN}	ANA IN Input Resistance	2.5	3	5	KΩ	
A _{PRE1}	Preamp Gain 1	20	23	26	dB	AGC = 0.0 V
A _{PRE2}	Preamp Gain 2		– 45	–15	dB	AGC = 2.5 V
A _{ARP}	ANA IN to SP+/- Gain	20	22	25	dB	
R _{AGC}	AGC Output Resistance	2.5	5	9.5	KΩ	
I _{PREH}	Preamp Out Source		– 2		mA	@ V _{OUT} = 1.0 V
I _{PREL}	Preamp In Sink		0.5		mA	@ V _{OUT} = 2.0 V

- NOTES:** 1. Typical values @ T_A = 25° C and 5.0 V.
2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100% tested.
3. V_{CCA} and V_{CCD} connected together.
4. REC, PLAYL, and PLAYE must be at V_{CCD}.
5. XCLK pin.

AC PARAMETERS (DIE)

Symbol	Characteristic	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
F _S	Sampling Frequency — ISD1416 — ISD1420			8 6.4	KHz KHz	(5) (5)
F _{CF}	Filter Pass Band — ISD1416 — ISD1420		3.3 2.6		KHz KHz	3 dB Roll-Off Point (3)(6) 3 dB Roll-Off Point (3)(6)
T _{REC}	Record Duration — ISD1416 — ISD1420	16 20			sec sec	
T _{PLAY}	Playback Duration — ISD1416 — ISD1420	16 20			sec sec	(5) (5)
T _{LED1}	RECLED ON Delay		5		msec	
T _{LED2}	RECLED OFF Delay — ISD1416 — ISD1420	30 40	38.9 48.6	95 110	msec msec	
T _{SET}	Address Setup Time	300			nsec	
T _{HOLD}	Address Hold Time	0			nsec	
T _{RPUD}	Rec. Power-Up Delay — ISD1416 — ISD1420		26 32		msec msec	
T _{RPDD}	Rec. Power-Down Delay — ISD1416 — ISD1420		26 32		msec msec	

AC PARAMETERS (DIE) – CONTINUED

Symbol	Characteristic	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
T _{PPUD}	Play Power-Up Delay — ISD1416		26		msec	
	— ISD1420		32		msec	
T _{PPDD}	Play Power-Down Delay — ISD1416		6.5		msec	
	— ISD1420		8.1		msec	
T _{EOM}	EOM Pulse Width — ISD1416		12.5		msec	
	— ISD1420		15.625		msec	
THD	Total Harmonic Distortion		1	3	%	@ 1 KHz
P _{OUT}	Speaker Output Power		12.2		mW	R _{EXT} = 16 Ω
V _{OUT}	Voltage Across Speaker Pins		1.25	2.5	V p-p	R _{EXT} = 600 Ω
V _{IN1}	MIC Input Voltage			20	mV	Peak-to-Peak ⁽⁴⁾
V _{IN2}	ANA IN Input Voltage			50	mV	Peak-to-Peak

- NOTES:
1.

Typical values @ T_A = 25° C and 5.0 V.
2.

All Min/Max limits are guaranteed by ISD via electrical testing or characterization.
Not all specifications are 100% tested.
3.

Low-frequency cutoff depends upon value of external capacitors (see Pin Descriptions).
4.

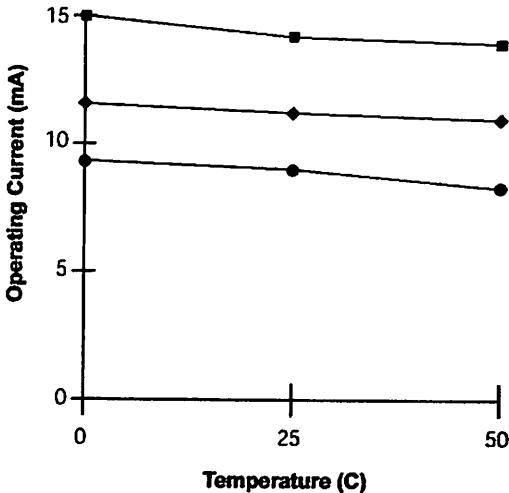
With 5.1 KΩ series resistor at ANA IN.
5.

Sampling frequency and Playback duration will vary as much as ±2.25% over the commercial temperature and voltage ranges. All devices will meet the maximum sampling frequency and minimum Playback duration parameters. For greater stability, an external clock can be utilized (see Pin Descriptions).
6.

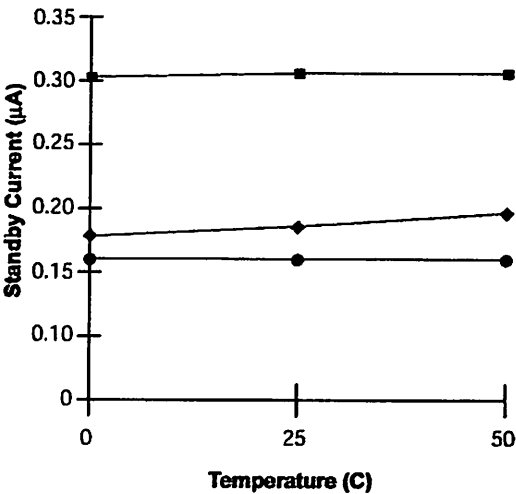
Filter specification applies to the antialiasing filter and to the smoothing filter.

TYPICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE (DIE)

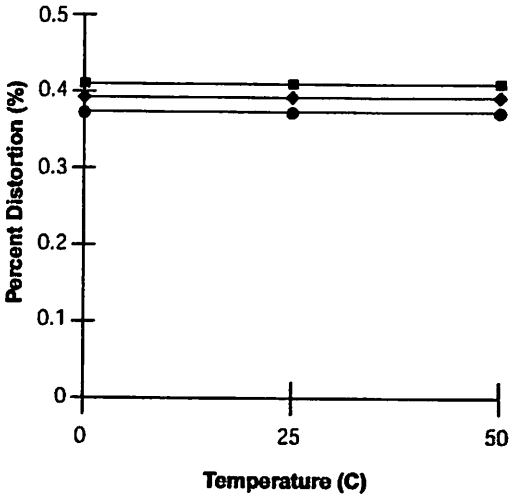
RECORD MODE OPERATING CURRENT (I_{CC})



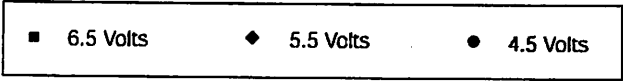
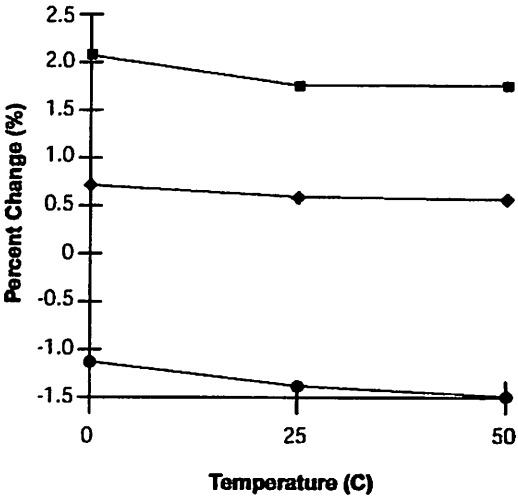
STANDBY CURRENT (I_{SB})



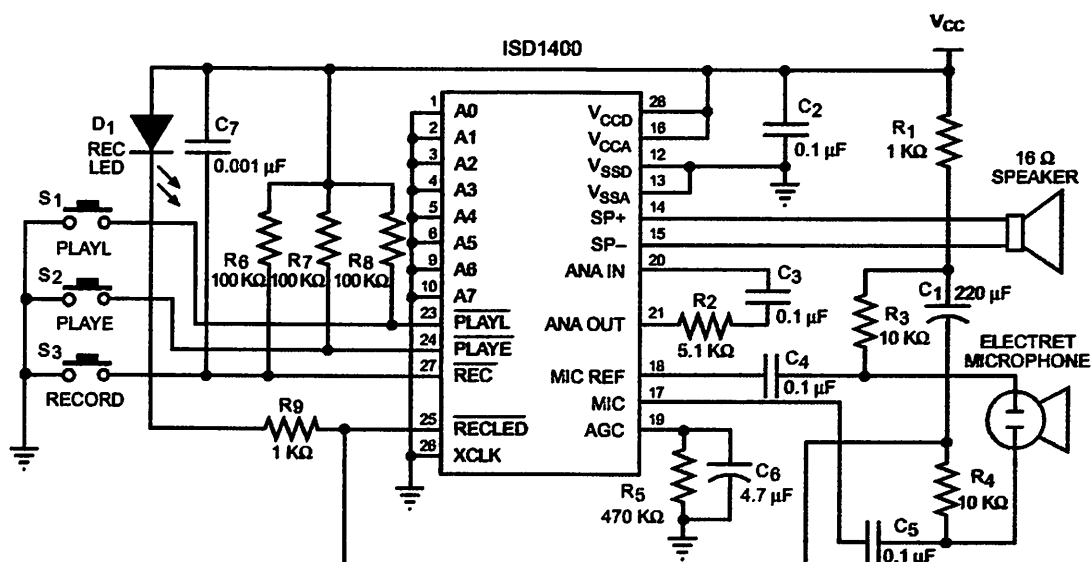
TOTAL HARMONIC DISTORTION



OSCILLATOR STABILITY



APPLICATION EXAMPLE



FUNCTIONAL DESCRIPTION EXAMPLE

The following example operating sequence demonstrates the functionality of the ISD1400 Series devices.

1. Record a message filling the address space.

Pulling the $\overline{\text{REC}}$ signal LOW initiates a Record cycle from the beginning of the message space. If $\overline{\text{REC}}$ is held LOW, the Recording continues until the message space has been filled. Once the message space is filled, Recording ceases. The device will automatically power down after $\overline{\text{REC}}$ is pulled HIGH.

2. Edge-activated playback.

Pulling the **PLAYE** signal LOW initiates a Playback cycle from the beginning of the message space or at a selected location. The rising edge of **PLAYE** has no effect on operation. If a Recording has filled the mes-

sage space, the entire message is played. When the device reaches the EOM marker, it automatically powers down. A subsequent falling edge on PLAYE initiates a new Play cycle from the start address.

3. Level-activated playback.

Pulling the $\overline{\text{PLAY}}$ signal LOW initiates a Playback cycle from the beginning of the message space or a selected location. If Recording has filled the message space, the entire message is played. When the device reaches the EOM marker, it automatically powers down. A subsequent falling edge on $\overline{\text{PLAY}}$ initiates a new Play cycle from the starting address.

4. Level-activated playback (truncated).

If $\overline{\text{PLAYL}}$ is pulled HIGH any time during the Playback cycle, the device stops playing and enters the power-down mode. A subsequent falling edge on $\overline{\text{PLAYL}}$ initiates a new Play cycle from the start address.

5. Record (interrupting playback).

The $\overline{\text{REC}}$ signal takes precedence over other operations. Any LOW-going transition on $\overline{\text{REC}}$ initiates a new Record operation from the beginning of the start address or at a selected location, regardless of any current operation in progress.

6. Record a message, partially filling the address space.

A record operation need not fill the entire message space. Releasing the $\overline{\text{REC}}$ signal HIGH before filling the message space causes the recording to stop and an EOM to be placed. The device powers down automatically.

7. Play back a message, partially filling the address space.

Pulling the $\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ signal LOW initiates a Playback cycle which is then completed when the EOM marker is encountered. Playback ceases and the device powers down.

8. $\overline{\text{RECLED}}$ operation.

The $\overline{\text{RECLED}}$ output pin provides an active-LOW signal which can be used to drive an LED as a "record-in-progress" indicator. It returns to a HIGH state when the $\overline{\text{REC}}$ pin is released HIGH or when the recording is completed due to the message space being filled. This pin also pulses LOW to indicate an EOM at the end of a message being played.

APPLICATIONS NOTE

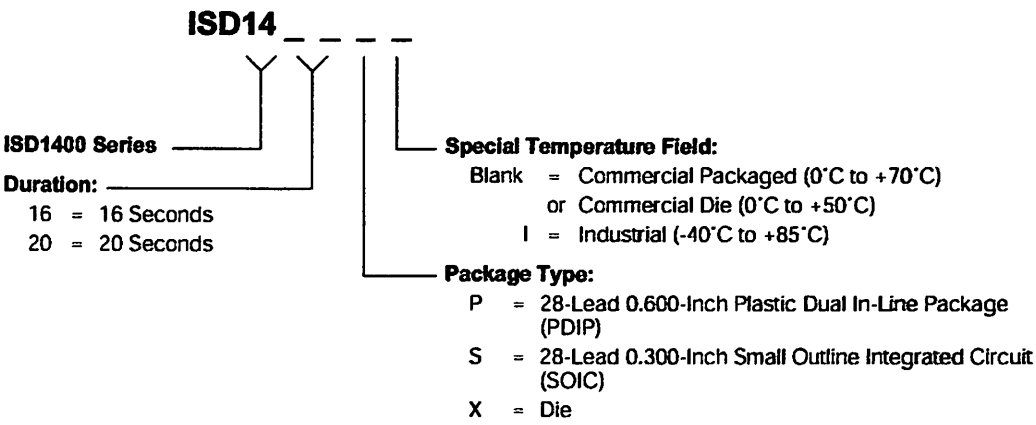
Some users may experience an unexpected recording taking place when their circuit is powered up, or the batteries are changed and V_{CC} rises faster than $\overline{\text{REC}}$. This undesired recording prevents playback of the previously recorded message. A spurious End Of Message (EOM) marker appears at the very beginning of the memory, preventing access to the original message, and nothing is played.

To prevent this occurrence, place a capacitor (approx. 0.001 μF) between the control pin ($\overline{\text{REC}}$) and V_{CC} . This pulls the control pin voltage up with V_{CC} as it rises. Once the voltage is HIGH, the pull-up device will keep the pin HIGH until intentionally pulled LOW, preventing the false EOM marker.

Since this anomaly depends on factors such as the capacitance of the user's printed circuit board, not all circuit designs will exhibit the spurious marker. However, it is recommended that the capacitor is included for design reliability. A more detailed explanation and resolution of this occurrence is described in the *ISD Application Notes and Design Manual* in this book.

ORDERING INFORMATION

Product Number Descriptor Key



1

When ordering ISD1400 Series devices, please refer to the following valid part numbers.

Part Number	Part Number
ISD1416P	ISD1420P
ISD1416PI	ISD1420PI
ISD1416S	ISD1420S
ISD1416SI	ISD1420SI
ISD1416X	ISD1420X

For the latest product information, access ISD's worldwide website at <http://www.isd.com>.

FEATURES

- Real-time clock (RTC) counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap-year compensation valid up to 2100
- 56-byte, battery-backed, nonvolatile (NV) RAM for data storage
- Two-wire serial interface
- Programmable squarewave output signal
- Automatic power-fail detect and switch circuitry
- Consumes less than 500nA in battery backup mode with oscillator running
- Optional industrial temperature range: -40°C to +85°C
- Available in 8-pin DIP or SOIC
- Underwriters Laboratory (UL) recognized

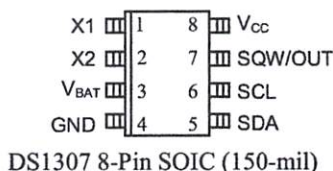
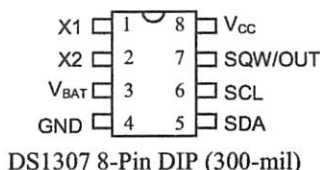
ORDERING INFORMATION

DS1307	8-Pin DIP (300-mil)
DS1307Z	8-Pin SOIC (150-mil)
DS1307N	8-Pin DIP (Industrial)
DS1307ZN	8-Pin SOIC (Industrial)

DESCRIPTION

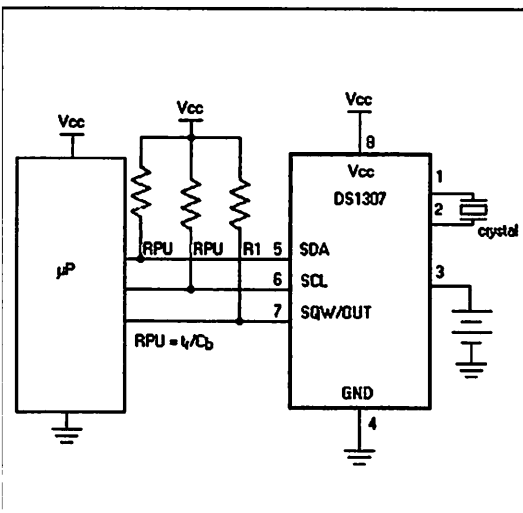
The DS1307 Serial Real-Time Clock is a low-power, full binary-coded decimal (BCD) clock/calendar with 56 bytes of NV SRAM. Address and data are transferred serially via a 2-wire, bi-directional bus. The clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with fewer than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with AM/PM indicator. The DS1307 has a built-in power sense circuit that detects power failures and automatically switches to the battery supply.

PIN ASSIGNMENT



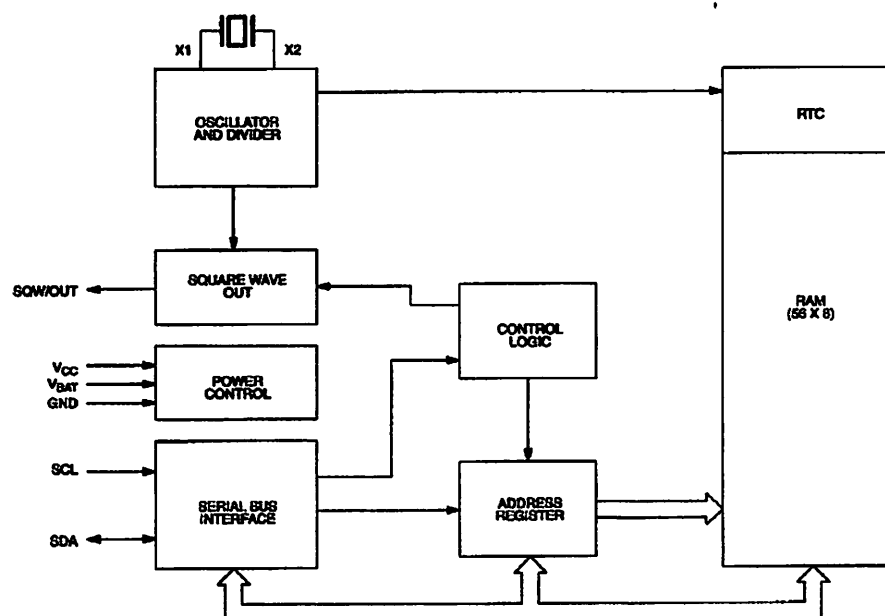
PIN DESCRIPTION

V _{CC}	- Primary Power Supply
X1, X2	- 32.768kHz Crystal Connection
V _{BAT}	- +3V Battery Input
GND	- Ground
SDA	- Serial Data
SCL	- Serial Clock
SQW/OUT	- Square Wave/Output Driver



The DS1307 operates as a slave device on the serial bus. Access is obtained by implementing a START condition and providing a device identification code followed by a register address. Subsequent registers can be accessed sequentially until a STOP condition is executed. When V_{CC} falls below $1.25 \times V_{BAT}$ the device terminates an access in progress and resets the device address counter. Inputs to the device will not be recognized at this time to prevent erroneous data from being written to the device from an out of tolerance system. When V_{CC} falls below V_{BAT} the device switches into a low-current battery backup mode. Upon power-up, the device switches from battery to V_{CC} when V_{CC} is greater than $V_{BAT} + 0.2V$ and recognizes inputs when V_{CC} is greater than $1.25 \times V_{BAT}$. The block diagram in Figure 1 shows the main elements of the serial RTC.

S1307 BLOCK DIAGRAM Figure 1



SIGNAL DESCRIPTIONS

V_{CC}, GND – DC power is provided to the device on these pins. V_{CC} is the +5V input. When 5V is applied within normal limits, the device is fully accessible and data can be written and read. When a 3V battery is connected to the device and V_{CC} is below $1.25 \times V_{BAT}$, reads and writes are inhibited. However, the timekeeping function continues unaffected by the lower input voltage. As V_{CC} falls below V_{BAT} the RAM and timekeeper are switched over to the external power supply (nominal 3.0V DC) at V_{BAT}.

V_{BAT} – Battery input for any standard 3V lithium cell or other energy source. Battery voltage must be held between 2.0V and 3.5V for proper operation. The nominal write protect trip point voltage at which access to the RTC and user RAM is denied is set by the internal circuitry as $1.25 \times V_{BAT}$ nominal. A lithium battery with 48mAh or greater will back up the DS1307 for more than 10 years in the absence of power at 25°C. UL recognized to ensure against reverse charging current when used in conjunction with a lithium battery.

See “Conditions of Acceptability” at <http://www.maxim-ic.com/TechSupport/QA/ntrl.htm>.

SCL (Serial Clock Input) – SCL is used to synchronize data movement on the serial interface.

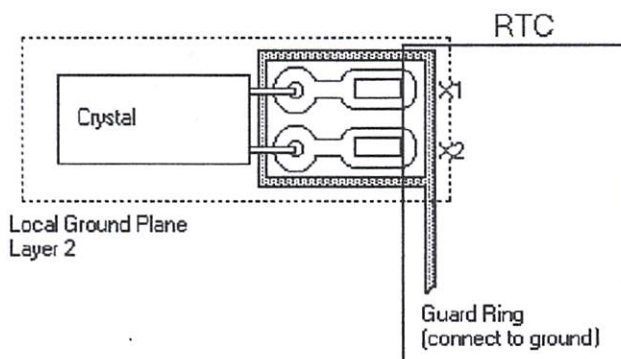
SDA (Serial Data Input/Output) – SDA is the input/output pin for the 2-wire serial interface. The SDA pin is open drain which requires an external pullup resistor.

SQW/OUT (Square Wave/Output Driver) – When enabled, the SQWE bit set to 1, the SQW/OUT pin outputs one of four square wave frequencies (1Hz, 4kHz, 8kHz, 32kHz). The SQW/OUT pin is open drain and requires an external pull-up resistor. SQW/OUT will operate with either V_{cc} or V_{bat} applied.

X1, X2 – Connections for a standard 32.768kHz quartz crystal. The internal oscillator circuitry is designed for operation with a crystal having a specified load capacitance (CL) of 12.5pF.

For more information on crystal selection and crystal layout considerations, please consult Application Note 58, “Crystal Considerations with Dallas Real-Time Clocks.” The DS1307 can also be driven by an external 32.768kHz oscillator. In this configuration, the X1 pin is connected to the external oscillator signal and the X2 pin is floated.

RECOMMENDED LAYOUT FOR CRYSTAL



CLOCK ACCURACY

The accuracy of the clock is dependent upon the accuracy of the crystal and the accuracy of the match between the capacitive load of the oscillator circuit and the capacitive load for which the crystal was trimmed. Additional error will be added by crystal frequency drift caused by temperature shifts. External circuit noise coupled into the oscillator circuit may result in the clock running fast. See Application Note 3, "Crystal Considerations with Dallas Real-Time Clocks" for detailed information.

Please review Application Note 95, "Interfacing the DS1307 with a 8051-Compatible Microcontroller" for additional information.

RTC AND RAM ADDRESS MAP

The address map for the RTC and RAM registers of the DS1307 is shown in Figure 2. The RTC registers are located in address locations 00h to 07h. The RAM registers are located in address locations 08h to 3Fh. During a multi-byte access, when the address pointer reaches 3Fh, the end of RAM space, it wraps around to location 00h, the beginning of the clock space.

DS1307 ADDRESS MAP Figure 2

00H	SECONDS
	MINUTES
	HOURS
	DAY
	DATE
	MONTH
	YEAR
07H	CONTROL
08H	RAM
3FH	56 x 8

CLOCK AND CALENDAR

The time and calendar information is obtained by reading the appropriate register bytes. The RTC registers are illustrated in Figure 3. The time and calendar are set or initialized by writing the appropriate register bytes. The contents of the time and calendar registers are in the BCD format. Bit 7 of register 0 is the clock halt (CH) bit. When this bit is set to a 1, the oscillator is disabled. When cleared to a 0, the oscillator is enabled.

Please note that the initial power-on state of all registers is not defined. Therefore, it is important to enable the oscillator (CH bit = 0) during initial configuration.

The DS1307 can be run in either 12-hour or 24-hour mode. Bit 6 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10 hour bit (20-23 hours).

On a 2-wire START, the current time is transferred to a second set of registers. The time information is read from these secondary registers, while the clock may continue to run. This eliminates the need to re-read the registers in case of an update of the main registers during a read.

S1307 TIMEKEEPER REGISTERS Figure 3

	BIT7							BIT0	
00H	CH	10 SECONDS			SECONDS				00-59
	0	10 MINUTES			MINUTES				00-59
	0	12 24	10 HR A/P	10 HR	HOURS				01-12 00-23
	0	0	0	0	0	DAY			1-7
	0	0	10 DATE		DATE				01-28/29 01-30 01-31
	0	0	0	10 MONTH	MONTH				01-12
	10 YEAR				YEAR				00-99
07H	OUT	0	0	SQWE	0	0	RS1	RS0	

ONTROL REGISTER

ie DS1307 control register is used to control the operation of the SQW/OUT pin.

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OUT	0	0	SQWE	0	0	RS1	RS0

UT (Output control): This bit controls the output level of the SQW/OUT pin when the square wave output is disabled. If SQWE = 0, the logic level on the SQW/OUT pin is 1 if OUT = 1 and is 0 if OUT = 0.

SQWE (Square Wave Enable): This bit, when set to a logic 1, will enable the oscillator output. The frequency of the square wave output depends upon the value of the RS0 and RS1 bits. With the square wave output set to 1Hz, the clock registers update on the falling edge of the square wave.

RS (Rate Select): These bits control the frequency of the square wave output when the square wave output has been enabled. Table 1 lists the square wave frequencies that can be selected with the RS bits.

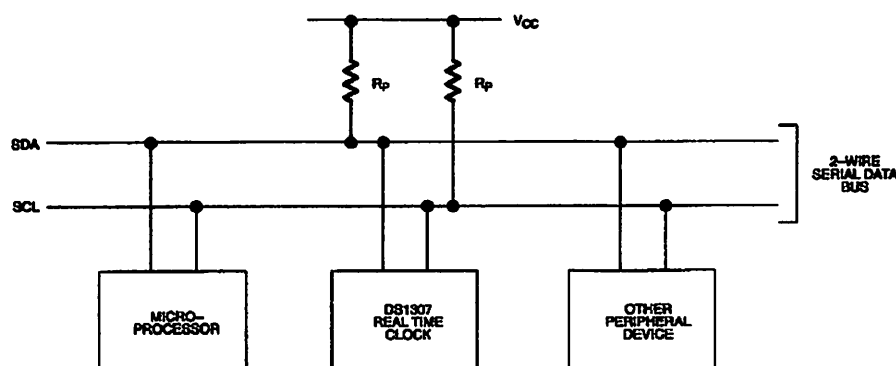
SQUAREWAVE OUTPUT FREQUENCY Table 1

RS1	RS0	SQW OUTPUT FREQUENCY
0	0	1Hz
0	1	4.096kHz
1	0	8.192kHz
1	1	32.768kHz

2-WIRE SERIAL DATA BUS

The DS1307 supports a bi-directional, 2-wire bus and data transmission protocol. A device that sends data onto the bus is defined as a transmitter and a device receiving data as a receiver. The device that controls the message is called a master. The devices that are controlled by the master are referred to as slaves. The bus must be controlled by a master device that generates the serial clock (SCL), controls the bus access, and generates the START and STOP conditions. The DS1307 operates as a slave on the 2-wire bus. A typical bus configuration using this 2-wire protocol is shown in Figure 4.

TYPICAL 2-WIRE BUS CONFIGURATION Figure 4



Figures 5, 6, and 7 detail how data is transferred on the 2-wire bus.

Data transfer may be initiated only when the bus is not busy.

During data transfer, the data line must remain stable whenever the clock line is HIGH. Changes in the data line while the clock line is high will be interpreted as control signals.

Accordingly, the following bus conditions have been defined:

Bus not busy: Both data and clock lines remain HIGH.

Start data transfer: A change in the state of the data line, from HIGH to LOW, while the clock is HIGH, defines a START condition.

Stop data transfer: A change in the state of the data line, from LOW to HIGH, while the clock line is HIGH, defines the STOP condition.

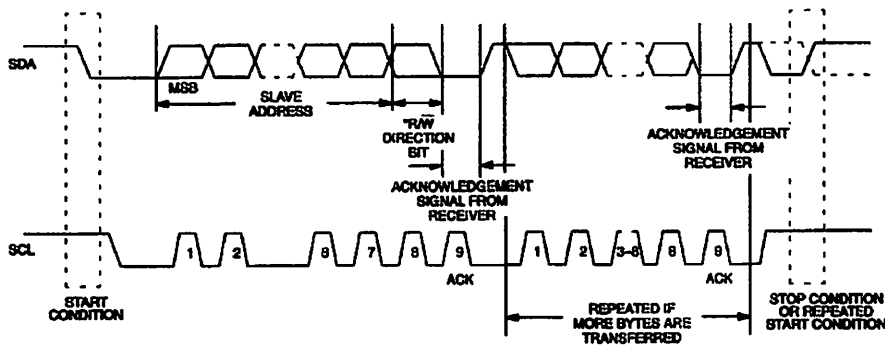
Data valid: The state of the data line represents valid data when, after a START condition, the data line is stable for the duration of the HIGH period of the clock signal. The data on the line must be changed during the LOW period of the clock signal. There is one clock pulse per bit of data.

Each data transfer is initiated with a START condition and terminated with a STOP condition. The number of data bytes transferred between START and STOP conditions is not limited, and is determined by the master device. The information is transferred byte-wise and each receiver acknowledges with a ninth bit. Within the 2-wire bus specifications a regular mode (100kHz clock rate) and a fast mode (400kHz clock rate) are defined. The DS1307 operates in the regular mode (100kHz) only.

Knowledge: Each receiving device, when addressed, is obliged to generate an acknowledge after the reception of each byte. The master device must generate an extra clock pulse which is associated with its acknowledge bit.

device that acknowledges must pull down the SDA line during the acknowledge clock pulse in such a way that the SDA line is stable LOW during the HIGH period of the acknowledge related clock pulse. Of course, setup and hold times must be taken into account. A master must signal an end of data to the slave by not generating an acknowledge bit on the last byte that has been clocked out of the slave. In this case, the slave must leave the data line HIGH to enable the master to generate the STOP condition.

DATA TRANSFER ON 2-WIRE SERIAL BUS Figure 5



Depending upon the state of the R/\overline{W} bit, two types of data transfer are possible:

Data transfer from a master transmitter to a slave receiver. The first byte transmitted by the master is the slave address. Next follows a number of data bytes. The slave returns an acknowledge bit after each received byte. Data is transferred with the most significant bit (MSB) first.

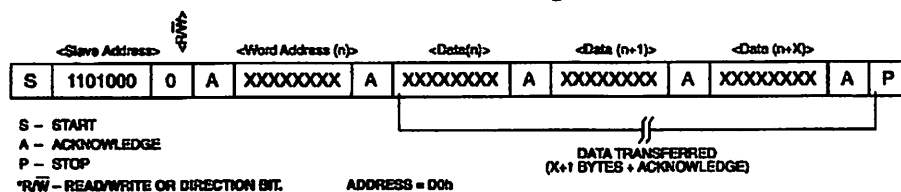
Data transfer from a slave transmitter to a master receiver. The first byte (the slave address) is transmitted by the master. The slave then returns an acknowledge bit. This is followed by the slave transmitting a number of data bytes. The master returns an acknowledge bit after all received bytes other than the last byte. At the end of the last received byte, a “not acknowledge” is returned.

The master device generates all of the serial clock pulses and the START and STOP conditions. A transfer is ended with a STOP condition or with a repeated START condition. Since a repeated START condition is also the beginning of the next serial transfer, the bus will not be released. Data is transferred with the most significant bit (MSB) first.

the DS1307 may operate in the following two modes:

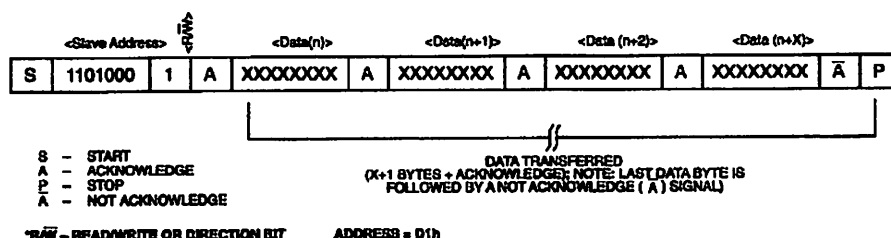
Slave receiver mode (DS1307 write mode): Serial data and clock are received through SDA and SCL. After each byte is received an acknowledge bit is transmitted. START and STOP conditions are recognized as the beginning and end of a serial transfer. Address recognition is performed by hardware after reception of the slave address and *direction bit (See Figure 6). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7 bit DS1307 address, which is 1101000, followed by the *direction bit ($\overline{R/\overline{W}}$) which, for a write, is a 0. After receiving and decoding the address byte the device outputs an acknowledge on the SDA line. After the DS1307 acknowledges the slave address + write bit, the master transmits a register address to the DS1307. This will set the register pointer on the DS1307. The master will then begin transmitting each byte of data with the DS1307 acknowledging each byte received. The master will generate a stop condition to terminate the data write.

ATA WRITE – SLAVE RECEIVER MODE Figure 6



Slave transmitter mode (DS1307 read mode): The first byte is received and handled as in the slave receiver mode. However, in this mode, the *direction bit will indicate that the transfer direction is reversed. Serial data is transmitted on SDA by the DS1307 while the serial clock is input on SCL. START and STOP conditions are recognized as the beginning and end of a serial transfer (See Figure 7). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7-bit DS1307 address, which is 1101000, followed by the *direction bit ($\overline{R/\overline{W}}$) which, for a read, is a 1. After receiving and decoding the address byte the device inputs an acknowledge on the SDA line. The DS1307 then begins to transmit data starting with the register address pointed to by the register pointer. If the register pointer is not written to before the initiation of a read mode the first address that is read is the last one stored in the register pointer. The DS1307 must receive a “not acknowledge” to end a read.

ATA READ – SLAVE TRANSMITTER MODE Figure 7



ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground	-0.5V to +7.0V
Storage Temperature	-55°C to +125°C
Soldering Temperature	260°C for 10 seconds DIP
	See JPC/JEDEC Standard J-STD-020A for Surface Mount Devices

This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

Range	Temperature	V _{CC}
Commercial	0°C to +70°C	4.5V to 5.5V V _{CC1}
Industrial	-40°C to +85°C	4.5V to 5.5V V _{CC1}

RECOMMENDED DC OPERATING CONDITIONS

(Over the operating range*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V _{CC}	4.5	5.0	5.5	V	
Logic 1	V _{IH}	2.2		V _{CC} + 0.3	V	
Logic 0	V _{IL}	-0.5		+0.8	V	
V _{BAT} Battery Voltage	V _{BAT}	2.0		3.5	V	

Unless otherwise specified.

DC ELECTRICAL CHARACTERISTICS

(Over the operating range*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage (SCL)	I _{LI}			1	μA	
I/O Leakage (SDA & QW/OUT)	I _{LO}			1	μA	
Logic 0 Output (I _{OL} = 5mA)	V _{OL}			0.4	V	
Active Supply Current	I _{CCA}			1.5	mA	7
Standby Current	I _{CCS}			200	μA	1
Battery Current (OSC ON); QW/OUT OFF	I _{BAT1}		300	500	nA	2
Battery Current (OSC ON); QW/OUT ON (32kHz)	I _{BAT2}		480	800	nA	
Power-Fail Voltage	V _{PF}	1.216 x V _{BAT}	1.25 x V _{BAT}	1.284 x V _{BAT}	V	8

Unless otherwise specified.

C ELECTRICAL CHARACTERISTICS

(Over the operating range*)

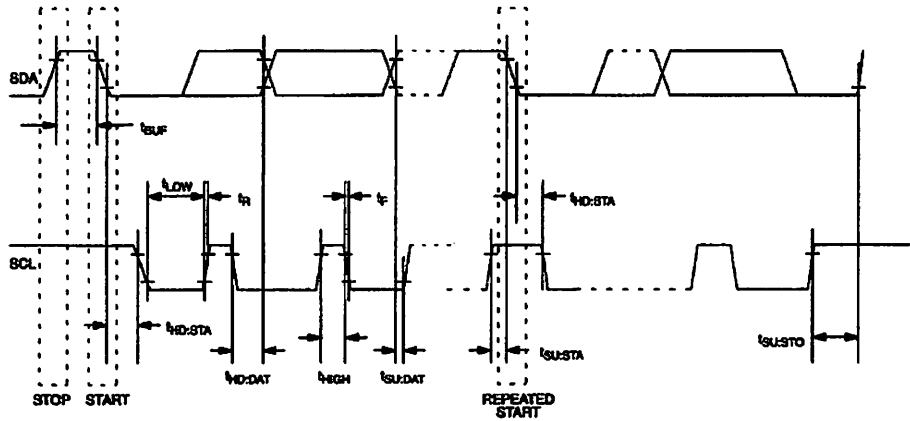
PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
SCL Clock Frequency	f _{SCL}	0		100	kHz	
Bus Free Time Between a STOP and START Condition	t _{BUF}	4.7			μs	
Hold Time (Repeated) START Condition	t _{HD:STA}	4.0			μs	3
LOW Period of SCL Clock	t _{LOW}	4.7			μs	
HIGH Period of SCL Clock	t _{HIGH}	4.0			μs	
Set-up Time for a Repeated START Condition	t _{SU:STA}	4.7			μs	
Data Hold Time	t _{HD:DAT}	0			μs	4,5
Data Set-up Time	t _{SU:DAT}	250			ns	
Rise Time of Both SDA and SCL Signals	t _R			1000	ns	
Fall Time of Both SDA and SCL Signals	t _F			300	ns	
Set-up Time for STOP Condition	t _{SU:STO}	4.7			μs	
Capacitive Load for each Bus Line	C _B			400	pF	6
IO Capacitance (T _A = 25°C)	C _{I/O}		10		pF	
Crystal Specified Load Capacitance (T _A = 25°C)			12.5		pF	

*Unless otherwise specified.

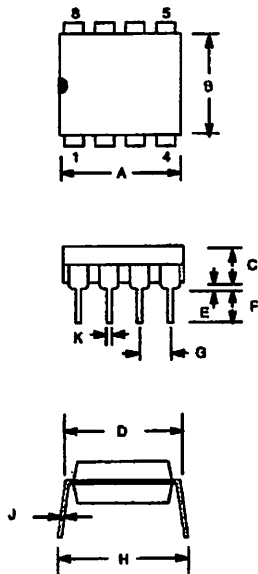
NOTES:

- I_{CCS} specified with V_{CC} = 5.0V and SDA, SCL = 5.0V.
- V_{CC} = 0V, V_{BAT} = 3V.
- After this period, the first clock pulse is generated.
- A device must internally provide a hold time of at least 300ns for the SDA signal (referred to the V_{IHMIN} of the SCL signal) in order to bridge the undefined region of the falling edge of SCL.
- The maximum t_{HD:DAT} has only to be met if the device does not stretch the LOW period (t_{LOW}) of the SCL signal.
- C_B – Total capacitance of one bus line in pF.
- I_{CCA} – SCL clocking at max frequency = 100kHz.
- V_{PF} measured at V_{BAT} = 3.0V.

TIMING DIAGRAM Figure 8

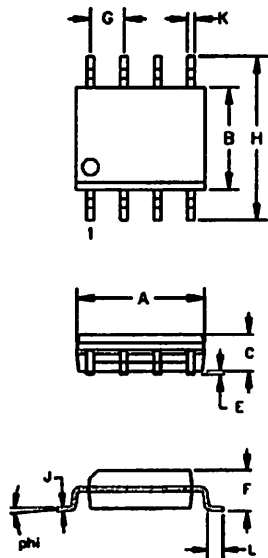


S1307 64 X 8 SERIAL REAL-TIME CLOCK
-PIN DIP MECHANICAL DIMENSIONS



PKG	8-PIN	
DIM	MIN	MAX
A IN.	0.360	0.400
MM	9.14	10.16
B IN.	0.240	0.260
MM	6.10	6.60
C IN.	0.120	0.140
MM	3.05	3.56
D IN.	0.300	0.325
MM	7.62	8.26
E IN.	0.015	0.040
MM	0.38	1.02
F IN.	0.120	0.140
MM	3.04	3.56
G IN.	0.090	0.110
MM	2.29	2.79
H IN.	0.320	0.370
MM	8.13	9.40
J IN.	0.008	0.012
MM	0.20	0.30
K IN.	0.015	0.021
MM	0.38	0.53

S1307Z 64 X 8 SERIAL REAL-TIME CLOCK
-PIN SOIC (150-MIL) MECHANICAL DIMENSIONS



PKG	8-PIN (150 MIL)	
	DIM	MIN MAX
A	IN.	0.188 0.196
	MM	4.78 4.98
B	IN.	0.150 0.158
	MM	3.81 4.01
C	IN.	0.048 0.062
	MM	1.22 1.57
E	IN.	0.004 0.010
	MM	0.10 0.25
F	IN.	0.053 0.069
	MM	1.35 1.75
G	IN.	0.050 BSC
	MM	1.27 BSC
H	IN.	0.230 0.244
	MM	5.84 6.20
J	IN.	0.007 0.011
	MM	0.18 0.28
K	IN.	0.012 0.020
	MM	0.30 0.51
L	IN.	0.016 0.050
	MM	0.41 1.27
phi	IN.	0° 8°

56-G2008-001

LCM

Liquid Crystal Display Modules

Seiko Instruments GmbH



MOJ

asubow yagel / Lucy O. Lapin

EdmO zheromh / olieS



Dot Matrix Liquid Crystal Display Modules

CHARACTER TYPE

• FEATURES :

- Slim, light weight and low power consumption
- High contrast and wide viewing angle
- Built-in controller for easy interfacing
- LCD modules with built-in EL or LED backlight



M1641



L1642



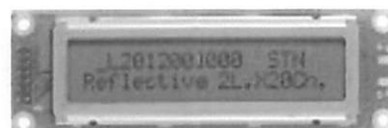
L1614



M1632



L1652



L2012

• SPECIFICATIONS :

		Standard products		Products of optional specification		
Character Format (character x line)		16 x 1	16 x 2	16 x 2	16 x 2	16 x 4
Model		M1641	M1632	L1642	L1652	L1614
Backlight		M16410AS	M16320AS	L164200J000S	L165200J200S	L161400J000S
Backlight (wide temp)		M16419DWS	M16329DWS	L164221J000S	L165221J200S	L161421J000S
Backlight (wide temp)		M16417DYS	M16327DYS	L1642B1J000S	L1652B1J200S	L1614B1J000S
Backlight (wide temp)		M16410CS	M16320CS	L164200L000S	L165200L200S	L161400L000S
Backlight (wide temp)		M16417JYS	M16327JYS	L1642B1L000S	L1652B1L200S	L1614B1L000S
Character font		5x7 dots + cursor	5x7 dots + cursor	5x7 dots + cursor	5x7 dots + cursor	5x7 dots + cursor
Module size (HxV) mm	Reflective	80,0 x 36,0 x 11,3	85,0 x 30,0 x 10,1	80,0 x 36,0 x 11,3	122,0 x 44,0 x 11,3	87,0 x 60,0 x 11,6
	EL backlight	80,0 x 36,0 x 11,3	85,0 x 30,0 x 10,1	80,0 x 36,0 x 11,3	122,0 x 44,0 x 11,3	87,0 x 60,0 x 11,6
	LED backlight	80,0 x 36,0 x 15,8	80,0 x 30,0 x 15,8	80,0 x 36,0 x 15,8	122,0 x 44,0 x 15,8	87,0 x 60,0 x 15,8
Viewing area (HxV) mm		64,5 x 13,8	62,0 x 16,0	64,5 x 13,8	99,0 x 24,0	61,8 x 25,2
Character size (HxV) mm *1		3,07 x 5,73	2,78 x 4,27	2,95 x 3,80	4,84 x 8,06	2,95 x 4,15
Module size (HxV) mm		0,55 x 0,75	0,50 x 0,55	0,50 x 0,55	0,92 x 1,10	0,55 x 0,55
Operating voltage (VDD-VSS) V		+5 V	+5 V	+5 V	+5 V	+5 V
Current consumption (mA) typ	IDD	1,5	2,0	1,6	2,0	2,7
	ILC *4	0,2	0,2	0,3	0,4	1,1
Driving method (duty)		1/16	1/16	1/16	1/16	1/16
Built-in LSI		KS0066 or equivalent	KS0066 MSM5839 or equivalent	KS0066 MSM5839 or equivalent	KS0066 MSM5839 or equivalent	KS0066 KS0063 or equivalent
Operating temperature (°C)	normal temp.	0 to +50	0 to +50	0 to +50	0 to +50	0 to +50
	wide temp. *2	-20 to +70	-20 to +70	-20 to +70	-20 to +70	-20 to +70
Storage temperature (°C)	normal temp.	-20 to +60	-20 to +60	-20 to +60	-20 to +60	-20 to +60
	wide temp.	-30 to +80	-30 to +80	-30 to +80	-30 to +80	-30 to +80
Light typ.)	Reflective	25	25	25	50	50
	EL backlight	30	30	30	55	55
	LED backlight	35	40	35	65	65
Parameters	Model	5S	5S	5S	5C	5A
	Power supply (V)	+5,0	+5,0	+5,0	+5,0	+5,0
	Current consumption (mA) *3	10	10	10	35	45
Backlight	Forward current consumption (mA)	100	112	100	240	200
	Forward input voltage (V typ.)	+4,1	+4,1	+4,1	+4,1	+4,1

Excluding cursor H : Horizontal V : Vertical T : Thickness (max)

With external temperature compensation

Including EL backlight

Based on normal temperature range

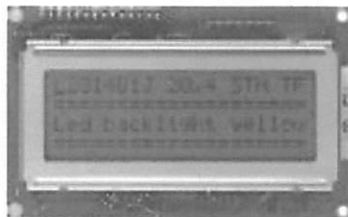
Our policy is one of continuous improvements we reserve the right to change the specifications for the products in the catalogue without notice.



L2022



L2432



L2014




L4042



M4024

• SPECIFICATIONS :

 : Standard products

 : Products of optional specification

Character Format (character x line)		20 x 2	20 x 4	24 x 2	40 x 2	40 x 4
Model		L2022	L2014	L2432	L4042	M4024
Reflective		-	L201400J000S	L243200J000S	L404200J000S	M40240AS
EL backlight		-	L201421J000S	L243221J000S	L404221J000S	M40249DWS
LED backlight		-	L2014B1J000S	L2432B1J000S	L4042B1J000S	M40247DYS
Reflective (wide temp)		L202200P000S	L201400L000S	L243200L000S	L404200L000S	M40240CS
LED backlight (wide temp)		L2022B1P000S	L2014B1L000S	L2432B1L000S	L4042B1L000S	M40247JYS
Character font		5x7 dots + cursor	5x7 dots + cursor	5x7 dots + cursor	5x7 dots + cursor	5x7 dots + cursor
Module size (HxVxT) mm	Reflective	180,0 x 40,0 x 10,5	98,0 x 60,0 x 11,6	118,0 x 36,0 x 11,3	182,0 x 33,5 x 11,3	190,0 x 54,0 x 10,1
	EL backlight	180,0 x 40,0 x 10,5	98,0 x 60,0 x 11,6	118,0 x 36,0 x 11,3	182,0 x 33,5 x 11,3	190,0 x 54,0 x 10,1
	LED backlight	180,0 x 40,0 x 14,8	98,0 x 60,0 x 15,8	118,0 x 36,0 x 15,8	182,0 x 33,5 x 16,3	190,0 x 54,0 x 16,3
Viewing area (HxV) mm		149,0 x 23,0	76,0 x 25,2	94,5 x 17,8	154,4 x 15,8	147,0 x 29,5
Character size (HxV) mm *1		6,00 x 9,66	2,95 x 4,15	3,20 x 4,85	3,20 x 4,85	2,78 x 4,27
Dot size (HxV) mm		1,12 x 1,12	0,55 x 0,55	0,60 x 0,65	0,60 x 0,65	0,50 x 0,55
Power supply voltage (VDD-VSS) V		+ 5 V	+ 5 V	+ 5 V	+ 5 V	+ 5 V
Current consumption (mA,typ)	IDD	4,2	2,9	2,5	3,0	8,0
	ILC *4	2,6	1,2	0,5	1,0	3,0
Driving method (duty)		1/16	1/16	1/16	1/16	1/16
Built-in LSI		KS0066 KS0063 or equivalent	KS0066 MSM5839 or equivalent	KS0066 KS0063 or equivalent	KS0066 KS0063 or equivalent	KS0066 MSM5839 or equivalent
Operating temperature (°C)	normal temp.	-	0 to + 50	0 to + 50	0 to + 50	0 to + 50
	wide temp. *2	- 20 to + 70	- 20 to + 70	- 20 to + 70	- 20 to + 70	- 20 to + 70
Storage temperature (°C)	normal temp.	-	- 20 to + 60	- 20 to + 60	- 20 to + 60	- 20 to + 60
	wide temp.	- 30 to + 80	- 30 to + 80	- 30 to + 80	- 30 to + 80	- 30 to + 80
Weight (g, typ.)	Reflective	80	55	40	70	90
	EL backlight	-	60	45	75	105
	LED backlight	110	70	60	95	140
Inverters for EL	Model	-	5A	5A	5C	5D
	Power supply (V)	+ 5.0	+ 5.0	+ 5.0	+ 5.0	+ 5.0
	current consumption (mA) *3	-	45	45	25	80
LED backlight	Forward current consumption (mA)	320	240	150	260	480
	Forward input voltage (V,typ.)	+ 4,1	+ 4,1	+ 4,1	+ 4,1	+ 4,1

*1 : Excluding cursor

H : Horizontal

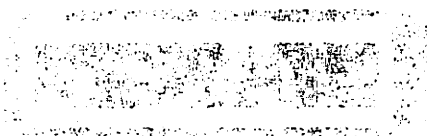
V : Vertical

T : Thickness (max)

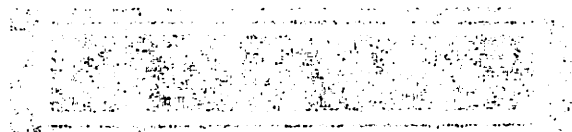
*2 : With external temperature compensation

*3 : Including EL backlight

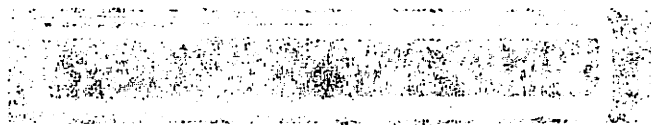
*4 : Based on normal temperature range



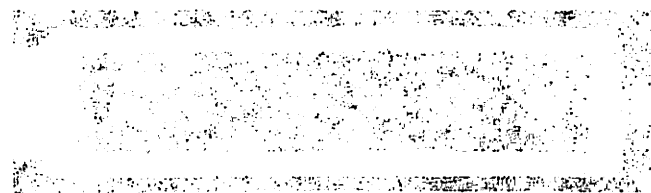
100



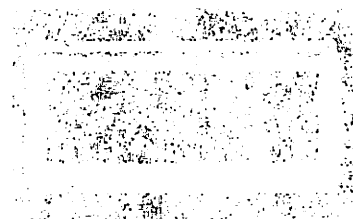
.....)



1995, 1996, 1997, 1998, 1999, 2000, 2001, 2002, 2003, 2004, 2005, 2006, 2007, 2008, 2009, 2010, 2011, 2012, 2013, 2014, 2015, 2016, 2017, 2018, 2019, 2020, 2021, 2022, 2023, 2024, 2025, 2026, 2027, 2028, 2029, 2030, 2031, 2032, 2033, 2034, 2035, 2036, 2037, 2038, 2039, 2040, 2041, 2042, 2043, 2044, 2045, 2046, 2047, 2048, 2049, 2050, 2051, 2052, 2053, 2054, 2055, 2056, 2057, 2058, 2059, 2060, 2061, 2062, 2063, 2064, 2065, 2066, 2067, 2068, 2069, 2070, 2071, 2072, 2073, 2074, 2075, 2076, 2077, 2078, 2079, 2080, 2081, 2082, 2083, 2084, 2085, 2086, 2087, 2088, 2089, 2090, 2091, 2092, 2093, 2094, 2095, 2096, 2097, 2098, 2099, 2100, 2101, 2102, 2103, 2104, 2105, 2106, 2107, 2108, 2109, 2110, 2111, 2112, 2113, 2114, 2115, 2116, 2117, 2118, 2119, 2120, 2121, 2122, 2123, 2124, 2125, 2126, 2127, 2128, 2129, 2130, 2131, 2132, 2133, 2134, 2135, 2136, 2137, 2138, 2139, 2140, 2141, 2142, 2143, 2144, 2145, 2146, 2147, 2148, 2149, 2150, 2151, 2152, 2153, 2154, 2155, 2156, 2157, 2158, 2159, 2160, 2161, 2162, 2163, 2164, 2165, 2166, 2167, 2168, 2169, 2170, 2171, 2172, 2173, 2174, 2175, 2176, 2177, 2178, 2179, 2180, 2181, 2182, 2183, 2184, 2185, 2186, 2187, 2188, 2189, 2190, 2191, 2192, 2193, 2194, 2195, 2196, 2197, 2198, 2199, 2200, 2201, 2202, 2203, 2204, 2205, 2206, 2207, 2208, 2209, 2210, 2211, 2212, 2213, 2214, 2215, 2216, 2217, 2218, 2219, 2220, 2221, 2222, 2223, 2224, 2225, 2226, 2227, 2228, 2229, 2230, 2231, 2232, 2233, 2234, 2235, 2236, 2237, 2238, 2239, 2240, 2241, 2242, 2243, 2244, 2245, 2246, 2247, 2248, 2249, 2250, 2251, 2252, 2253, 2254, 2255, 2256, 2257, 2258, 2259, 2260, 2261, 2262, 2263, 2264, 2265, 2266, 2267, 2268, 2269, 2270, 2271, 2272, 2273, 2274, 2275, 2276, 2277, 2278, 2279, 2280, 2281, 2282, 2283, 2284, 2285, 2286, 2287, 2288, 2289, 2290, 2291, 2292, 2293, 2294, 2295, 2296, 2297, 2298, 2299, 2300, 2301, 2302, 2303, 2304, 2305, 2306, 2307, 2308, 2309, 2310, 2311, 2312, 2313, 2314, 2315, 2316, 2317, 2318, 2319, 2320, 2321, 2322, 2323, 2324, 2325, 2326, 2327, 2328, 2329, 2330, 2331, 2332, 2333, 2334, 2335, 2336, 2337, 2338, 2339, 2340, 2341, 2342, 2343, 2344, 2345, 2346, 2347, 2348, 2349, 2350, 2351, 2352, 2353, 2354, 2355, 2356, 2357, 2358, 2359, 2360, 2361, 2362, 2363, 2364, 2365, 2366, 2367, 2368, 2369, 2370, 2371, 2372, 2373, 2374, 2375, 2376, 2377, 2378, 2379, 2380, 2381, 2382, 2383, 2384, 2385, 2386, 2387, 2388, 2389, 2390, 2391, 2392, 2393, 2394, 2395, 2396, 2397, 2398, 2399, 2400, 2401, 2402, 2403, 2404, 2405, 2406, 2407, 2408, 2409, 2410, 2411, 2412, 2413, 2414, 2415, 2416, 2417, 2418, 2419, 2420, 2421, 2422, 2423, 2424, 2425, 2426, 2427, 2428, 2429, 2430, 2431, 2432, 2433, 2434, 2435, 2436, 2437, 2438, 2439, 2440, 2441, 2442, 2443, 2444, 2445, 2446, 2447, 2448, 2449, 2450, 2451, 2452, 2453, 2454, 2455, 2456, 2457, 2458, 2459, 2460, 2461, 2462, 2463, 2464, 2465, 2466, 2467, 2468, 2469, 2470, 2471, 2472, 2473, 2474, 2475, 2476, 2477, 2478, 2479, 2480, 2481, 2482, 2483, 2484, 2485, 2486, 2487, 2488, 2489, 2490, 2491, 2492, 2493, 2494, 2495, 2496, 2497, 2498, 2499, 2500, 2501, 2502, 2503, 2504, 2505, 2506, 2507, 2508, 2509, 2510, 2511, 2512, 2513, 2514, 2515, 2516, 2517, 2518, 2519, 2520, 2521, 2522, 2523, 2524, 2525, 2526, 2527, 2528, 2529, 2530, 2531, 2532, 2533, 2534, 2535, 2536, 2537, 2538, 2539, 2540, 2541, 2542, 2543, 2544, 2545, 2546, 2547, 2548, 2549, 2550, 2551, 2552, 2553, 2554, 2555, 2556, 2557, 2558, 2559, 2560, 2561, 2562, 2563, 2564, 2565, 2566, 2567, 2568, 2569, 2570, 2571, 2572, 2573, 2574, 2575, 2576, 2577, 2578, 2579, 2580, 2581, 2582, 2583, 2584, 2585, 2586, 2587, 2588, 2589, 2590, 2591, 2592, 2593, 2594, 2595, 2596, 2597, 2598, 2599, 2600, 2601, 2602, 2603, 2604, 2605, 2606, 2607, 2608, 2609, 2610, 2611, 2612, 2613, 2614, 2615, 2616, 2617, 2618, 2619, 2620, 2621, 2622, 2623, 2624, 2625, 2626, 2627, 2628, 2629, 2630, 2631, 2632, 2633, 2634, 2635, 2636, 2637, 2638, 2639, 2640, 2641, 2642, 2643, 2644, 2645, 2646, 2647, 2648, 2649, 2650, 2651, 2652, 2653, 2654, 2655, 2656, 2657, 2658, 2659, 2660, 2661, 2662, 2663, 2664, 2665, 2666, 2667, 2668, 2669, 2670, 2671, 2672, 2673, 2674, 2675, 2676, 26



• • •



1

DISCUSSION

[illegible]

Dot Matrix Liquid Crystal Display Modules

GRAPHIC TYPE

• FEATURES :

- Wide viewing angle and high contrast
- Slim, light weight and low power consumption
- Full dot configuration fits any application
- Available in STN and FSTN

• SPECIFICATIONS :

format (HxV,dot)			97 x 32	128 x 32	128 x 64	128 x 64
Model			Y97031	G1213	G1216	G1226
Display type (display mode)	Reflective	built-in RAM	-	-	-	-
	Reflective wide temp.	built-in RAM	-	G121300N000S	G121600N000S	-
	LED backlight	built-in RAM	-	-	-	G1226B1J000S
	LED backlight wide temp	built-in RAM	-	G1213B1N000S	G1216B1N000S	-
Display type (display mode)	Transmissive	-	-	-	-	-
	with CFL backlight	built-in controller	-	-	-	-
	Transflective	built-in RAM	Y97031LF60W	-	-	-
Module size (H x V x T)	Reflective (no backlight)		47,5 x 65,4 x 2,1	75,0 x 41,5 x 6,8	75,0 x 52,7 x 6,8	-
	LED backlight		-	75,0 x 41,5 x 8,9	75,0 x 52,7 x 8,9	93,0 x 70,0 x 11,4
	CFL backlight		-	-	-	-
Viewing area (HxV) mm			43,5 x 23,9	60,0 x 21,3	60,0 x 32,5	70,7 x 38,8
Module size (H x V) mm			0,35 x 0,48	0,40 x 0,48	0,40 x 0,40	0,44 x 0,44
Pitch (H x V) mm			0,39 x 0,52	0,43 x 0,51	0,43 x 0,43	0,48 x 0,48
Power supply voltage (V)	(VDD - VSS)		+5,0	+5,0	+5,0	+5,0
	(VLC - VSS)		-	-8,0	-8,1	-8,2
Power consumption (typ.)	IDD		0,10	2,0	2,0	3,0
	IDD (built-in controller)		-	-	-	-
	ILC		-	1,8	1,8	2,0
Driving method (duty)			1/33	1/64	1/64	1/64
Built-in LSI	Driver		SED1530 or equivalent	HD61202 HD61203 or equivalent	HD61202 HD61203 or equivalent	KS0107 KS0108 or equivalent
	Controller		-	-	-	-
Operating temperature range (°C)			-20 to +70	-20 to +70	-20 to +70	0 to +50
Storage temperature range (°C)			-30 to +80	-30 to +80	-30 to +80	-20 to +60
Light (typ.)	Reflective (Transflective no backlight)		10	23	35	-
	LED backlight		-	35	45	72
	CFL backlight		-	-	-	-
Backlight	Forward current consumption (mA)		-	40	90	125
	Forward input voltage (V, typ.)		-	3,8	4,1	4,1
	Mode		-	-	-	-
Porter for CFL	Power supply voltage (V)		-	-	-	-
	Current consumption (mA, typ.)		-	-	-	-

built-in DC/DC converter (single power source)

Use with external temperature compensation circuit

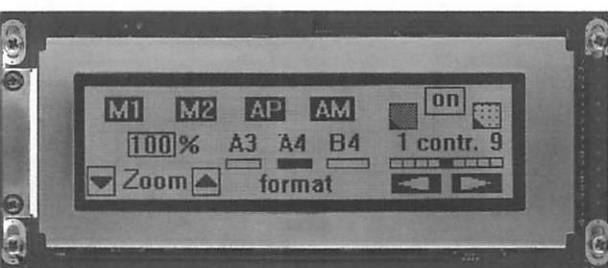
Our policy is one of continuous improvements we reserve the right to change the specifications of the products in the catalogue without notice.

Dot format (HxV,dot)			240 x 64	240 x 128	320 x 200	320 x 240	640 x 200
Model			G2446	G242C	G321D	G324E	G649D
STN type (Gray mode)	Reflective	built-in RAM	-	-	-	-	-
	Reflective wide temp.	built-in RAM	-	-	-	-	-
	LED backlight	built-in RAM	-	-	-	-	-
	LED backlight wide temp.	built-in RAM	-	-	-	-	-
FSTN type (B&W mode)	Transmissive	-	G2446X5R1A0S	G242CX5R1ACS	G321DX5R1A0S	G324EX5R1A0S	G649DX5R010S
	with CFL backlight	built-in controller	G2446X5R1ACS	G242CX5R1A0S	G321DX5R1ACS	G324EX5R1ACS	-
	Transflective	built-in RAM	-	-	-	-	-
	Reflective (no backlight)	-	-	-	-	-	-
Module size (H x V x T) mm	LED backlight	-	-	-	-	-	-
	CFL backlight	-	-	-	-	-	-
	CFL backlight	-	191,0 x 79,0 x 15,1	180,0 x 110,0 x 15,1	166,0 x 134,0 x 15,1	166,0 x 134,0 x 15,1	260,0 x 122,0 x 15,7
Viewing area (HxV) mm			134,0 x 41,0	134,0 x 76,0	128,0 x 110,0	128,0 x 110,0	216,0 x 83,0
Dot size (H x V) mm			0,49 x 0,49	0,47 x 0,47	0,34 x 0,48	0,32 x 0,39	0,30 x 0,36
Dot pitch (H x V) mm			0,53 x 0,53	0,51 x 0,51	0,38 x 0,52	0,36 x 0,43	0,33 x 0,39
Power supply voltage (V)	(VDD - VSS)		+5,0	+5,0	+5,0	+5,0	+5,0
	(VLC - VSS)		*1	*1	-24,0	-24,0	-24,0
Current consumption (mA, typ.)	IDD		12	30	8	7,5	11
	IDD (built-in controller)		15	40	23	23	-
	ILC		-	-	6	6,5	9
Driving method (duty)			1/64	1/128	1/200	1/240	1/200
Built-in LSI	Driver	MSM5298	MSM5298	KS0103	MSM5298	HD66204	MSM5298
		MSM5299 or equivalent	MSM5299 or equivalent	KS0104 or equivalent	MSM5299 or equivalent	HD66205 or equivalent	MSM5299 or equivalent
	Controller	SED1330FB	SED1330FB	SED1330FB	SED1330FB	SED1330FB	-
Operating temperature range (°C)			0 to +50	0 to +50	0 to +50	0 to +50	0 to +50
Storage temperature range (°C)			-20 to +60	-20 to +60	-20 to +60	-20 to +60	-20 to +60
Weight (g, typ.)	Reflective (Transflective no backlight)		-	-	-	-	-
	LED backlight		-	-	-	-	-
	CFL backlight		200	280	350	350	420
LED backlight	Forward current consumption (mA)		-	-	-	-	-
	Forward input voltage (V, typ.)		-	-	-	-	-
	Mode		4800210	4800210	4800210	4800210	4800120
Inverter for CFL	Power supply voltage (V)		+5,0	+5,0	+5,0	+5,0	+12,0
	Current consumption (mA, typ.)		250	350	365	365	390

*1 : built-in DC/DC converter (single power source)

*2 : Use with external temperature compensation

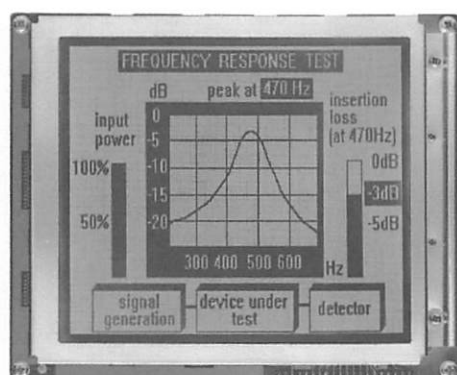
Since our policy is one of continuous improvements, we reserve the right to change the specifications of the products in the catalogue without notice.



G2446



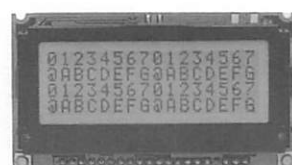
G1226



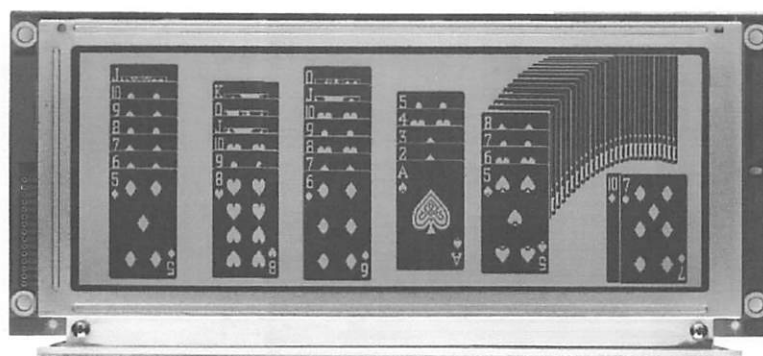
G321D



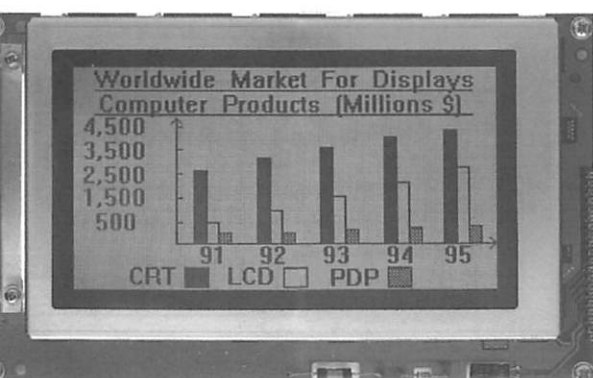
G1216



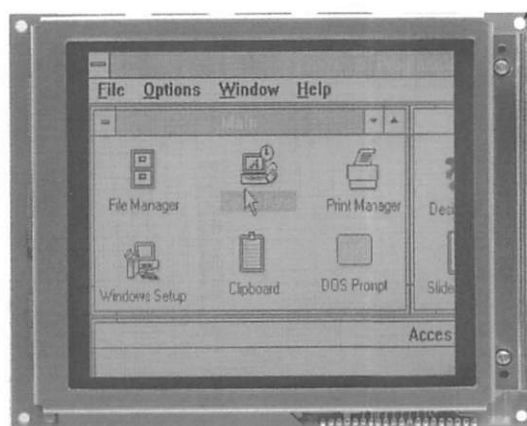
G1213



G649D



G242C



G324E

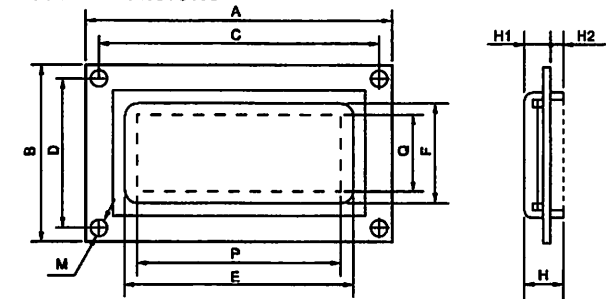
CHECK LIST FOR CUSTOM DESIGNED LCD MODULE

Company _____ 2. Application _____ 3. Customer Specified Part No. _____

Design

☐ New ☐ Modified : Manufacturer _____, Part No. _____, Remarks _____
☐ Equivalent: Manufacturer _____, Part No. _____, Remarks _____

LCM Dimensions



A x B : Module size _____ x _____ mm
E x F : Viewing area _____ x _____ mm
P x Q : Active display area _____ x _____ mm
C : Length between mounting holes _____ mm
D : Length between mounting holes _____ mm
M : Diameter of mounting hole _____ mm
H : Total thickness _____ mm
H1 : Upper thickness _____ mm
H2 : Lower thickness _____ mm

Display Contents

☐ Character type: _____ characters _____ lines
Character font _____ x _____ dots + cursor
Character pitch _____ mm
Dot pitch _____ mm
Dot size _____ mm
☐ Graphics (Full dot) type: _____ x _____ dots
Dot pitch _____ mm
Dot size _____ mm
☐ Segment type: _____ digits _____ lines
☐ Others _____

LCD Panel

Viewing angle: ☐ 6 o'clock ☐ 12 o'clock ☐ _____ o'clock
Type: ☐ TN ☐ FSTN (Black and white)
☐ STN (☐ Yellow green ☐ Gray ☐ Blue)
Chromaticity coordinates
(_____ ≤ x ≤ _____, _____ ≤ y ≤ _____)
☐ Positive type ☐ Negative type
☐ Reflective ☐ Transflective ☐ Transmissive
☐ Others _____

Gray scale: ☐ Yes _____ gray scale ☐ No

Preferential specifications:

☐ Response time t_{on} ms (_____ °C) t_{off} ms (_____ °C)
☐ Viewing angle _____ deg. (_____ °C) ☐ Contrast _____ (_____ °C)
☐ Others _____

LCD surface finishing:

☐ Normal ☐ Anti-glare ☐ _____
Polarizer color: ☐ Normal (neutral gray) ☐ Red
☐ Green ☐ Blue ☐ _____

Driving Method

Multiplexing: 1/ _____ duty, 1/ _____ bias
Frame frequency: _____ Hz

IC

LCD driver: ☐ Specified ☐ Unspecified
Segment driver _____ (Manufacturer _____)
Common driver _____ (Manufacturer _____)
Controller: ☐ Internal ☐ External
Type No. _____ (Manufacturer _____)
MPU: ☐ Internal ☐ External
Type No. _____ (Manufacturer _____)
RAM: ☐ Internal ☐ External
Type No. /Memory size _____ (Kbit) (Manufacturer _____)

Power Supply

☐ Single power supply: ☐ 5V ☐ _____ V
☐ 2 power supplies
For logic: (V_{DD}-V_{SS}) : ☐ 5V ☐ _____ V
For LC drive: (V_{LC}-V_{SS}) : ☐ _____ V

11. Temperature Compensation Circuit

☐ Internal ☐ External ☐ Unnecessary
Compensation range: ☐ 0°C to 50°C ☐ _____ °C to _____ °C

12. Current Consumption

For logic: typ. _____ mA, max. _____ mA
For LC drive: typ. _____ mA, max. _____ mA
Others (_____) : typ. _____ mA, max. _____ mA

13. Contrast Adjustment

☐ Internal ☐ External ☐ Unnecessary
Method: ☐ Temp. compensation circuit ☐ Volume ☐ _____

14. Temperature Range

Operating temperature range: ☐ 0°C to 50°C ☐ _____ °C to _____ °C
Storage temperature range: ☐ - 20°C to 60°C ☐ _____ °C to _____ °C

15. Input/Output Terminals

Specifying allocation: ☐ Yes ☐ No
Specifying position: ☐ Yes ☐ No

16. Weight

typ. _____ g, max. _____ g

17. Connector

☐ Internal ☐ External ☐ Unnecessary
Type No. _____ (Manufacturer _____)

18. Backlight

☐ Internal ☐ External ☐ Unnecessary
☐ EL: ☐ Green ☐ White ☐ _____
☐ LED: ☐ Yellow green ☐ Amber ☐ _____
☐ CFL: ☐ White ☐ _____
☐ Incandescent lamp ☐ Others _____
☐ Backlight type ☐ Edge backlight type
Brightness: _____ cd/m²
Inverter: ☐ Internal ☐ External ☐ Unnecessary
Power supply voltage _____ V
Current consumption (backlight included) _____ mA
Brightness control: ☐ Yes ☐ No

19. Others

20. Schedule

Estimate: _____
Sample: Delivery _____, Quantity: _____ pcs
Mass production: Target price: _____
Delivery _____, Total quantity: _____ pcs
Quantity per month _____ pcs

Liquid Crystal Displays

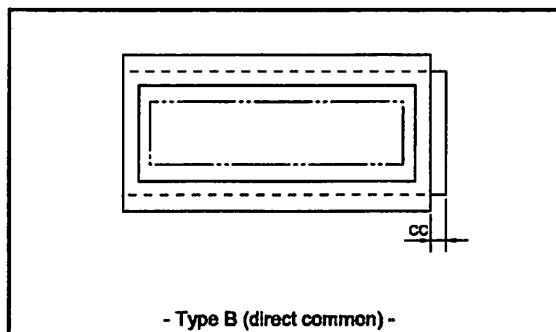
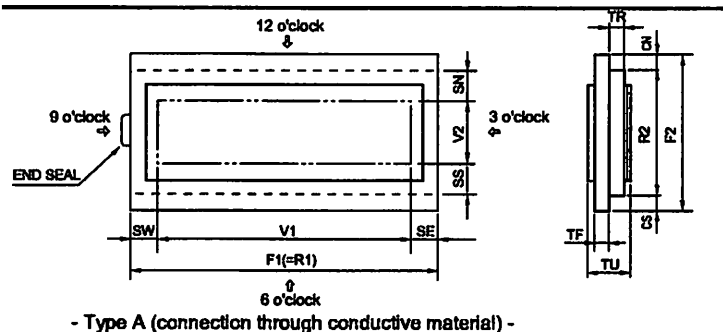
CHECK LIST FOR CUSTOM DESIGNED LCD

Company _____ 2. Application _____ 3. Customer Specified Part No. _____

Design

☐ New ☐ Modified: Manufacturer _____, Part No. _____, Remarks _____
☐ Equivalent: Manufacturer _____, Part No. _____, Remarks _____

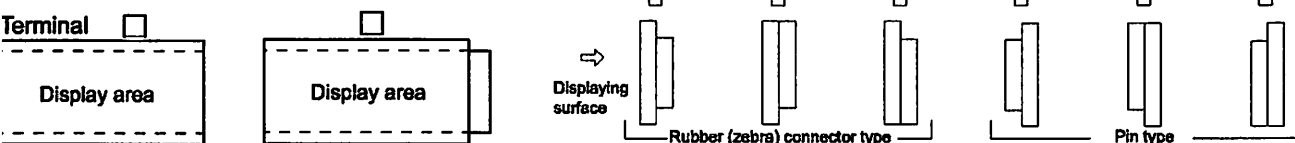
Panel Dimensions



Horizontal length of upper glass _____ mm
Vertical length of upper glass _____ mm
Horizontal length of lower glass _____ mm (the same as F1)
Vertical length of lower glass _____ mm
F2 is generally longer than F1 when terminals are with pin.
TR***: Thickness of glass _____ mm
Standard type: 1.1 mm or 0.7 mm
Thickness of LCD _____ mm
Seal: ☐ Right ☐ Left ☐ Right or Left

V1: Horizontal length of viewing area _____ mm
V2: Vertical length of viewing area _____ mm
CN**: Terminal length _____ mm
CS**: Terminal length _____ mm
**CN or CS=0 in case of one side terminal type.
CC: Terminal length _____ mm
SE, SW, SN, SS: Seal width
(According to design or manufacturing condition:
about 2.0 mm to 4.0 mm)

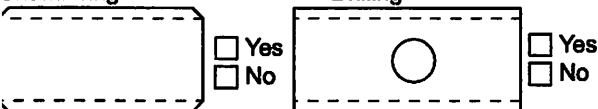
Panel Form



- Type A -

- Type B -

Chamfering



Display Mode

Viewing angle: ☐ 6 o'clock ☐ 12 o'clock ☐ _____ o'clock
Type: ☐ TN ☐ FSTN (Black and white)
☐ STN: (☐ Yellow green ☐ Gray ☐ Blue)
Chromaticity coordinates ($x \leq$ _____, $y \leq$ _____)
☐ Positive type ☐ Negative type
☐ Reflective ☐ Transflective ☐ Transmissive
Referential specifications:
☐ Response time t_{on} _____ ms ($^{\circ}C$) t_{off} _____ ms ($^{\circ}C$)
☐ Viewing angle _____ deg. ($^{\circ}C$) ☐ Contrast _____ ($^{\circ}C$)
☐ Others _____

Polarizer

Surface finishing: ☐ Normal ☐ Anti-glare ☐ _____
Color: ☐ Normal (neutral gray) ☐ Red ☐ Green
☐ Blue ☐ _____
Front polarizer: ☐ Attached type ☐ Separate type
Rear polarizer: ☐ Attached type ☐ Separate type

Driving Method

Static ☐ Multiplexing: (1/ _____ duty, 1/ _____ bias)
Operating voltage (V_{opr}): _____ V
Frame frequency: _____ Hz
Driving IC: _____ (Manufacturer _____)
Current consumption: _____ μA

10. Temperature Range

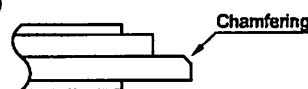
Operating temperature range
☐ With temperature compensation circuit (or volume)
($^{\circ}C$ 0 to 50 $^{\circ}C$ _____ $^{\circ}C$ to _____ $^{\circ}C$)
☐ Without temperature compensation circuit
($^{\circ}C$ 0 to 50 $^{\circ}C$ _____ $^{\circ}C$ to _____ $^{\circ}C$)
Storage temperature range
($^{\circ}C$ - 20 to 60 $^{\circ}C$ _____ $^{\circ}C$ to _____ $^{\circ}C$)

11. Terminal Connecting Method

☐ Rubber connector (Zebra rubber)
☐ Pin: ☐ DIL ☐ SIL ☐ _____
Pitch ($^{\circ}C$ 2.54 $^{\circ}C$ _____ mm) Length (_____ mm)
☐ Heat seal: ☐ Equipped ☐ Unnecessary

12. Others

Print (Characters, lines, masks etc.): ☐ Yes ☐ No
Protective film:
☐ Yes (Color: ☐ Red ☐ Translucent ☐ Transparent) ☐ No
Chamfering (for heat-seal connector):
☐ Yes (Position: _____)
(Quantity: _____)
☐ No



13. Schedule

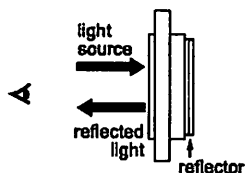
Estimate: _____
Sample: Delivery _____, Quantity: _____ pcs
Mass production: Target price: _____
Delivery _____, Total quantity: _____ pcs
Quantity per month: _____ pcs

Liquid Crystal Display Modules

REFLECTIVE/TRANSFLECTIVE/TRANSMISSIVE LCD

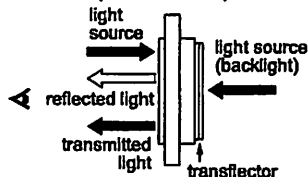
Reflective LCD

Transflector bonded to the rear polarizer reflects the incoming ambient light. Low power consumption because no backlight is required.



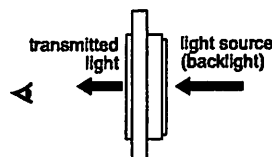
Transflective LCD

Transflector bonded to the rear polarizer reflects light from the front as well as enabling lights to pass through the back. Used with backlight off in bright light and with it on in low light to reduce power consumption.

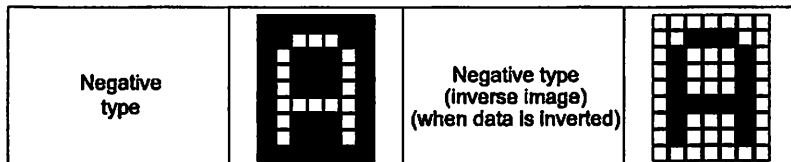
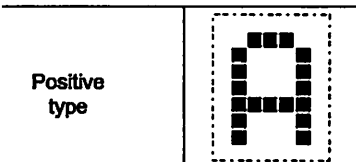


Transmissive LCD

Without reflector or transflector bonded to the rear polarizer. Backlight required. Most common is transmissive negative image.



POSITIVE/NEGATIVE MODE



TN TYPE/STN TYPE/FSTN TYPE

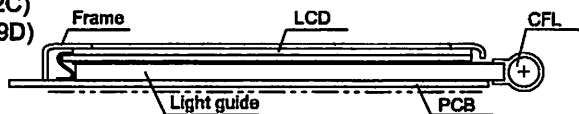
TN	(Background/dot color) Gray/Black	TN(Twisted Nematic) type is most conventional and economical. It is used for static drive LCD and low-duty drive LCD (watch,calculator, etc.)
STN	Yellowgreen/Dark blue Gray/Dark blue White/Blue	STN (Super Twisted Nematic) type has a higher twist angle, and thus provides clear visibility and wider viewing angle. This is suitable especially for high-duty drive LCD.
FSTN	White/Black	FSTN (Film Super Twisted Nematic) type utilizes RCF (Retardation Control Film) to remove the coloring of STN LCD. Thus FSTN type provides easy-to-read black-and-white display.

STRUCTURE AND FEATURE OF LCD MODULE WITH BACKLIGHT

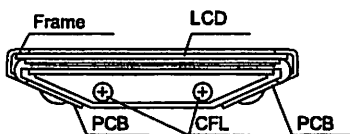
CFL (Cold Cathode Fluorescent Lamp) backlight

Features: high brightness, long service life, inverter required

- Edge backlight type
(G2446,G242C)
(G321D,G649D)

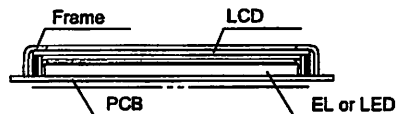


- Backlight type



EL (Electroluminescent Lamp) backlight LED (Light Emitting Diode) backlight

Features: EL: thin, inverter required
LED: long service life, low voltage driving, no inverter required

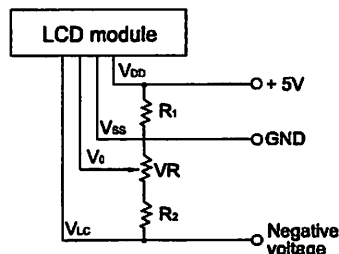
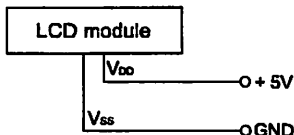
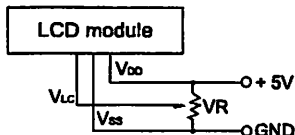


POWER SUPPLY

Character modules (single power supply)

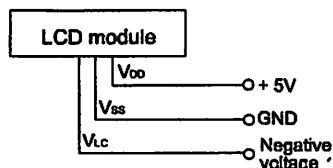
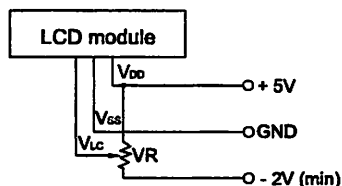
• G2446,G242C (Built-in DC-DC conv.)

• G321D, G324E and G649D



Character Modules(Dual power supply)

• Y1206 and G1226



-Negative voltage should be variable for contrast adjustment.

Note 1: Contrast can be adjusted by VR.
Note 2: For module with backlight, power supply for backlight is necessary.

Precautions

Safety Instructions

If the LCD panel is damaged, be careful not to get the liquid crystal in your mouth and not to be injured by crushed glasses.

If you should swallow the liquid crystal, first, wash your mouth thoroughly with water, then, drink a lot of water and induce vomiting, and then, consult a physician.

If the liquid crystal should get in your eye, flush your eye with running water for at least fifteen minutes.

If the liquid crystal touches your skin or clothes, remove it and wash the affected part of your skin or clothes with soap and running water.

EL or CFL backlight is driven by a high voltage with an inverter. Do not touch the connection part or the wiring pattern of the inverter.

Do not use inverters without a load or in the short-circuit mode.

Use the LCD module within the rated voltage to prevent overheating and/or damage. Also, take steps to ensure that the connector does not come off.

Handling Precautions

Since the LCD panel has glass substrate, avoid applying mechanical shock or pressure on the module. Do not drop, bend, twist or press the module.

Do not soil or damage LCD panel terminals.

Since the polarizer is made of easily-scratched material, be careful not to touch or place objects on the display surface.

Keep the display surface clean. Do not touch it with your skin.

CMOS LSI is used in the LCD module. Be careful of static electricity.

Do not disassemble the module or remove the liquid crystal panel or the panel frame.

Do not damage the film surface of the EL lamp; otherwise the lamp will be damaged by humidity.

To set an EL lamp in an LCD module, push the EL lamp with its emitting side up, without pushing the rubber connectors too hard. If you damage them, the LCD module may not work properly.

Mounting and Designing

To protect the polarizer and the LCD panel, cover the display surface with a transparent plate (e.g., acrylic or glass) with a small gap between the transparent plate and the display surface.

Keep the module dry. Avoid condensation to prevent the transparent electrodes from being damaged.

Drive LCD panel with AC waveform in which DC element is not included to prevent deterioration in the LCD panel.

Contrast of LCD varies depending on the ambient temperature. To offer the optimum contrast, LC drive voltage should be adjusted. LCD driven in a high duty ratio must be provided with drive voltage adjustment method.

Mount a LCD module with the specified mounting part/holes.

- Design the equipment so that input signal is not applied to the LCD module while power supply voltage is not applied to it.

- Do not locate the CFL tube and the lamp lead wire close to a metal plate or a plated part inside the equipment. Otherwise stray capacity causes a drop in voltage, decreasing the brightness and the ability to start-up.

Cleaning

- Do not wipe the polarizer with a dry cloth, as it may scratch the surface.

- Wipe the LCD panel gently with a soft cloth soaked with a petroleum benzene.

- Do not use ketonic solvents (ketone and acetone) or aromatic solvents (toluene and xylene), as they may damage the polarizer.

Storing

- Store the LCD panel in a dark place, where the temperature is $25^{\circ}\text{C} \pm 10^{\circ}\text{C}$ and the relative humidity below 65%. If possible, store the LCD panel in the packaging situation when it was delivered.

- Do not store the module near organic solvents or corrosive gases.

- Keep the module (including accessories) safe from vibration, shock and pressure.

- Use an LCD module with built-in EL backlight within six months of delivery.

- EL backlight is easily affected by environmental conditions such as temperature and humidity; the quality may deteriorate if stored for an extended period of time. Contact Seiko Instruments GmbH for details.

- Some parts of the backlight and the inverter generate heat. Take care so that the heat does not affect the liquid crystal or any other parts.

- Dust particles attached to the surface of the LCD or the surface of the backlight degrade the display quality. Be careful to keep dust out in designing the structure as well as in handling the module.

- Black or white air-bubbles may be produced if the LCD panel is stored for long time in the lower temperature or mechanical shocks are applied onto the LCD panel.

On This Brochure

- Seiko Instruments GmbH reserves the right to make changes without notice to the specifications and materials contained herein.

- The colors of the products reproduced herein may be different from the actual colors. Check color on actual products before using the product.

- The information contained herein shall not be reproduced in whole or in part without the express written consent of Seiko Instruments GmbH

- The products described herein are designed for consumer equipment and cannot be used as part of any device or equipment which influences the human body or requires a significantly high reliability, such as physical exercise equipment, medical equipment, disaster prevention equipment, gas related equipment, vehicles, aircraft and equipment mounted on vehicles.

Notes :

Features

- Compatible with MCS-51® Products
- 4K Bytes of In-System Programmable (ISP) Flash Memory
- Endurance: 1000 Write/Erase Cycles
- 0V to 5.5V Operating Range
- Fully Static Operation: 0 Hz to 33 MHz
- Three-level Program Memory Lock
- 128 x 8-bit Internal RAM
- 8 Programmable I/O Lines
- Two 16-bit Timer/Counters
- 5 Interrupt Sources
- Full Duplex UART Serial Channel
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- Two Data Pointers
- Power-off Flag
- Fast Programming Time
- Flexible ISP Programming (Byte and Page Mode)

Description

AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K bytes of in-system programmable Flash memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a monolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a highly-flexible and cost-effective solution to many embedded control applications.

AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a five- or two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next external interrupt or hardware reset.



8-bit Microcontroller with 4K Bytes In-System Programmable Flash

AT89S51

Preliminary

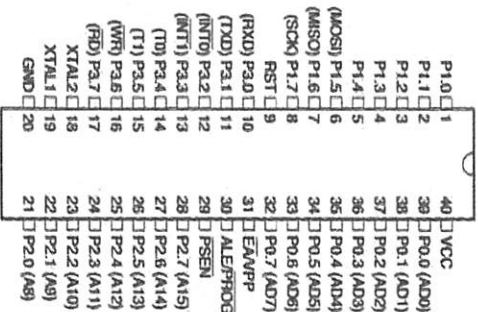
Rev. 2487A-10/01



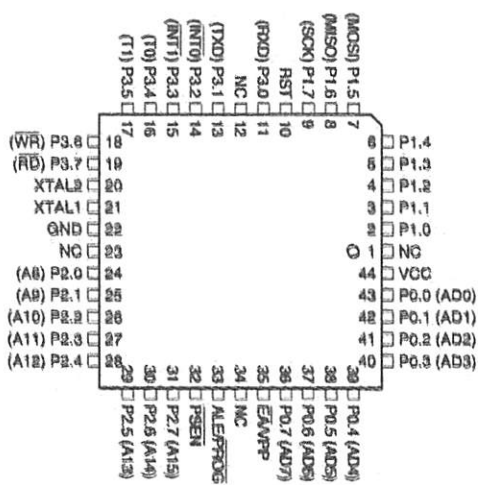


Configurations

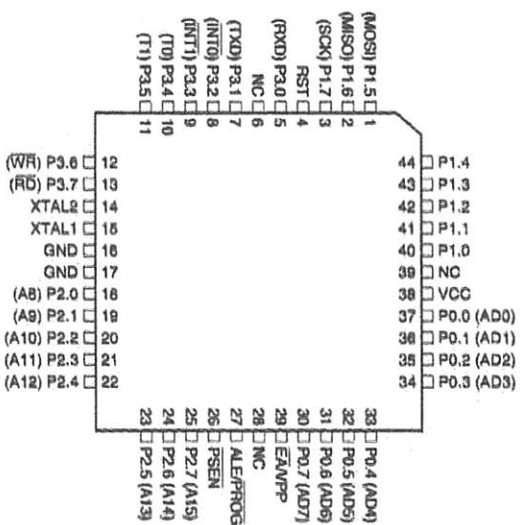
PDIP



PLCC

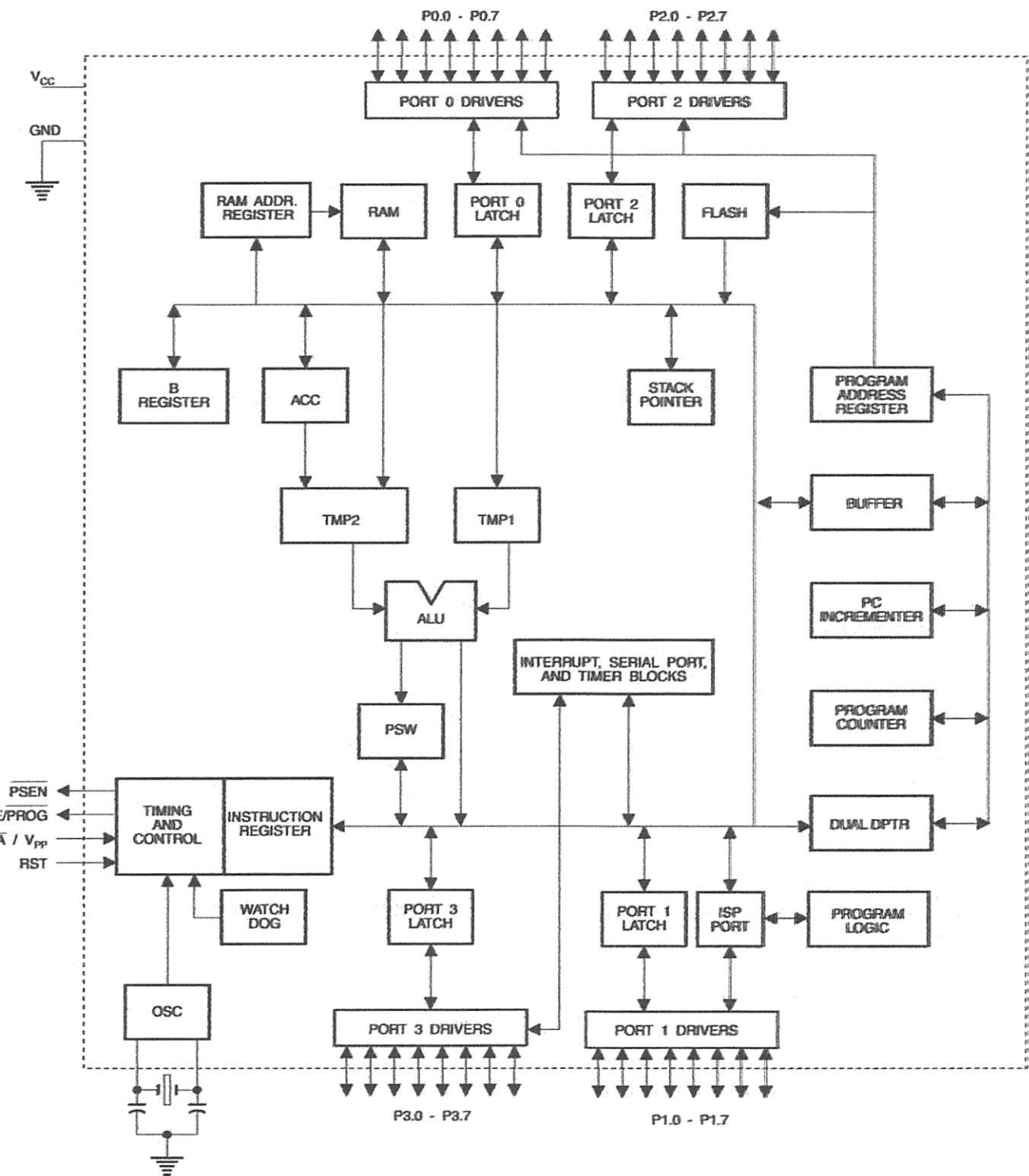


TQFP



AT89S51

Block Diagram





Description

Supply voltage.

Ground.

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

Program Store Enable ($\overline{\text{PSEN}}$) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

Output from the inverting oscillator amplifier





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

Table 1. AT89S51 SFR Map and Reset Values

FFH								0FFH
FEH	B 00000000							0FH
FDH								0EH
FDH	ACC 00000000							0E7H
FDH								0DFH
FDH	PSW 00000000							0D7H
FDH								0CFH
FDH								0C7H
FDH	IP XX000000							0BFH
FDH	P3 11111111							0B7H
FDH	IE 0X000000							0AFH
FDH	P2 11111111	AUXR1 XXXXXXXX0				WDTRST XXXXXXXXX		0A7H
FDH	SCON 00000000	SBUF XXXXXXXXX						9FH
FDH	P1 11111111							97H
FDH	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXXXXX0	8FH
FDH	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	PCON 0XXX0000	87H

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

Table 2. AUXR: Auxiliary Register

AUXR

Address = 8EH

Reset Value = XXX00XX0B

Not Bit
Addressable

	—	—	—	WDIDLE	DISRTO	—	—	DISALE
Bit	7	6	5	4	3	2	1	0

— Reserved for future expansion

DISALE Disable/Enable ALE

DISALE
Operating Mode

0 ALE is emitted at a constant rate of 1/6 the oscillator frequency

1 ALE is active only during a MOVX or MOVC instruction

DISRTO Disable/Enable Reset out

DISRTO

0 Reset pin is driven High after WDT times out

1 Reset pin is input only

WDIDLE Disable/Enable WDT in IDLE mode

WDIDLE

0 WDT continues to count in IDLE mode

1 WDT halts counting in IDLE mode

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.



Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by reset.

Table 3. AUXR1: Auxiliary Register 1

AUXR1							
Address = A2H							
Reset Value = XXXXXX0B							
Not Bit Addressable							
	—	—	—	—	—	—	DPS
Bit	7	6	5	4	3	2	1
—	Reserved for future expansion						
DPS	Data Pointer Register Select						
	DPS						
0	Selects DPTR Registers DP0L, DP0H						
1	Selects DPTR Registers DP1L, DP1H						

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

If the \overline{EA} pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if \overline{EA} is connected to V_{CC} , program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $98 \times TOSC$, where $TOSC = 1/FOSC$. To make the best use of the WDT, it

should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

WDT During Power-down and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

UART

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Interrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 4 shows that bit position IE.6 is unimplemented. In the AT89S51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle



Table 4. Interrupt Enable (IE) Register

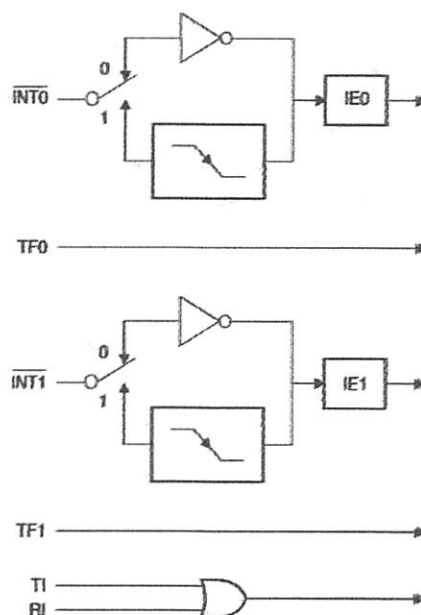
(MSB)				(LSB)			
EA	—	—	ES	ET1	EX1	ET0	EX0

Enable Bit = 1 enables the interrupt.
Enable Bit = 0 disables the interrupt.

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
—	IE.6	Reserved
—	IE.5	Reserved
ES	IE.4	Serial Port interrupt enable bit
ET1	IE.3	Timer 1 interrupt enable bit
EX1	IE.2	External interrupt 1 enable bit
ET0	IE.1	Timer 0 interrupt enable bit
EX0	IE.0	External interrupt 0 enable bit

User software should never write 1s to reserved bits, because they may be used in future AT89 products.

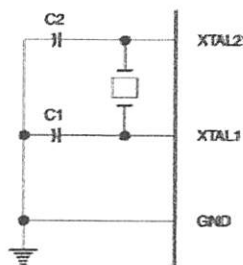
Figure 1. Interrupt Sources



Oscillator Characteristics

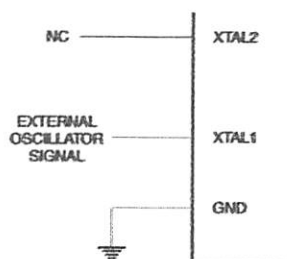
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 2. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 3. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 2. Oscillator Connections



Note: $C1, C2 = 30 \text{ pF} \pm 10 \text{ pF}$ for Crystals = $40 \text{ pF} \pm 10 \text{ pF}$ for Ceramic Resonators

Figure 3. External Clock Drive Configuration



Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external interrupt into $\overline{\text{INT0}}$ or $\overline{\text{INT1}}$. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.



**Table 5. Status of External Pins During Idle and Power-down Modes**

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 6. Lock Bit Protection Modes

Program Lock Bits				Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOVX instructions executed from external program memory are disabled from fetching code bytes from internal memory, EA is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of \overline{EA} must agree with the current logic level at that pin in order for the device to function properly.

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12V.
5. Pulse ALE/ \overline{PROG} once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μ s. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S51 features Data Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.0 is pulled low after ALE goes high during programming to indicate **BUSY**. P3.0 is pulled high again when programming is done to indicate **READY**.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
(100H) = 51H indicates 89S51
(200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/PROG low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming Flash - Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{cc}. The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
Apply power between VCC and GND pins.
Set RST pin to "H".
If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.





Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 8 on page 18.






Serial Programming Instruction Set

Programming Interface – Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Table 7. Flash Programming Modes

Mode	V_{CC}	RST	\overline{PSEN}	$\overline{ALE}/\overline{PROG}$	\overline{EA}/V_{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.3-0	P1.7-0
												Address	
Write Code Data	5V	H	L	 ⁽²⁾	12V	L	H	H	H	H	D_{in}	A11-8	A7-0
Read Code Data	5V	H	L	H	H	L	L	L	H	H	D_{out}	A11-8	A7-0
Write Lock Bit 1	5V	H	L	 ⁽³⁾	12V	H	H	H	H	H	X	X	X
Write Lock Bit 2	5V	H	L	 ⁽³⁾	12V	H	H	H	L	L	X	X	X
Write Lock Bit 3	5V	H	L	 ⁽³⁾	12V	H	L	H	H	L	X	X	X
Read Lock Bits 1, 2, 3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L	 ⁽¹⁾	12V	H	L	H	L	L	X	X	X
Read Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

- Notes:
1. Each \overline{PROG} pulse is 200 ns - 500 ns for Chip Erase.
 2. Each \overline{PROG} pulse is 200 ns - 500 ns for Write Code Data.
 3. Each \overline{PROG} pulse is 200 ns - 500 ns for Write Lock Bits.
 4. $\overline{RDY}/\overline{BSY}$ signal is output on P3.0 during programming.
 5. X = don't care.

Figure 4. Programming the Flash Memory (Parallel Mode)

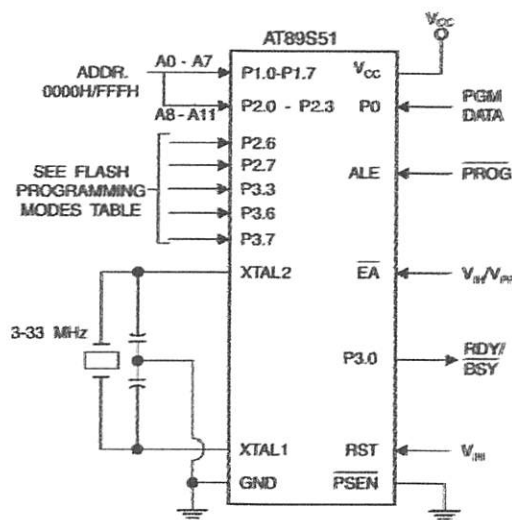
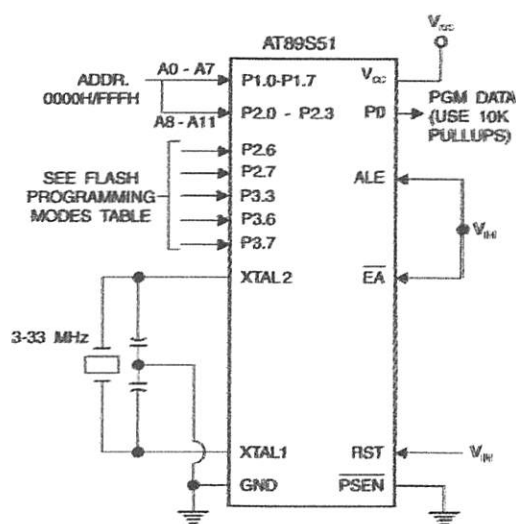


Figure 5. Verifying the Flash Memory (Parallel Mode)



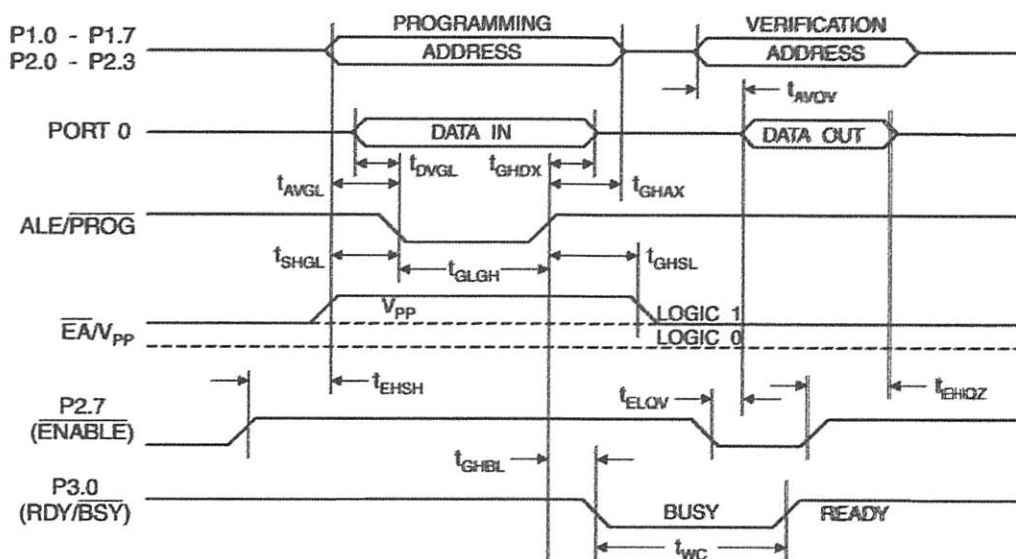


Flash Programming and Verification Characteristics (Parallel Mode)

$T = 20^{\circ}\text{C}$ to 30°C , $V_{CC} = 4.5$ to 5.5V

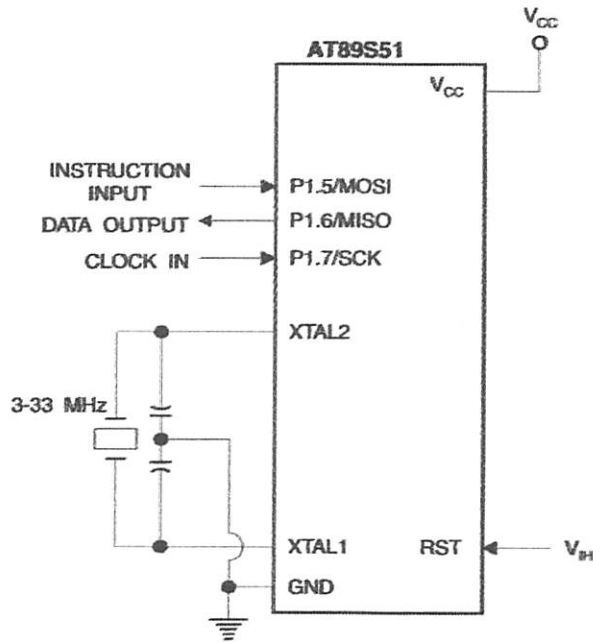
Symbol	Parameter	Min	Max	Units
V_P	Programming Supply Voltage	11.5	12.5	V
I_P	Programming Supply Current		10	mA
I_{CC}	V_{CC} Supply Current		30	mA
f_{CLCL}	Oscillator Frequency	3	33	MHz
t_{GL}	Address Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{HAX}	Address Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{DL}	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{HDX}	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{SH}	P2.7 (ENABLE) High to V_{PP}	$48t_{CLCL}$		
t_{GL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
t_{HL}	V_{PP} Hold After $\overline{\text{PROG}}$	10		μs
t_{WH}	$\overline{\text{PROG}}$ Width	0.2	1	μs
t_{DV}	Address to Data Valid		$48t_{CLCL}$	
t_{EV}	$\overline{\text{ENABLE}}$ Low to Data Valid		$48t_{CLCL}$	
t_{DZ}	Data Float After $\overline{\text{ENABLE}}$	0	$48t_{CLCL}$	
t_{HL}	$\overline{\text{PROG}}$ High to BUSY Low		1.0	μs
	Byte Write Cycle Time		50	μs

Figure 6. Flash Programming and Verification Waveforms – Parallel Mode



AT89S51

Figure 7. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

Figure 8. Serial Programming Waveforms

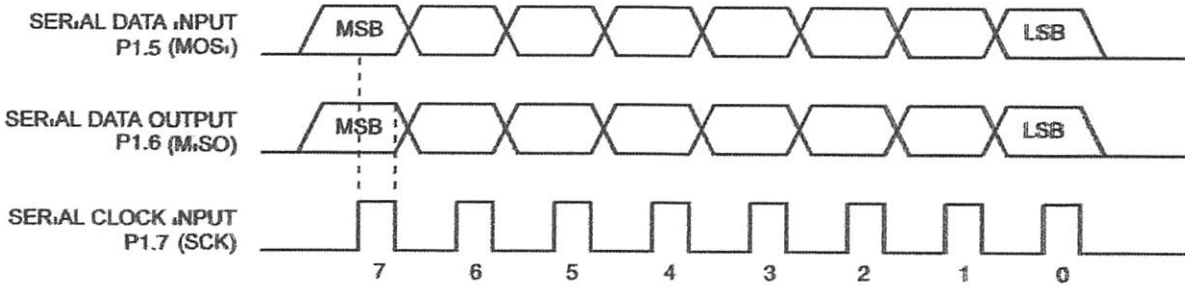


Table 8. Serial Programming Instruction Set

Instruction	Instruction Format				
	Byte 1	Byte 2	Byte 3	Byte 4	Operation
Programming Enable	1010 1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output)	Enable Serial Programming while RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010 0000	xxxx 1000 1111 1111	1000 1111 1111 1111	1000 1111 1111 1111	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100 0000	xxxx 1000 1111 1111	1000 1111 1111 1111	1000 1111 1111 1111	Write data to Program memory in the byte mode
Write Lock Bits ⁽²⁾	1010 1100	1110 00 1111	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (2).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xx 11 11 11 11 11 11 11	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes ⁽¹⁾	0010 1000	xxx 10 1111 1111	0 xxx xxxx	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011 0000	xxxx 1000 1111 1111	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101 0000	xxxx 1000 1111 1111	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

Notes: 1. The signature bytes are not readable in Lock Bit Modes 3 and 4.

2. B1 = 0, B2 = 0 → Mode 1, no lock protection
 B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
 B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
 B1 = 1, B2 = 1 → Mode 4, lock bit 3 activated

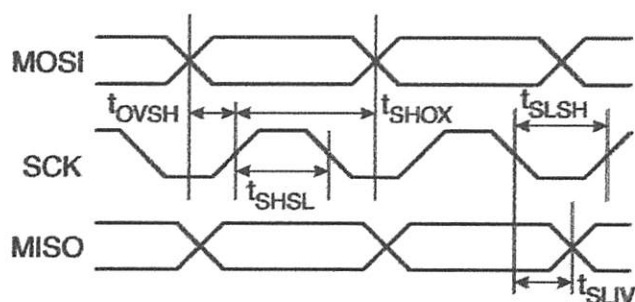
Each of the lock bits needs to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

Figure 9. Serial Programming Timing

Table 9. Serial Programming Characteristics, $T_A = -40^{\circ}\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0		33	MHz
t_{CLCL}	Oscillator Period	30			ns
t_{SHSL}	SCK Pulse Width High	$8 t_{CLCL}$			ns
t_{SLSH}	SCK Pulse Width Low	$8 t_{CLCL}$			ns
t_{OVSH}	MOSI Setup to SCK High	t_{CLCL}			ns
t_{SHOX}	MOSI Hold after SCK High	$2 t_{CLCL}$			ns
t_{SLV}	SCK Low to MISO Valid	10	16	32	ns
t_{ERASE}	Chip Erase Instruction Cycle Time			500	ms
t_{SWC}	Serial Byte Write Cycle Time			$64 t_{CLCL} + 400$	μs



Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin With Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Characteristics

Values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
	Input Low Voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC} - 0.1$	V
	Input Low Voltage (\overline{EA})		-0.5	$0.2 V_{CC} - 0.3$	V
	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
	Output Low Voltage ⁽¹⁾ (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.45	V
	Output High Voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	μA
	Input Leakage Current (Port 0, \overline{EA})	$0.45 < V_{IN} < V_{CC}$		± 10	μA
RST	Reset Pulldown Resistor		50	300	$\text{k}\Omega$
	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode ⁽²⁾	$V_{CC} = 5.5\text{V}$		50	μA

1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port:
 Port 0: 26 mA Ports 1, 2, 3: 15 mA
 Maximum total I_{OL} for all output pins: 71 mA
 If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V_{CC} for Power-down is 2V.

AT89S51

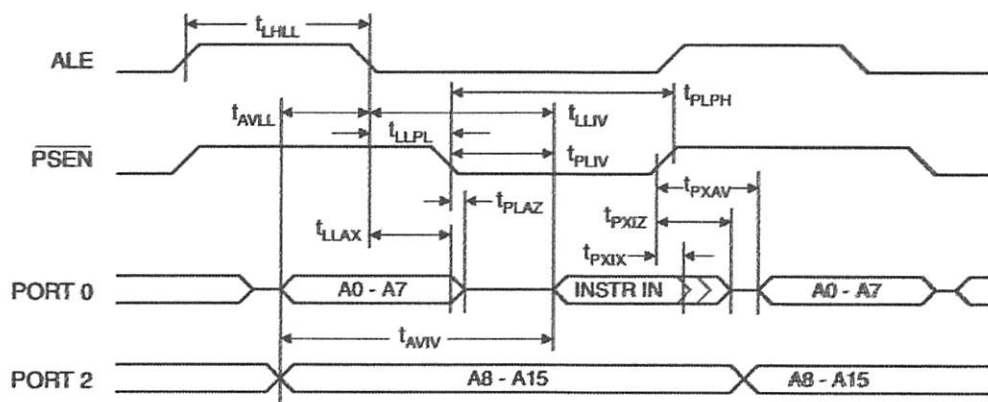
Characteristics

Under operating conditions, load capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; load capacitance for all other ports = 80 pF.

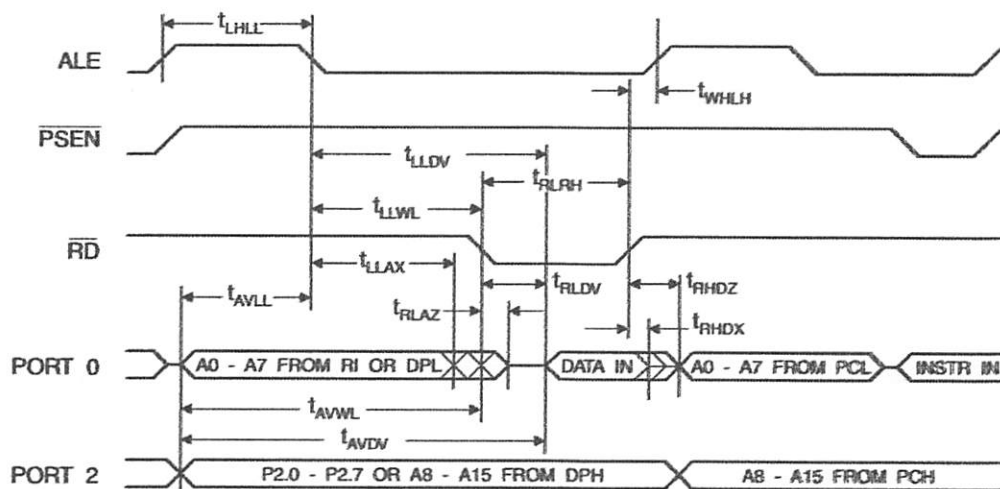
Internal Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
f _{OSC}	Oscillator Frequency			0	33	MHz
t _{AL}	ALE Pulse Width	127		2t _{CLCL} -40		ns
t _{VL}	Address Valid to ALE Low	43		t _{CLCL} -25		ns
t _{AX}	Address Hold After ALE Low	48		t _{CLCL} -25		ns
t _{AV}	ALE Low to Valid Instruction In		233		4t _{CLCL} -65	ns
t _{PL}	ALE Low to PSEN Low	43		t _{CLCL} -25		ns
t _{PH}	PSEN Pulse Width	205		3t _{CLCL} -45		ns
t _{PV}	PSEN Low to Valid Instruction In		145		3t _{CLCL} -60	ns
t _{IX}	Input Instruction Hold After PSEN	0		0		ns
t _{Iz}	Input Instruction Float After PSEN		59		t _{CLCL} -25	ns
t _{IV}	PSEN to Address Valid	75		t _{CLCL} -8		ns
t _{AV}	Address to Valid Instruction In		312		5t _{CLCL} -80	ns
t _{PZ}	PSEN Low to Address Float		10		10	ns
t _{WH}	RD Pulse Width	400		6t _{CLCL} -100		ns
t _{WH}	WR Pulse Width	400		6t _{CLCL} -100		ns
t _{AV}	RD Low to Valid Data In		252		5t _{CLCL} -90	ns
t _{IX}	Data Hold After RD	0		0		ns
t _{Iz}	Data Float After RD		97		2t _{CLCL} -28	ns
t _{AV}	ALE Low to Valid Data In		517		8t _{CLCL} -150	ns
t _{AV}	Address to Valid Data In		585		9t _{CLCL} -165	ns
t _{AL}	ALE Low to RD or WR Low	200	300	3t _{CLCL} -50	3t _{CLCL} +50	ns
t _{PL}	Address to RD or WR Low	203		4t _{CLCL} -75		ns
t _{AX}	Data Valid to WR Transition	23		t _{CLCL} -30		ns
t _{VH}	Data Valid to WR High	433		7t _{CLCL} -130		ns
t _{AX}	Data Hold After WR	33		t _{CLCL} -25		ns
t _{PZ}	RD Low to Address Float		0		0	ns
t _{PH}	RD or WR High to ALE High	43	123	t _{CLCL} -25	t _{CLCL} +25	ns

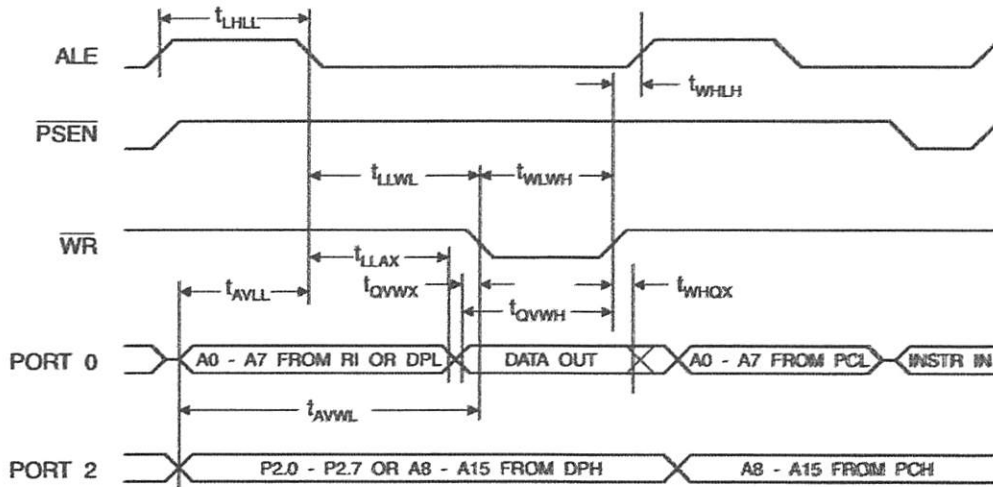
Internal Program Memory Read Cycle



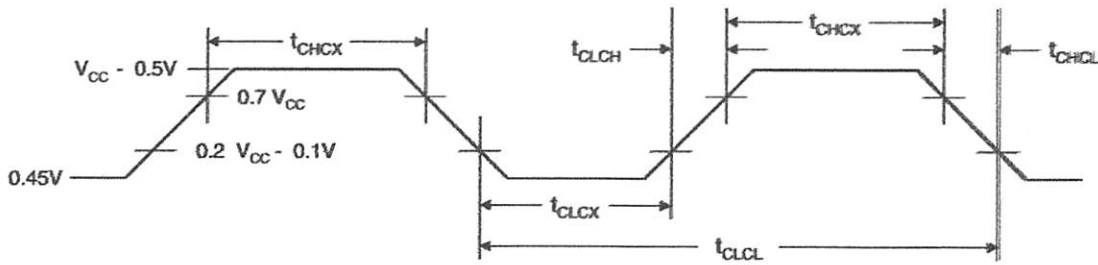
Internal Data Memory Read Cycle



Internal Data Memory Write Cycle



Internal Clock Drive Waveforms



Internal Clock Drive

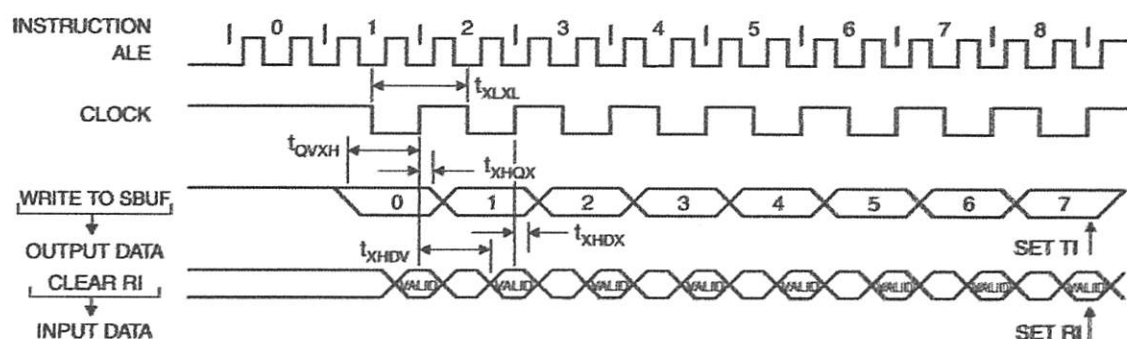
Symbol	Parameter	Min	Max	Units
f _{LCL}	Oscillator Frequency	0	33	MHz
T _L	Clock Period	30		ns
t _{CHCX}	High Time	12		ns
t _{CLCX}	Low Time	12		ns
t _{CH}	Rise Time		5	ns
t _{CL}	Fall Time		5	ns

Serial Port Timing: Shift Register Mode Test Conditions

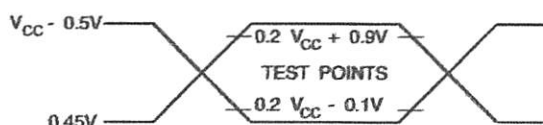
Values in this table are valid for $V_{CC} = 4.0V$ to $5.5V$ and Load Capacitance = 80 pF .

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{XH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
t_{OX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-80$		ns
t_{DX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{DV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

Shift Register Mode Timing Waveforms

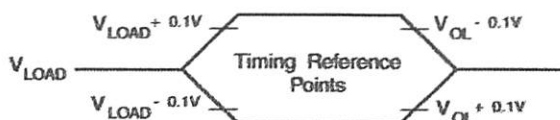


Testing Input/Output Waveforms⁽¹⁾



- AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.


at Waveforms⁽¹⁾



- For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 5.5V	AT89S51-24AC	44A	Commercial (0°C to 70°C)
		AT89S51-24JC	44J	
		AT89S51-24PC	40P6	
		AT89S51-24AI	44A	Industrial (-40°C to 85°C)
		AT89S51-24JI	44J	
		AT89S51-24PI	40P6	
33	4.5V to 5.5V	AT89S51-33AC	44A	Commercial (0°C to 70°C)
		AT89S51-33JC	44J	
		AT89S51-33PC	40P6	

 = Preliminary Availability

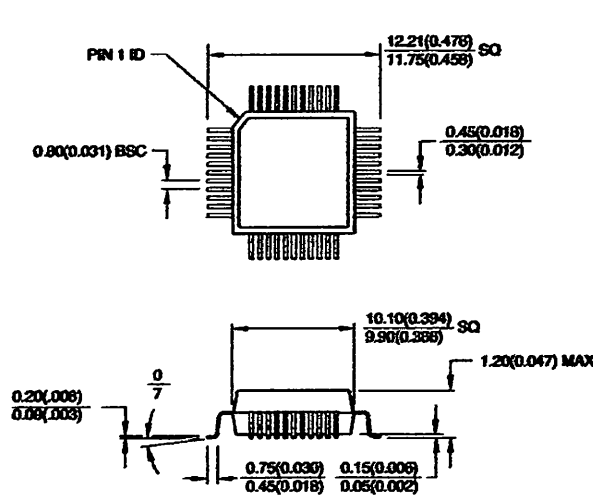
Package Type

	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
	44-lead, Plastic J-leaded Chip Carrier (PLCC)
6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)



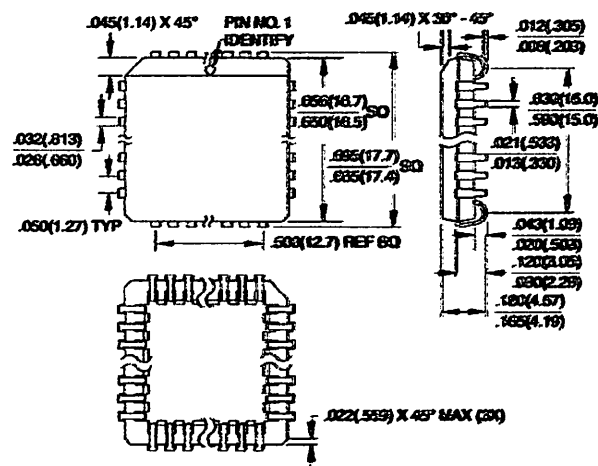
Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
 Dimensions in Millimeters and (Inches)*

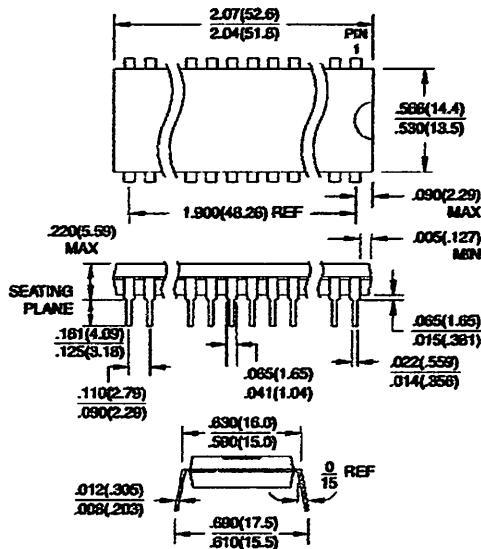


*Controlling dimension: millimeters

44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
 Dimensions in Inches and (Millimeters)



40P6, 40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
 Dimensions in Inches and (Millimeters)
 JEDEC STANDARD MS-011 AC



AT89S51



Atmel Headquarters

Corporate Headquarters
2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe
Atmel Sarl
Route des Arsenaux 41
Case Postale 80
CH-1705 Fribourg
Switzerland
TEL (41) 26-426-5555
FAX (41) 26-426-5500

Asia
Atmel Asia, Ltd.
Room 1219
Shinachem Golden Plaza
7 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan
Atmel Japan K.K.
F, Tonetsu Shinkawa Bldg.
-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Product Operations

Atmel Colorado Springs
1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Grenoble
Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
TEL (33) 4-7658-3000
FAX (33) 4-7658-3480

Atmel Heilbronn
Theresienstrasse 2
POB 3535
D-74025 Heilbronn, Germany
TEL (49) 71 31 67 25 94
FAX (49) 71 31 67 24 23

Atmel Nantes
La Chantrerie
BP 70602
44306 Nantes Cedex 3, France
TEL (33) 0 2 40 18 18 18
FAX (33) 0 2 40 18 19 60

Atmel Rousset
Zone Industrielle
13106 Rousset Cedex, France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Atmel Smart Card ICs
Scottish Enterprise Technology Park
East Kilbride, Scotland G75 0QR
TEL (44) 1355-357-000
FAX (44) 1355-242-743

e-mail
literature@atmel.com

Web Site
<http://www.atmel.com>

Atmel Corporation 2001.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted to Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Atmel is the registered trademark of Atmel.

51 is the registered trademark of Intel Corporation. Terms and product names in this document may be trademarks of others.



Printed on recycled paper.

2487A-10/01/dm